

TRABAJO ESPECIAL DE GRADO

**DISEÑO DE UN CORRECTOR DE FACTOR DE POTENCIA
TRIFÁSICO AUTOMÁTICO**

PROFESORA GUÍA: ING. CARMEN PAHMER
TUTOR INDUSTRIAL: ING. RAMÓN MUÑOZ

Presentado ante la Ilustre
Universidad Central de Venezuela
por el Br. Mercado R., Alberto J.
para optar al Título de
Ingeniero Electricista

Caracas, 2011

CONSTANCIA DE APROBACIÓN

Caracas, 08 de junio de 2011

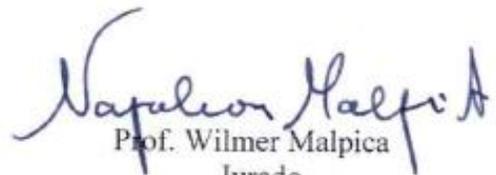
Los abajo firmantes, miembros del Jurado designado por el Consejo de Escuela de Ingeniería Eléctrica, para evaluar el Trabajo Especial de Grado presentado por el Bachiller Alberto J. Mercado R., titulado:

“DISEÑO DE UN CORRECTOR DE FACTOR DE POTENCIA TRIFÁSICO AUTOMÁTICO”

Consideran que el mismo cumple con los requisitos exigidos por el plan de estudios conducente al Título de Ingeniero Electricista en la mención Industrial, y sin que ello signifique que se hacen solidarios con las ideas expuestas por el autor, lo declaran APROBADO, con felicitación del jurado.



Prof. Alexander Cepeda
Jurado



Prof. Wilmer Malpica
Jurado



Prof. Carmen Pahmer
Jurado- Coordinadora

DEDICATORIA

A mi padre, por sembrar en mí la semilla de la curiosidad; a él debo todo lo que sé.

A mi madre, por su amor incondicional; a ella debo todo lo que mi corazón siente.

A mi hermano y a mi hermana, ellos me recuerdan que siempre se puede ser feliz.

RECONOCIMIENTOS Y AGRADECIMIENTOS

A la profesora Carmen Pahmer, por su gran ayuda y numerosos consejos.

Al Ing. Ramón Muñoz, por su capacidad de infundir ánimo en los demás como en mi persona y por su colaboración en general.

Al profesor Luis García Osorio, por sus innumerables relatos de su experiencia profesional y personal que han ampliado enormemente mi visión de la vida en muchos aspectos.

A Aymara Vásquez, por su abnegada ayuda y paciencia a lo largo de gran parte de mi carrera y sobre todo durante la realización de este trabajo.

A Manuel Aranguren, por su invaluable amistad y por haber transitado juntos los momentos más duros de nuestra carrera.

A Jofrank Pereira y Aarón Guzmán por el compañerismo y apoyo brindado durante los últimos semestres de mi carrera.

A todas las personas que, de alguna u otra manera, hicieron posible la realización de este trabajo.

Mercado R., Alberto J.

**DISEÑO DE UN CORRECTOR DE FACTOR DE POTENCIA
TRIFÁSICO AUTOMÁTICO**

Profesor Guía: Profa. Carmen Pahmer. Tutor Industrial: Ing. Ramón Muñoz. Tesis. Caracas. UCV. Facultad de Ingeniería. Escuela de Ingeniería Eléctrica. Ingeniero Electricista. Opción: Industrial. Institución: CA Metro de Caracas. 2011. 98h. + anexos.

Palabras Claves: corrección del factor de potencia; desbalance de cargas; control electrónico; uso eficiente de la energía; microcontroladores PIC, IGBT, resonancia.

Resumen. Se plantea el diseño de un corrector de factor de potencia trifásico automático que permita el mejoramiento del factor de potencia en las instalaciones del Patio 1 de la CA Metro de Caracas a un nivel de tensión de 480V. El diseño está enfocado a aportar la información necesaria para la futura implementación de un primer prototipo del equipo. El propósito del corrector es el de hacer uso eficiente de la energía eléctrica consumida por la instalaciones mencionadas anteriormente y, adicionalmente, reducir los costos asociados a dicho consumo. Para esto, se utilizan dispositivos de estado sólido IGBT, que conectan o desconectan de la red los bancos de condensadores en tiempo real de acuerdo con los cálculos que el sistema de control microprocesado realiza en base a las mediciones de variables eléctricas de la red trifásica. Dicho sistema de control se diseña en base a la utilización de los microcontroladores PIC, permite compensar el factor de potencia de redes trifásicas desbalanceadas y ofrece protección en contra de los efectos transitorios de la compensación, de sobrecompensaciones y de resonancia.

ÍNDICE GENERAL

CONSTANCIA DE APROBACIÓN	¡Error! Marcador no definido.
DEDICATORIA	iv
RECONOCIMIENTOS Y AGRADECIMIENTOS	v
RESUMEN	vi
ÍNDICE GENERAL	vii
LISTA DE TABLAS	xi
LISTA DE FIGURAS	xii
LISTA DE ANEXOS	xvi
SIGLAS	xviii
ACRÓNIMOS	xix
INTRODUCCIÓN	1
CAPÍTULO I	3
1. LA C.A. METRO DE CARACAS.....	3
1.1. Reseña histórica de la empresa	3
1.1.1. Oficina Ministerial de Transporte	3
1.1.2. La CA Metro de Caracas	4
1.2. Misión.....	6
1.3. Visión	6
1.4. Valores.....	6
1.5. Organigrama de la Empresa.....	7
1.5.1. Gerencia General de Mantenimiento.....	8
15.2. Gerencia de Electromecánica.....	9
1.6. Red de líneas del Metro de Caracas	11

CAPÍTULO II	13
2. EL PROBLEMA	13
2.1. Planteamiento del problema	13
2.2. Objetivos.....	13
2.2.1. Objetivo general.....	13
2.2.2 Objetivos específicos.....	13
2.3. Justificación y alcance	14
CAPÍTULO III	15
3. FUNDAMENTOS TEÓRICOS.....	15
3.1. Potencia eléctrica	15
3.1.1. Potencia fundamental y armónica	16
3.2. Factor de potencia	18
3.3. Compensación de potencia reactiva	18
3.4. Efectos negativos de la compensación reactiva mediante la conexión de bancos de condensadores.....	19
3.4.1. Sobrecompensación reactiva.....	19
3.4.2. Efectos transitorios.....	19
3.4.3 Resonancia.....	20
3.5. Serie de Fourier.....	21
3.6 Filtros activos:.....	23
3.7. Microcontrolador	24
3.8. Sistema de distribución de las instalaciones del Patio y Talleres de Propatria	24
CAPÍTULO IV	28
4. MARCO METODOLÓGICO	28

4.1. Modelado de la red trifásica a la que será conectado el corrector de factor de potencia trifásico automático (CFPA).....	28
4.1.1. Modelo del sistema trifásico de tensión	28
4.1.2. Modelo de la carga alimentada por el sistema trifásico de tensión.....	29
4.1.3. Modelo del sistema trifásico completo.....	32
4.2. Conexión del corrector de factor de potencia trifásico automático (CFPA) al sistema trifásico	33
4.3. Metodología práctica desarrollada para la realización de la compensación reactiva	34
4.4. Metodología para la corrección del factor de potencia en tiempo real.....	35
4.4.1. Fase uno: medición de las variables eléctricas	35
4.4.2. Fase dos: cómputo de las variables eléctricas medidas	45
4.4.3. Fase tres: determinación de la cantidad de bancos a ser conectados	47
4.4.4. Fase cuatro: conexión de los bancos a la red trifásica.....	47
4.4.5. Fase cinco: muestra al usuario de la información del proceso	48
4.5. Definición del corrector de factor de potencia trifásico automático (CFPA)	48
4.6. Definición del módulo de alimentación del equipo (MAE)	50
4.6.1 Sub-módulo de retardo a la energización (SMRE)	50
4.6.2 Sub-módulo de disminución y regulación de voltaje (SMDRV):.....	52

4.7. Definición del módulo de medición de las variables eléctricas de la red (MMVE).....	54
4.8. Definición del módulo central de control (MCC):.....	60
4.9. Definición del módulo de conexión y bancos de condensadores (MCBC)	78
4.10. Simulación	80
CAPÍTULO V	87
5. CONSIDERACIONES FINALES DEL DISEÑO	87
5.1. Normalización del módulo externo al CFPA.....	87
5.2. Evaluación de los efectos negativos de la compensación reactiva	89
5.2.1. Efectos transitorios.....	89
5.2.2. Resonancia.....	91
5.2.3. Sobrecompensación.....	91
5.3. Compensación en sistemas con alto desbalance de cargas.....	92
CONCLUSIONES	93
RECOMENDACIONES	95
REFERENCIAS BIBLIOGRÁFICAS	96
BIBLIOGRAFÍAS	97
ANEXOS	99

LISTA DE TABLAS

Tabla #1: Lista de componentes necesarios para la implementación del SMRE.	52
Tabla #2: Lista de componentes para el módulo SMDRV.....	54
Tabla #3: Lista de componentes para cada sub-módulos del MMVE.	60
Tabla #4: Lista de componentes para la implementación del MCC.	77
Tabla #5: Lista de componentes para la implementación del SMDS.	80
Tabla #6: Características de los condensadores para el MCBC.	87
Tabla #7: Módulo IGBT a utilizar en cada SMDS de acuerdo con la potencia que debe conectar.	87

LISTA DE FIGURAS

Figura #1: Estructura Organizativa del Metro de Caracas.	7
Figura #2: Organigrama de la Gerencia General de Mantenimiento.....	8
Figura #3: Mapa de Líneas del Metro de Caracas.	12
Figura #4: Triángulo de potencias.	15
Figura #5: Pirámide de potencias.	16
Figura #6: Subestación interruptora de Patio 1.	25
Figura #9: Modelo de la red de alimentación trifásica.	28
Figura #10: Modelo de la carga conectada a la red de alimentación trifásica.....	30
Figura #11: Modelo del sistema trifásico a compensar.	32
Figura #12: Modelo por fase del sistema a compensar.	33
Figura #13: Conexión del corrector de factor de potencia al sistema trifásico.	33
Figura #14: Conexión de los bancos de condensadores en la fase a compensar.	34
Figura #15: Muestras adquiridas de una señal de 60Hz sinusoidal.	38
Figura #16: Trapecios para la aproximación del área de una señal muestreada.	39
Figura #17: Digitalización de las señales analógicas de voltaje que representan a las componentes fundamentales de la tensión de fase y corriente de línea.	40
Figura #18: Medición del desfasaje para una carga de carácter inductiva con flujo de potencia activa desde la alimentación hacia la carga (IND+).	42
Figura #19: Medición del desfasaje para una carga de carácter inductiva con flujo de potencia activa desde la carga hacia el generador (IND-).	43
Figura #20: Medición del desfasaje para una carga de carácter capacitiva con flujo de potencia activa desde la alimentación hacia la carga (CAP+).	43
Figura #21: Medición del desfasaje para una carga de carácter capacitiva con flujo de potencia activa desde la carga hacia la alimentación (CAP-).	44
Figura #22: Diagrama modular del corrector de factor de potencia trifásico automático (CFPA).	49

Figura #23: Diagrama esquemático del Sub-módulo de retardo a la energización (SMRE).	51
Figura #24: Diagrama esquemático del Sub-módulo de disminución y regulación de voltaje (SMDRV).	53
Figura #25: Diagrama de flujo de la rutina principal del PIC16F88.	55
Figura #26: Diagrama de flujo de la rutina de adquisición del PIC16F88.....	56
Figura #27: Diagrama de flujo de la rutina de interrupción del módulo CCP1 del PIC16F88.....	57
Figura #28: Diagramas de flujo de las rutinas de servicio de las interrupciones del módulo AD y del Timer 0.	58
Figura #29: Rutina de cálculo del valor RMS al cuadrado del PIC16F88.....	58
Figura #30: Diagrama Esquemático de los sub-módulos del Módulo de medición de las variables eléctricas de la red (MMVE).....	59
Figura #31: Diagrama de flujo de la rutina principal del PIC18F4520.	62
Figura #32: Diagrama de flujo de la rutina de adquisición del PIC18F4520.....	63
Figura #33: Diagrama de flujo de la rutina de calibración del PIC18F4520.	64
Figura #34: Diagrama de flujo de la rutina de ajustes del PIC18F4520.....	65
Figura #35: Diagrama de flujo de la rutina de puesta en marcha del PIC18F4520... ..	66
Figura #36: Diagrama esquemático del módulo central de control (MCC).	67
Figura #37: Teclado y teclas especiales.	68
Figura #38: Menú principal.	68
Figura #39: Proceso de adquisición.	69
Figura #40: Valores medidos.	69
Figura #41: Menú de calibración.	70
Figura #42: Formulario de selección de fase.....	70
Figura #43: Formulario de introducción de voltaje.	71
Figura #44: Formulario de introducción de voltaje (voltaje introducido).	71
Figura #45: Formulario de selección de línea.	71
Figura #46: Formulario de introducción de corriente.	72
Figura #47: Formulario de introducción de corriente (corriente introducida).	72

Figura #48: Menú de ajustes del equipo.	72
Figura #49: Formulario de introducción de capacidad de los bancos.	73
Figura #50: Formulario de introducción del número de bancos de cada capacidad..	73
Figura #51: Mensaje de error.	74
Figura #52: Formulario de introducción del tiempo de compensación.	74
Figura #53: Formulario de introducción de la potencia nominal del transformador de alimentación.	75
Figura #54: Formulario de introducción de la impedancia de cortocircuito del transformador de alimentación.	75
Figura #55: Proceso de almacenamiento de la configuración.	76
Figura #56: Proceso de inicio del CFPA.	76
Figura #57: Resumen de la compensación en la fase 1.	77
Figura #58: Diagrama esquemático del módulo de conexión y bancos de condensadores (MCBC).	78
Figura #59: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).	79
Figura #60: Entorno de simulación en el módulo ISIS de PROTEUS.	81
Figura #61: Acercamiento del sistema trifásico de tensión, sensores de corriente y de tensión.	82
Figura #62: Acercamiento de las ramas que simulan los distintos regímenes de carga.	82
Figura #63: Acercamiento del montaje correspondiente a la simulación del módulo de medición de variables eléctricas de la red trifásica (MMVE).	83
Figura #64: Acercamiento del montaje correspondiente al módulo central de control (MCC).	84
Figura #65: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).	85
Figura #66: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).	85

Figura #67: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).....	86
Figura #68: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).....	86
Figura #69: Instante de conexión de los condensadores a la red.....	90

LISTA DE ANEXOS

[ANEXO N° 1] Código del “firmware” del PIC16F88 en lenguaje C (Compilador PIC C de CCS).....	99
[ANEXO N° 2] Código del “firmware” del PIC18F4520 en lenguaje C (Compilador PIC C de CCS)	106
[ANEXO N° 3] Respuesta en frecuencia del filtro activo de cada sub-módulo del MMVE	135
[ANEXO N° 4] Simulación de conexión de condensadores a un voltaje de 120V mediante IGBT	136
[ANEXO N° 5] Simulación de conexión de condensadores a un voltaje de 120V mediante IGBT	137
[ANEXO N° 6] Registro del factor de potencia en el CP1 de la SEA 7 del Patio 1 de la CA Metro de Caracas durante una semana completa	140
[ANEXO N° 7] Registro de la potencia reactiva en el CP 1 de la SEA 7 del Patio 1 de la CA Metro de Caracas durante una semana completa	141
[ANEXO N° 8] Extracto de la hoja de datos del PIC16F88	142
[ANEXO N° 9] Extracto de la hoja de datos del PIC18F4520	144
[ANEXO N° 10] Extracto de la hoja de datos de la optocupla 4N26.....	146
[ANEXO N° 11] Extracto de la hoja de datos de las compuertas NAND 74LS00..	147
[ANEXO N° 12] Extracto de la hoja de datos del buffer octal 74LS244	148
[ANEXO N° 13] Extracto de la hoja de datos del “latch” 74LS373	149
[ANEXO N° 14] Extracto de la hoja de datos del “display” LCD gráfico ATM12864D.....	150
[ANEXO N° 15] Extracto de la hoja de datos de los reguladores de voltaje 7805 y 7815.....	152
[ANEXO N° 16] Extracto de la hoja de datos de los reguladores de voltaje 7905 y 7915.....	153
[ANEXO N° 17] Hoja de datos del transductor de corriente TI-FLEX	154

[ANEXO N° 18] Extracto de la hoja de datos de los amplificadores operacionales TL084	155
[ANEXO N° 19] Extracto de la hoja de datos del “driver” Semikron SKHI22B	156
[ANEXO N° 20] Extracto de la hoja de datos del módulo IGBT de Semikron SK60GM123.....	157
[ANEXO N° 21] Extracto de la hoja de datos del módulo IGBT de Semikron SKM200GM1T4	158
[ANEXO N° 22] Características del relé temporizado 87.11	159
[ANEXO N° 23] Características de los relés para la descarga de los bancos de condensadores.....	160
[ANEXO N° 24] Características de las resistencias de descarga de los bancos de condensadores.....	161
[ANEXO N° 25] Montaje en “protoboard” de un “mini-prototipo” del HMI	162

SIGLAS

AC: Alternating Current.

CA: Compañía Anónima.

CFPA: Corrector de Factor de Potencia trifásico Automático.

CP: Centro de Potencia.

DC: Direct Current.

FP: Factor de Potencia.

HMI: Human Machine Interface.

IGBT: Insulated Gate Bipolar Transistor.

LCD: Liquid Crystal Display.

MAE: Módulo de Alimentación del Equipo.

MCBC: Módulo de Conexión y Bancos de Condensadores.

MCC: Módulo de Central de Control.

MMVE: Módulo de Medición de las Variables Eléctricas.

SBA: Sub-Estación Auxiliar.

SMDRV: Sub-Módulo de Disminución y Regulación de Voltaje.

SMDS: Sub-Módulo de Dispositivos Semiconductores.

SMRE: Sub-Módulo de Retardo a la Energización.

ACRÓNIMOS

PIC: Peripheral Interface Controller.

SEA: Sub-Estación Auxiliar.

TEG: Trabajo Especial de Grado.

INTRODUCCIÓN

El tema de este TEG consiste en el diseño de un corrector de factor de potencia trifásico automático (CFPA); esta corrección del factor de potencia se realiza en cinco fases: medición de las variables eléctricas de la red trifásica, cómputo de las variables eléctricas medidas, determinación de la cantidad de bancos a ser conectados, conexión de los bancos a la red trifásica y, por último, la muestra al usuario de la información del proceso.

Para realizar este proceso, en tiempo real, se desarrolló un sistema de control digital en base a un microcontrolador PIC. Además, el equipo está diseñado con la versatilidad de poder ser configurado por el usuario mediante la entrada de datos por una interfaz hombre-máquina (HMI).

En el primer capítulo se presenta una reseña histórica de la CA Metro de Caracas así como la misión, visión y demás información relevante de la Compañía en donde se llevó a cabo el TEG.

El planteamiento del problema, la justificación y alcance del mismo así como los objetivos generales y específicos del TEG se exponen en el segundo capítulo.

En el marco teórico se muestran las definiciones y conceptos básicos que fueron utilizados para la elaboración del diseño, tales como la serie trigonométrica de Fourier y los conceptos de potencia activa, potencia aparente fundamental, entre otros.

En el marco metodológico se establece el método utilizado para la realización de la compensación reactiva así como las definiciones de los módulos que conforman el diseño y, finalmente, se muestran los resultados de la simulación del diseño.

En el último capítulo llamado especificaciones finales del diseño, se normalizan las características específicas de aquellos componentes y/o elementos correspondientes al diseño, que varían de acuerdo a la cantidad de potencia reactiva que el corrector debe suplir a la red a la que será conectado, además de evaluar los posibles efectos negativos de la compensación y la forma en la que se han tomado en cuenta en el diseño.

Finalmente, se dan las recomendaciones pertinentes para futuras mejoras y/o ampliaciones del diseño propuesto.

CAPÍTULO I

1. LA C.A. METRO DE CARACAS

1.1. Reseña histórica de la empresa

La primera vez que se habló de un transporte rápido masivo para la ciudad de Caracas fue en el año 1947, cuando dos empresas francesas presentaron al Concejo Municipal de Caracas proposiciones para estudios, proyectos, construcción y explotación de un sistema Metro.

En 1961 una misión de las Naciones Unidas, a petición del gobierno, realizó un estudio del problema del transporte en Caracas en el cual se recomendaba un sistema de movilización rápida desde Catia hasta Petare.

1.1.1. Oficina Ministerial de Transporte

En el año 1963 el Ministerio de Obras Públicas, empezó a tomar conciencia de que era necesaria y perentoria la realización de estudios de planificación del transporte de la ciudad que incluyera mejoras radicales.

El Gobierno Nacional, a fines de 1963, en Consejo de Ministros resolvió responsabilizar al Ministerio de Obras Públicas de la realización de los estudios y planes en referencia.

En el año de 1965, se iniciaron los estudios integrales del transporte, incorporando todas las técnicas modernas especializadas que ofrecía la metodología en la materia. Estas investigaciones demostraron que el problema no podía ser resuelto sin la

incorporación de un nuevo sistema de transporte masivo, el Metro de Caracas. Habiéndose concluido totalmente todos los planos y especificaciones necesarios para su construcción en 1970.

En 1975 comenzaron las licitaciones de las obras civiles y un año después arrancó en firme la construcción del Sistema Metro. El 12 de marzo de 1975 el presidente de la República ante el Congreso Nacional anuncia la construcción de la Línea Propatria - Petare del Metro, comenzando por el extremo oeste.

1.1.2. La CA Metro de Caracas

En abril de 1977 la Oficina de Proyectos y Obras del Metro pasa a depender del Ministerio de Transporte y Comunicaciones (MTC) y cuatro meses más tarde, el 8 de agosto de ese mismo año se funda la Compañía Anónima Metro de Caracas, adscrita a dicho ministerio cuya dirección es presidida por el Ing. José González Lander. El 28 de agosto se inicia la perforación de túneles, desde la trinchera situada en Gato Negro, en ruta hacia el oeste por debajo de las avenidas: Sucre, España y El Atlántico.

En octubre de 1977 el Ejecutivo Nacional le dio prioridad a la Línea 2 (Caricuao – El Silencio), empezando los estudios y proyectos de este ramal. Durante ese año se concluye el proyecto del tramo La Hoyada – Chacaíto y se inicia el correspondiente al tramo Chacaíto – Los Dos Caminos.

Para 1981 se concluyen 12 estaciones de la Línea 1. Finaliza la construcción de 6896 metros de túneles gemelos de los tramos Propatria- La Hoyada y La Hoyada- Chacaíto. El 12 de octubre arriban al país los 3 primeros vagones de un total de 33 fabricados en Francia.

El 2 enero de 1983, se inaugura la primera etapa de la Línea 1 desde Propatria hasta La Hoyada, con ocho estaciones. En marzo se inaugura el Tramo La Hoyada- Chacaíto, con seis estaciones más.

El tendido de rieles en el Patio de Las Adjuntas, de la Línea 2 Caricuao- El Silencio, se inicia en 1984.

El 4 de octubre de 1987 comenzó a funcionar la primera etapa de la Línea 2, Las Adjuntas- Zoológico- La Paz, con 16,3 kilómetros de red férrea y 9 estaciones. En los años siguientes el Metro continuó su expansión hasta finalizar completamente los 20,36 kilómetros de la Línea 1, con el tramo Los Dos Caminos- Palo Verde, inaugurado el 19 de noviembre de 1989.

El 18 de diciembre de 1994 entró en funcionamiento el tramo Plaza Venezuela- El Valle, de la Línea 3.

El 18 de julio de 2006 fue inaugurada la Línea 4, tramo Capuchinos- Zona Rental y el 15 de octubre de ese mismo año inició operación comercial la primera fase el segundo tramo de la Línea 3, El Valle- La Rinconada.

El 9 de Enero de 2010 entra en funcionamiento el tramo 2 Los Jardines – Mercado de la Línea 3, ya que la estación La Rinconada estaba en funcionamiento.

Actualmente la CA Metro de Caracas está bajo la dirección del Ing. Haiman El Troudi y cuenta con 53,9 kilómetros de extensión y 47 estaciones, que movilizan diariamente a dos millones de personas.

1.2. Misión

Transportar ciudadanos y ciudadanas, a través de un Sistema Metropolitano de Transporte conformado por el Sistema Ferroviario Metropolitano (Metro), el Sistema de Transporte Superficial (MetroBús), el Sistema Teleférico (Metro cable) o cualquier otra modalidad, con una organización apegada a los principios de la nueva sociedad socialista, prestando un servicio integrado, solidario y de calidad, que considere el respeto a la dignidad del ser humano y contribuya a elevar la calidad de vida de los habitantes de la Gran Caracas.

1.3. Visión

Ser la empresa socialista de transporte público ejemplar en el país, a través de la prestación de un servicio integrado en la Gran Caracas, solidario y de calidad, con un alto grado de sensibilidad social.

1.4. Valores

Solidaridad: Como el principio básico en sus relaciones con la comunidad regional y nacional.

Honestidad: En todas sus acciones y con todos los ciudadanos y ciudadanas.

Respeto: A los derechos humanos y al ambiente.

Sensibilidad: Para considerar la dignidad de las personas en todos sus ámbitos de actuación.

Disciplina: Para brindar un elevado nivel de calidad de servicio.

Capacidad Técnica: Para ampliar, innovar, operar y mantener el Sistema de Transporte.

Consideración: De la creatividad y del esfuerzo de sus trabajadores.

Pertenencia o identificación profunda: De los trabajadores con la Empresa.

Tradicición e Historia: Como referente continuo de nuestra acción.

Responsabilidad: Asumida como parte inherente de la gestión.
Integridad: En la gestión garantizando coherencia entre lo que se dice y se hace.

A continuación se presenta la estructura organizativa de la empresa:

1.5. Organigrama de la Empresa

ORGANIGRAMA ESTRUCTURAL C.A. METRO DE CARACAS 2011

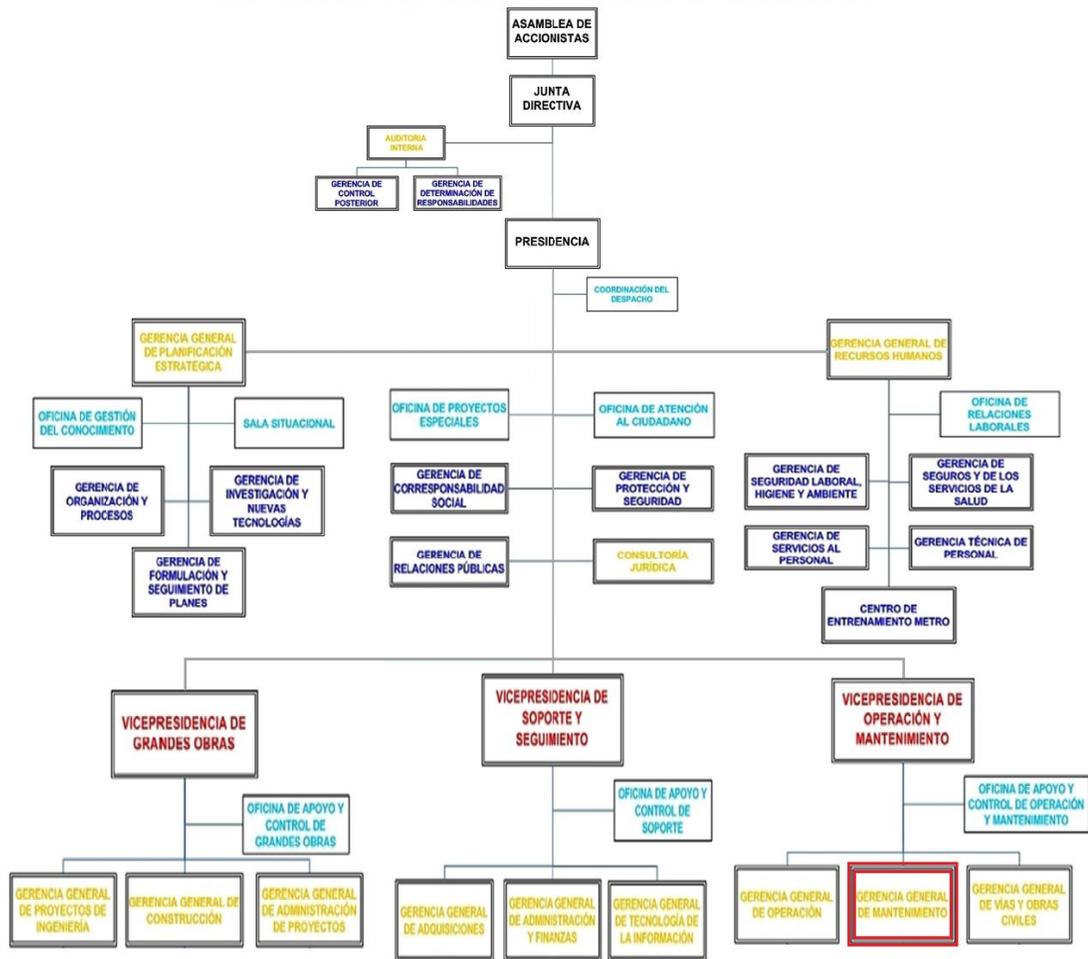


Figura #1: Estructura Organizativa del Metro de Caracas.

1.5.1. Gerencia General de Mantenimiento

La Gerencia General de Mantenimiento está adscrita a la Vicepresidencia de Operación y Mantenimiento; se encuentra dividida en tres (3) gerencias de línea: Operación, Mantenimiento y Electromecánica, como se muestra a continuación en la Figura #2:



Figura #2: Organigrama de la Gerencia General de Mantenimiento.

1.5.1.1. Misión

Garantizar la operatividad y funcionamiento del sistema de transporte Metro, en condiciones de apariencia y confort adecuados, a través del mantenimiento de los equipos e instalaciones, velando que las actividades se realicen con un alto grado de calidad, de acuerdo con las políticas y lineamientos establecidos en la empresa.

1.5.1.2. Funciones

- Participar en la formulación de las políticas y el diseño de los planes corporativos y operativos relacionados con el mantenimiento.
- Garantizar la planificación, programación y ejecución del mantenimiento de los equipos e instalaciones.
- Avalar la investigación, análisis, desarrollo, así como la aplicación de métodos y técnicas especializadas que permitan asegurar la calidad del sistema.
- Coordinar los trabajos de mantenimiento con las Gerencias Operativas.
- Garantizar la elaboración y actualización de los procedimientos respectivos.

15.2. Gerencia de Electromecánica

1.5.2.1. Misión

La misión de la Gerencia de Electromecánica es de mantener la disponibilidad funcional, la conservación de los sistemas y equipos electromecánicos asociados a la prestación del servicio comercial de pasajeros, dentro de los parámetros de seguridad técnica, confort, según los estándares de calidad de servicio establecidos y siguiendo los lineamientos de la CA Metro de Caracas.

1.5.2.2. Objetivos

Seguridad: Mantener los sistemas de electrificación y mecánicos en condiciones que garanticen la seguridad de los usuarios y del personal mientras se encuentren en servicio.

Disponibilidad: Garantizar el correcto funcionamiento y el rápido restablecimiento funcional de los equipos electromecánicos que pueden afectar la disponibilidad del servicio comercial o que degraden el mismo.

Confort: Garantizar el nivel de confort e imagen que la empresa desea mantener a través del mantenimiento de equipos o sistemas electromecánicos, tales como enfriamiento, ventilación, escaleras mecánicas y otros.

Calidad: Certificar la calidad de las intervenciones de mantenimiento preventivo, correctivo y mayor, que realicen las diferentes unidades de la gerencia.

Productividad: Estimular al personal para la mejora continua de los procesos, a través de la actualización permanente de los procedimientos de trabajo, mejoras en la logística interna y de la organización de las áreas, el cumplimiento de los programas de capacitación; estimular la gestión del conocimiento en consonancia con la filosofía de la empresa y con el mantenimiento de la armonía laboral.

Tecnología: Lograr, desarrollar y mantener la tecnología necesaria para conservar el servicio de mantenimiento acorde con los avances mundiales.

Recurso Humano: Asegurar que la gerencia cuente con los recursos humanos técnicamente preparados para realizar adecuadamente las actividades asignadas. Estimular el sentido de pertenencia, la motivación al logro y la ética personal que coadyuven al logro de los objetivos de la gerencia.

1.5.2.3. Funciones

- Garantizar las acciones correctivas, que permitan restablecer oportunamente o minimizar el impacto en la operación comercial, solventando eventos que afecten la disponibilidad del servicio.
- Planificar y programar la ejecución de todas las actividades rutinarias necesarias para mantener la disponibilidad de los equipos y una baja incidencia de fallas, dentro de los niveles de mantenimiento establecidos.

- Asegurar el debido cumplimiento del programa de mantenimiento mediante la ejecución de las actividades respetando los procedimientos establecidos.
- Establecer los requerimientos de investigación de mayor complejidad técnica que se necesitan para los sistemas bajo su responsabilidad.
- Conservar y mantener la documentación técnica para la correcta ejecución del mantenimiento.
- Asegurar la actualización de la tecnología y la recuperación del patrimonio.

1.6. Red de líneas del Metro de Caracas

- **Línea 1:** Correspondiente al tramo “Propatria – Palo Verde”, la cual está conformada por 22 estaciones de pasajeros y una longitud de 21 km.
- **Línea 2:** Correspondiente al tramo “Silencio – Las Adjuntas – Zoológico”, la cual está conformada por 13 estaciones de pasajeros y una longitud de 19 km.
- **Línea 3:** Correspondiente al tramo “Plaza Venezuela – La Rinconada”, la cual está conformada por 8 estaciones de pasajeros y una longitud de 9 km.
- **Línea 4:** Se extiende como prolongación de la línea 2 correspondiente al tramo “Capuchinos – Zona Rental”, la cual está constituida por 4 estaciones de pasajeros y una longitud de 5,8 km.

A continuación se presenta la ilustración gráfica de la red de estaciones de pasajeros:

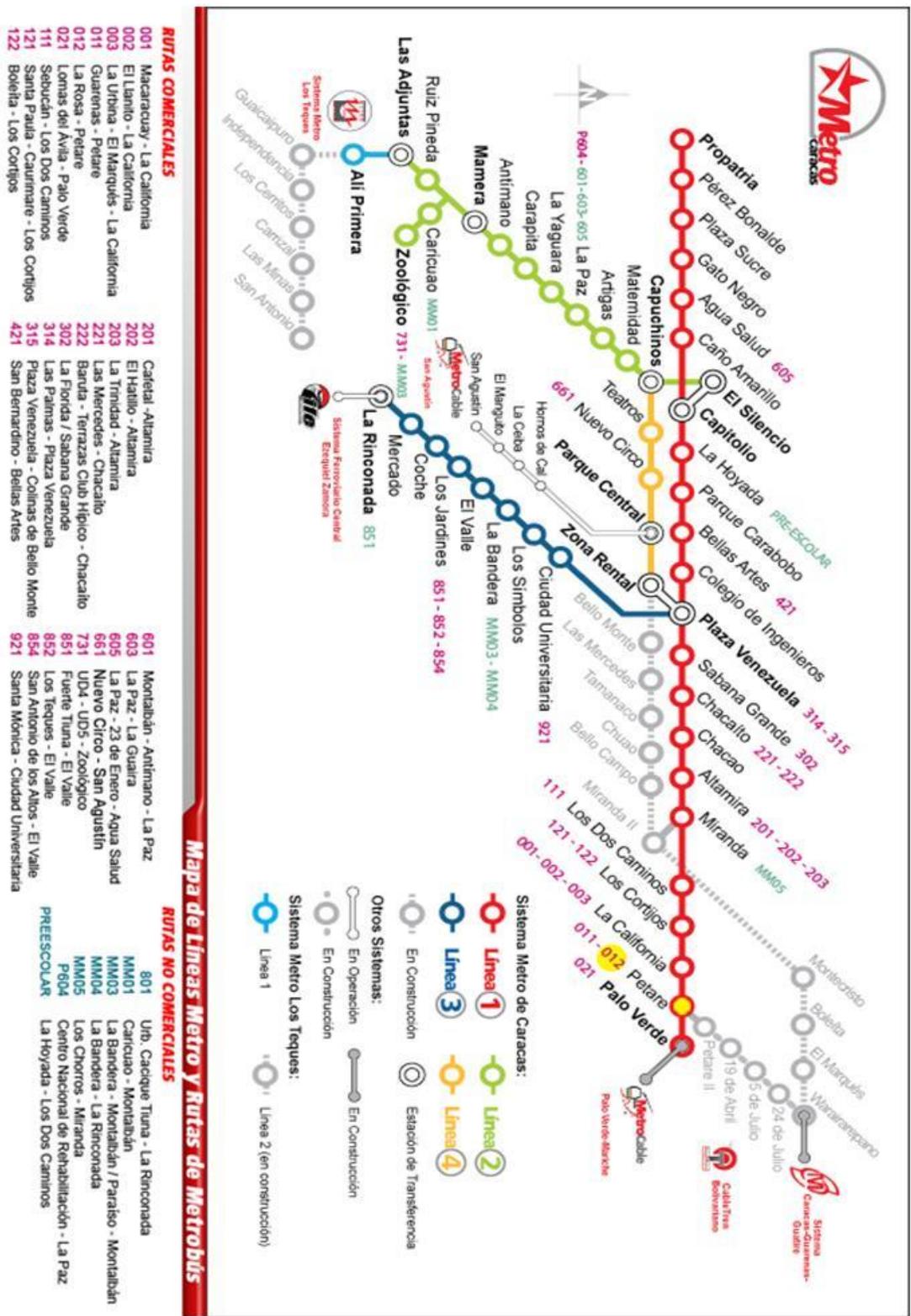


Figura #3: Mapa de Líneas del Metro de Caracas.

CAPÍTULO II

2. EL PROBLEMA

2.1. Planteamiento del problema

Los bancos de condensadores automáticos para la corrección del factor de potencia en instalaciones industriales se emplean a nivel mundial desde años atrás, sin embargo, es una tecnología que no se desarrolla en nuestro país aún cuando se cuenta con el conocimiento y materiales necesarios para hacerlo. Por lo tanto, se plantea realizar el diseño de toda la lógica de control y la electrónica de potencia asociada con el corrector de factor de potencia automático desarrollando así la tecnología necesaria para producir en un futuro dichos correctores automáticos en el país.

2.2. Objetivos

2.2.1. Objetivo general

- Diseñar un corrector de factor de potencia trifásico automático que permita la corrección de factor de potencia en las instalaciones del Patio 1 de la CA Metro de Caracas a un nivel de 480V.

2.2.2 Objetivos específicos

- Diseñar la circuitería necesaria para realizar la conmutación de varios condensadores de potencia en tiempo real para la corrección de factor de potencia en forma dinámica.

- Diseñar la circuitería necesaria para la medición de variables eléctricas de la red a la que será conectado el corrector de factor de potencia y la procedente adquisición de datos desde el sistema de control.
- Evaluar los posibles efectos negativos de la compensación reactiva tales como efectos transitorios y resonancia así como la aplicación de dicha compensación en redes trifásicas con alto desbalance de cargas.
- Diseñar el sistema de control (circuitería y “firmware”) necesario para automatizar la conexión o desconexión de los condensadores mediante el uso de microcontroladores y finalmente, la muestra al operador de la información generada mediante un “display” gráfico.

2.3. Justificación y alcance

Actualmente la energía eléctrica nos hace la vida más fácil, de hecho nos permite comunicarnos a miles de kilómetros casi al instante, utilizar computadoras, lavadoras, neveras, televisores e incluso iluminar nuestras ciudades, entre muchas otras cosas. Sin embargo, la generación de dicha energía eléctrica que es consumida a diario ya sea mediante la quema de combustibles fósiles o mediante la utilización de presas hidroeléctricas, trae consigo importantes efectos negativos para el medio ambiente. Por lo tanto, hacer uso eficiente de la energía eléctrica, que eventualmente se suele traducir en un menor consumo de ésta, permite atenuar dichos efectos negativos que sufre el medio ambiente e incluso podría evitar la necesidad de racionar la energía eléctrica, hecho que se ha suscitado recientemente en nuestro país [1].

Es por esto que se plantea el diseño del corrector de factor de potencia trifásico automático, el cual está concebido para hacer un uso más eficiente de la energía eléctrica consumida. El mencionado diseño abarca lo necesario para la implementación de un primer prototipo; no obstante, en este TEG no se plantea dicha implementación.

CAPÍTULO III

3. FUNDAMENTOS TEÓRICOS

3.1. Potencia eléctrica [2].

En un circuito de corriente alterna, la tensión y la corriente son variables funciones del tiempo. En cada instante, el producto de la tensión por la corriente se llama potencia instantánea y está dada por la siguiente expresión:

$$p(t) = v(t) \cdot i(t) \quad (1)$$

Dicha expresión permite conocer el valor instantáneo de la potencia que demanda la carga de un circuito de corriente alterna; sin embargo, en la práctica se trabaja con valores eficaces de tensión y corriente así como con valores de potencia media. A la potencia demandada por la componente resistiva de un circuito de corriente alterna se le conoce como potencia activa (P), a la demandada por la componente reactiva como potencia reactiva (Q), y a la suma vectorial de las dos, como potencia aparente (S) tal y como se aprecia en la siguiente relación fasorial:

$$S = P + j \cdot Q \quad (2)$$

Dicha relación define entonces al triángulo de potencias mostrado a continuación:

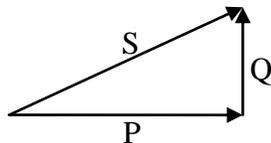


Figura #4: Triángulo de potencias.

Finalmente, la potencia aparente tiene relación directa con los valores eficaces de tensión y corriente de acuerdo a la expresión:

$$S = V \cdot I \quad (3)$$

Donde:

- .- V es el valor RMS del voltaje.
- .- I es el valor RMS de la corriente.

3.1.1. Potencia fundamental y armónica [3]

El concepto de potencia eléctrica anterior es válido mientras que el sistema eléctrico sea lineal, es decir, no exista distorsión armónica. Las cargas no lineales son las que generan la distorsión armónica en corriente, que al fluir por el cableado y el transformador de distribución, producen la distorsión en voltaje.

Para aquellos sistemas en los que la distorsión en voltaje es mínima y existe distorsión armónica en la corriente, para considerar tanto los valores fundamentales como los armónicos, se utiliza la siguiente pirámide de potencias:

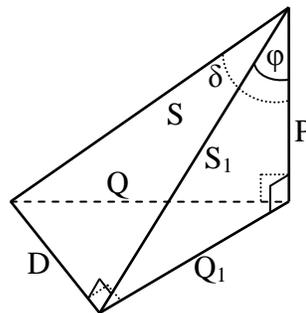


Figura #5: Pirámide de potencias.

Esta pirámide se construye en base a las siguientes expresiones:

$$S = V \cdot I = V \cdot \sqrt{I_1^2 + I_2^2 + I_3^2 + \dots + I_n^2} \quad (4)$$

$$S_1 = V \cdot I_1 \quad (5)$$

$$P = S_1 \cdot \cos(\varphi) \quad (6)$$

$$Q = \sqrt{S^2 - P^2} \quad (7)$$

$$Q_1 = S_1 \cdot \sin(\varphi) \quad (8)$$

$$D = V \cdot \sqrt{I_2^2 + I_3^2 + \dots + I_n^2} \quad (9)$$

$$FP_1 = \frac{P}{S_1} = \cos(\varphi) \quad (10)$$

$$FP = \frac{P}{S} = \cos(\delta) \quad (11)$$

Donde:

- .- S es la potencia aparente.
- .- I_n es el valor RMS de la componente armónica enésima de la corriente.
- .- P es la potencia activa.
- .- S_1 es la potencia aparente fundamental.
- .- Q es la potencia reactiva.
- .- Q_1 es la potencia reactiva fundamental.
- .- D es la potencia de distorsión o distorsionante.
- .- FP_1 es el factor de potencia fundamental.
- .- FP es el factor de potencia.

3.2. Factor de potencia [4]

Como se ha mencionado en el punto anterior, el factor de potencia es la relación entre la potencia activa y la potencia aparente del sistema. Este factor indica qué tanto de la potencia total consumida por el sistema eléctrico es convertida en trabajo útil o, lo que es lo mismo, en potencia activa (este trabajo “útil” incluye también el calor disipado por los distintos componentes de dicha red que, aunque generalmente no es deseado y es considerado parte de las pérdidas del sistema, corresponde también a un trabajo realizado).

Por esto, un factor de potencia bajo en una instalación eléctrica implica un consumo alto de corrientes reactivas y, por lo tanto, el riesgo de incurrir en pérdidas excesivas y sobrecargas en los equipos eléctricos y en las líneas de transmisión y distribución. Desde el punto de vista económico, esto puede traducirse en la necesidad de cables de transporte de energía de mayor calibre y por consiguiente más caros, e incluso la necesidad de invertir en nuevos equipos de generación y transformación si la potencia demandada llega a sobrepasar la capacidad de los equipos existentes.

3.3. Compensación de potencia reactiva [5]

La potencia reactiva proporcionada por la fuente de alimentación de un sistema eléctrico puede ser disminuida o compensada corrigiendo así el factor de potencia a un valor lo más cercano a uno (1) posible. Entre los métodos de compensación reactiva más utilizados se encuentran:

- .- Utilización de motores síncronos.
- .- Utilización de bancos de capacitores.
- .- Compensadores estáticos de potencia reactiva SVC.

Si la carga conectada al sistema es de carácter inductivo (o lo es durante intervalos considerables de tiempo), la compensación reactiva puede ser realizada mediante la conexión al sistema de bancos de condensadores lo cual resulta en una de las soluciones más económicas para corregir el factor de potencia de una instalación eléctrica ya que implica un bajo costo por kVAr instalado, un fácil manejo y un mantenimiento casi inexistente.

3.4. Efectos negativos de la compensación reactiva mediante la conexión de bancos de condensadores

3.4.1. Sobrecompensación reactiva

Ocurre cuando la potencia reactiva inyectada al sistema mediante los bancos de condensadores, es mayor que la potencia reactiva de carácter inductiva consumida por la carga del sistema, por lo que la fuente de alimentación del mismo debe proporcionar una potencia reactiva de carácter capacitivo.

Este efecto puede producir que la tensión se eleve por encima del valor nominal de la red produciendo daños en los equipos que también están conectados al sistema.

3.4.2. Efectos transitorios

Si el proceso de conexión de los condensadores a la red no es controlado los condensadores que han sido conectados pueden verse obligados a cargarse o descargarse muy rápidamente al nivel de tensión de la red exigiendo así un alto consumo de corriente y generando considerables caídas de tensión que pueden afectar a las cargas y/o equipos conectados al sistema eléctrico.

3.4.3 Resonancia [6]

Cuando la reactancia inductiva equivalente del sistema y la reactancia capacitiva de los bancos de condensadores se igualan a determinada frecuencia se produce la llamada resonancia paralela. Si la resonancia paralela ocurre a una frecuencia cercana a la de uno de los armónicos característicos generados por las cargas no lineales, la corriente armónica excitará el circuito “tanque” formado por estos dos elementos, causando así una corriente amplificada generada por el flujo de energía que ocurre entre la inductancia hacia la capacitancia y viceversa.

La frecuencia de resonancia paralela en un sistema eléctrico puede ser calculada mediante la siguiente expresión:

$$f_r = f \cdot \sqrt{\frac{S_{cc}}{Q_c}} \quad (12)$$

Donde:

- f_r es la frecuencia de resonancia del sistema en Hz.
- f es la frecuencia nominal del sistema (en nuestro caso 60Hz).
- S_{cc} es la potencia de cortocircuito en el punto de acoplamiento común en KVA.
- Q_c es la potencia reactiva capacitiva conectada al sistema en kVAr.

La potencia de cortocircuito en el punto de acoplamiento puede ser aproximada a la potencia de cortocircuito del transformador de alimentación ya que la impedancia asociada del mismo generalmente es mucho más pequeña que la impedancia equivalente del sistema en dicho punto, por lo tanto puede ser calculada mediante la siguiente expresión:

$$S_{cc} = \frac{S_{nom}}{V_{cc\%}} \cdot 100 \quad (13)$$

Donde:

- S_{nom} es la potencia nominal del transformador en kVA.
- $V_{CC\%}$ es la tensión de cortocircuito del transformador en por ciento.

3.5. Serie de Fourier

Una serie de Fourier es una serie infinita que converge puntualmente a una función periódica y continua. Las series de Fourier constituyen una herramienta matemática básica del análisis empleado para analizar funciones periódicas a través de la descomposición de dicha función en una suma infinitesimal de funciones sinusoidales mucho más simples (como combinación de senos y cosenos con frecuencias enteras).

Las series de Fourier tienen la siguiente forma:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} \left[a_n \cos\left(\frac{2n\pi}{T}t\right) + b_n \operatorname{sen}\left(\frac{2n\pi}{T}t\right) \right] \quad (14)$$

En donde a_n y b_n son llamados coeficientes de Fourier y se definen de la siguiente forma:

$$a_n = \frac{2}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} f(t) \cdot \cos\left(\frac{2n\pi}{T}t\right) \cdot dt \quad (15)$$

$$b_n = \frac{2}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} f(t) \cdot \operatorname{sen}\left(\frac{2n\pi}{T}t\right) \cdot dt \quad (16)$$

En el ámbito del análisis de las señales eléctricas (tensión y corriente) en redes de corriente alterna, generalmente se adecúa la serie de Fourier realizando el siguiente manejo matemático:

.- En primera instancia, se sustituye el factor $\frac{2n\pi}{T}$ por el término equivalente wn sumamente utilizado en el análisis de señales eléctricas:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cos(wnt) + b_n \text{sen}(wnt)] \quad (17)$$

.- Se extrae el factor común $\sqrt{a_n + b_n}$:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} \sqrt{a_n + b_n} \left[\frac{a_n}{\sqrt{a_n + b_n}} \cos(wnt) + \frac{b_n}{\sqrt{a_n + b_n}} \text{sen}(wnt) \right] \quad (18)$$

.- Con lo que, aplicando el cambio de variable: $\text{sen}(\theta_n) = \frac{a_n}{\sqrt{a_n + b_n}}$ y definiendo $c_n = \sqrt{a_n + b_n}$, se tiene:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} c_n [\text{sen}(\theta_n) \cos(wnt) + \cos(\theta_n) \text{sen}(wnt)] \quad (19)$$

.- Entonces, utilizando la identidad trigonométrica: $\text{sen}(\alpha + \beta) = \text{sen}(\alpha) \cos(\beta) + \text{sen}(\beta) \cos(\alpha)$, se condensa:

$$f(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} c_n [\text{sen}(wnt + \theta_n)] \quad (20)$$

Con:

$$\theta_n = \tan^{-1} \left(\frac{a_n}{b_n} \right) \quad (21)$$

.- Además, bajo la misma premisa del análisis de ondas eléctricas en redes AC, también es común aceptar el hecho de que la componente continua de las mismas es nula, por lo que el primer término de la serie: $\frac{a_0}{2}$, que precisamente corresponde con la componente DC de la onda, desaparece:

$$f(t) = c_1 \text{sen}(wt + \theta_1) + \sum_{n=2}^{\infty} c_n [\text{sen}(wnt + \theta_n)] \quad (22)$$

.- Por último, la expresión anterior se expresa como la suma de dos componentes:

$$f(t) = f_1(t) + f_2(t, n) \quad (23)$$

Con:

$$f_1(t) = c_1 \text{sen}(wt + \theta_1) \quad (24)$$

$$f_2(t, n) = \sum_{n=2}^{\infty} c_n [\text{sen}(wnt + \theta_n)] \quad (25)$$

Finalmente, la ecuación (25) permite analizar las ondas de tensión y corriente en redes AC en función de la componente fundamental f_1 , que oscila a la frecuencia angular fundamental w , y la componente f_2 que contiene la suma de todas las componentes armónicas de la onda.

3.6 Filtros activos:

Los filtros activos son un tipo de filtro eléctrico que permite modificar, adecuar o modificar señales eléctricas, generalmente de voltaje, mediante la síntesis de una determinada función de transferencia. Particularmente, este tipo de filtros evita la utilización de bobinas, lo cual representa una gran ventaja ya que, en efecto, las

bobinas son los elementos más problemáticos en la aplicación práctica de la síntesis de redes debido a que el modelo teórico planteado para ellas se aleja considerablemente de su comportamiento real; esto se debe a que las mismas poseen siempre componentes resistivas apreciables así como un comportamiento capacitivo a altas frecuencias y además, pueden presentar comportamientos no lineales si poseen núcleos ferromagnéticos.

Para su funcionamiento, este tipo de filtro incluye elementos activos tales como amplificadores operacionales.

3.7. Microcontrolador

Un microcontrolador es un circuito integrado que incluye en su interior las tres unidades funcionales de una computadora: unidad central de procesamiento, memoria y periféricos de entrada y salida. Éstos son diseñados para reducir el costo económico y el consumo de energía de un sistema en particular. Por eso el tamaño de la unidad central de procesamiento, la cantidad de memoria y los periféricos incluidos dependerán de la aplicación.

3.8. Sistema de distribución de las instalaciones del Patio y Talleres de Propatria

El suministro de Energía Eléctrica al Patio y Talleres de Propatria (Patio 1) dispone de una configuración de doble circuito de distribución a 12.47kV cuyo origen proviene de la CA La Electricidad de Caracas, la cual alimenta a una Subestación Interruptora que está compuesta por dos Centros de Distribución de 12.47kV independientes entre si, alimentando cada uno, grupos distintos de subestaciones.

El sistema de distribución del Patio y Talleres de Propatria además de contar con la Subestación Interruptora cuenta también con cinco Subestaciones Auxiliares

numeradas 1, 2, 5, 6 y 7 como también de dos Subestaciones Rectificadoras (Stingers).

Cada una de las Subestaciones Auxiliares mencionadas anteriormente cuenta con dos Centros de Potencia que son los encargados de realizar la transformación de 12.47kV a 480V para finalmente alimentar al sistema de cargas asociado a cada subestación. Para esto, cada Centro de Potencia posee una celda de alta tensión, una celda de transformación y una celda de baja tensión.

A continuación, se presenta el diagrama unifilar del Patio 1 de la CA Metro de Caracas para ilustrar lo anterior en las siguientes tres (03) figuras:

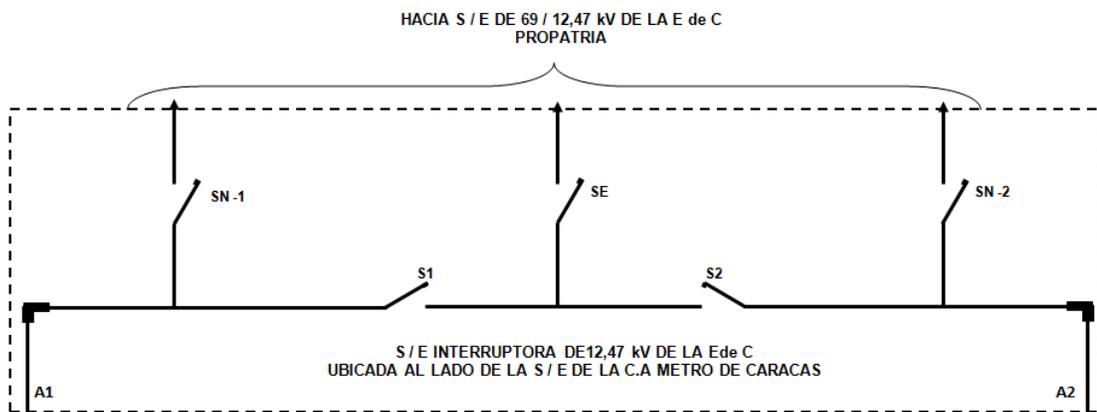


Figura #6: Subestación interruptora de Patio 1.

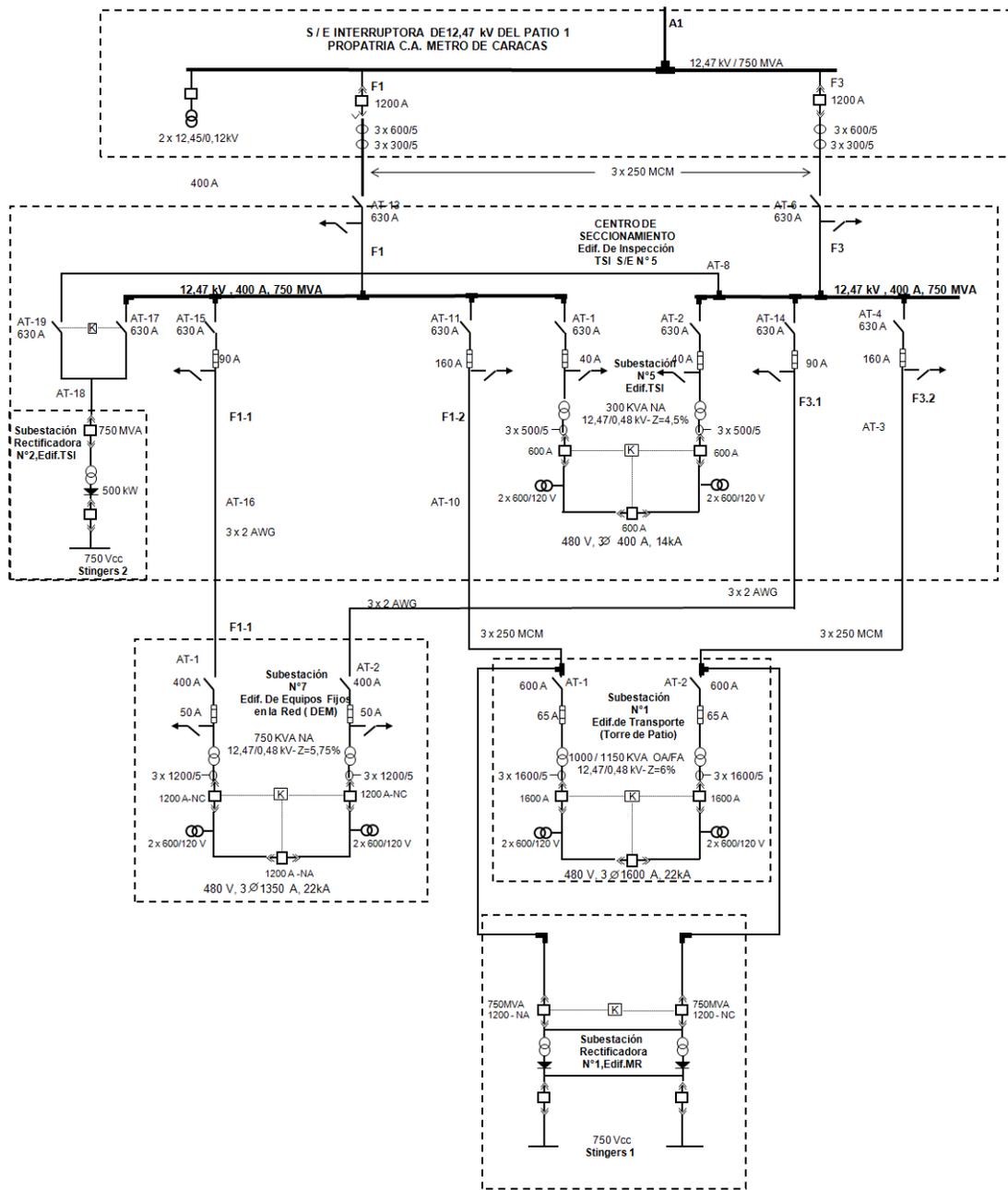


Figura #7: Circuito de alimentación A1 proveniente de la Subestación interruptora y grupo de Subestaciones a las que alimenta.

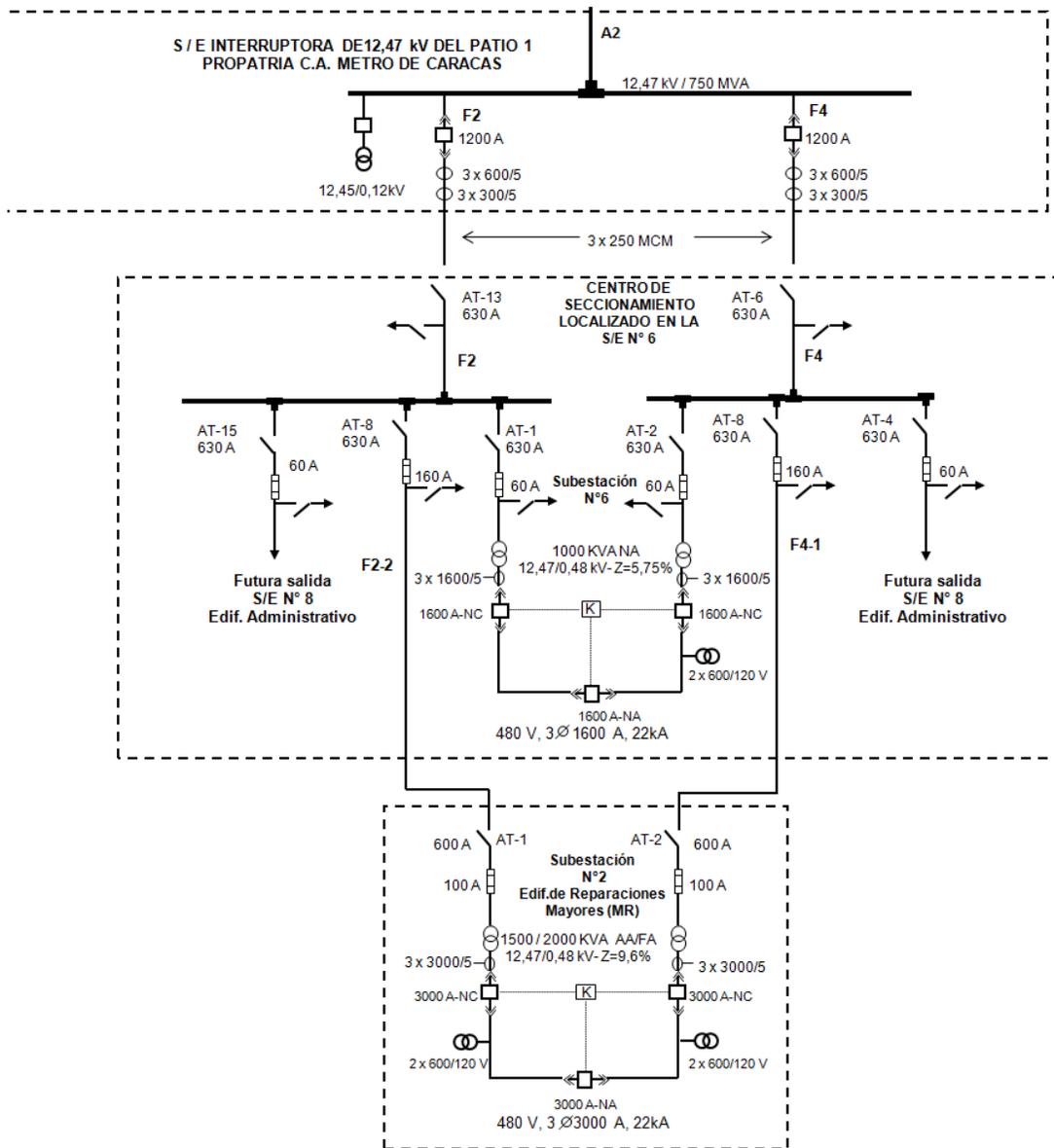


Figura #8: Circuito de alimentación A2 proveniente de la Subestación interruptora y grupo de Subestaciones a las que alimenta.

CAPÍTULO IV

4. MARCO METODOLÓGICO

4.1. Modelado de la red trifásica a la que será conectado el corrector de factor de potencia trifásico automático (CFPA)

4.1.1. Modelo del sistema trifásico de tensión

Dado que la compensación reactiva se llevará a cabo a un nivel de tensión de 480V, el corrector de factor de potencia está diseñado para su puesta física en cada Centro de Potencia de las Subestaciones Auxiliares del sistema de distribución del Patio y Talleres de la CA Metro de Caracas en Propatria; específicamente en los terminales del devanado de baja tensión del transformador ubicado en cada Centro de Potencia.

Por esto, el modelo de la red de alimentación trifásica a la que será conectado el corrector está sumamente ligado a dicho transformador y se muestra en la siguiente figura:

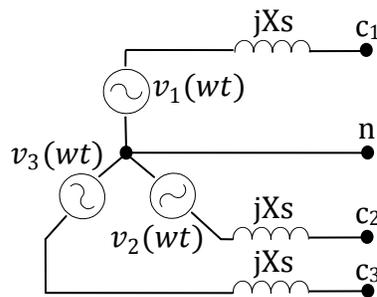


Figura #9: Modelo de la red de alimentación trifásica.

En la figura anterior se observa el modelo de la red de alimentación trifásica del sistema, el mismo posee cuatro terminales ya que la configuración del devanado secundario de los transformadores en los CP es en estrella. Las tensiones $v_1(wt)$, $v_2(wt)$ y $v_3(wt)$ se consideran sinusoidales puras y balanceadas de acuerdo a las siguientes ecuaciones:

$$v_1(wt) = 480\sqrt{2} \cdot \text{sen}(wt) \quad (26)$$

$$v_2(wt) = 480\sqrt{2} \cdot \text{sen}\left(wt + \frac{2\pi}{3}\right) \quad (27)$$

$$v_3(wt) = 480\sqrt{2} \cdot \text{sen}\left(wt - \frac{2\pi}{3}\right) \quad (28)$$

Por último, dado que el modelo está previsto para análisis en régimen permanente y cercano al nominal (nunca cerca de los niveles de corrientes de cortocircuito sino cerca de la condición de carga real), se considera que el sistema es suficientemente robusto aguas arriba del transformador, con lo que la reactancia jX_s corresponde con la impedancia por fase del transformador ubicado en el Centro de Potencia bajo estudio y ésta se considera de carácter netamente inductivo.

4.1.2. Modelo de la carga alimentada por el sistema trifásico de tensión

Cuando una carga lineal es alimentada mediante una tensión alterna de forma sinusoidal y a una frecuencia dada, la corriente que impone dicha carga (en régimen permanente) también posee forma sinusoidal pura y se produce a la misma frecuencia. Sin embargo en nuestro caso, así como en cualquier otro caso práctico de la vida real, a la red trifásica se conectan cargas de origen no lineal como computadores, luminarias fluorescentes con balastos electrónicos, entre otras; por lo cual la corriente que demanda dichas cargas no es puramente sinusoidal, es decir, posee contenido armónico.

Por otra parte, las cargas conectadas a esta red trifásica no siempre lo están de manera balanceada, lo que se traduce en que las magnitudes (por ejemplo valores RMS) de las corrientes que entrega cada fase de la fuente de tensión no son iguales. En particular, en las instalaciones del Patio 1 de la CA Metro de Caracas, el desbalance de corriente en los centros de potencia puede llegar al 200% [7] (adicionalmente en los anexos, se pueden visualizar las gráficas de un registro de potencia reactiva y factor de potencia en el CP 1 de la SEA 7. Éste se llevó a cabo durante una semana completa e ilustra el desbalance de carga del sistema).

Por lo tanto, el modelado de las cargas conectadas a cada centro de potencia del Patio 1 de la CA Metro de Caracas debe considerar, tanto el desbalance, como el comportamiento lineal y no lineal de las mismas; en base a esto, se propone el siguiente modelo:

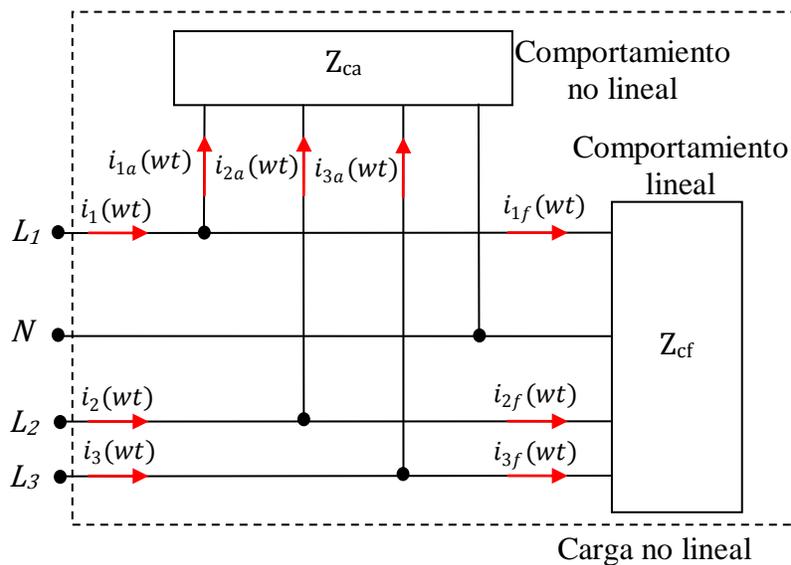


Figura #10: Modelo de la carga conectada a la red de alimentación trifásica.

El modelo de la figura anterior se compone de dos cargas, la carga Z_{cf} que consume las componentes fundamentales de las corrientes de línea $i_1(wt)$, $i_2(wt)$ e $i_3(wt)$ y que se asocia a una carga netamente lineal; y la carga Z_{ca} que consume el resto del

contenido de dichas corrientes, es decir, el contenido armónico; dichas cargas no son necesariamente balanceadas.

Queda claro entonces, según el modelo propuesto, que las corrientes de línea se dividen en dos componentes de acuerdo con la siguiente ecuación:

$$i_x(wt) = i_{xf}(wt) + i_{xa}(wt) \quad (29)$$

Con:

.- $x = 1, 2, 3$.

Donde:

.- $i_x(wt)$ representa la corriente de la línea x .

.- $i_{xf}(wt)$ representa la componente fundamental de la corriente $i_x(wt)$.

.- $i_{xa}(wt)$ representa la suma de las componentes armónicas de la corriente $i_x(wt)$.

Por otra parte, dado que el modelo propuesto está concebido para su análisis en régimen permanente, de acuerdo con la serie de Fourier se pueden hacer las siguientes igualaciones:

$$i_{xf}(wt) = c_{1x} \text{sen}(wt + \theta_{1x}) \quad (30)$$

Y:

$$i_{xa}(wt) = \sum_{n=2}^{\infty} c_{nx} [\text{sen}(wnt + \theta_{nx})] \quad (31)$$

Con:

.- $x = 1, 2, 3$.

Donde:

- n es el número del armónico.

- θ_{nx} representa la fase en radianes de cada componente sinusoidal correspondiente a cada armónico y de la componente fundamental de la corriente circulante por la línea x .

4.1.3. Modelo del sistema trifásico completo

El modelo de la red trifásica a la que será conectado el corrector de factor de potencia se observa en la figura siguiente:

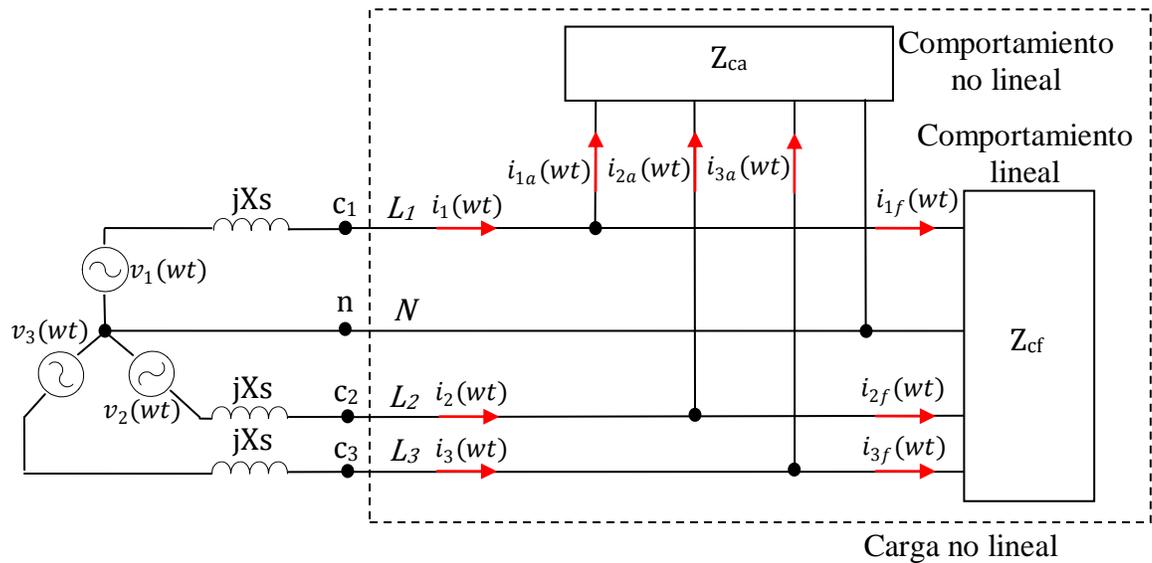


Figura #11: Modelo del sistema trifásico a compensar.

Finalmente, se puede desglosar el modelo anterior para tener un modelo por fase general que puede representar a cualquiera de las tres (3) fases del sistema:

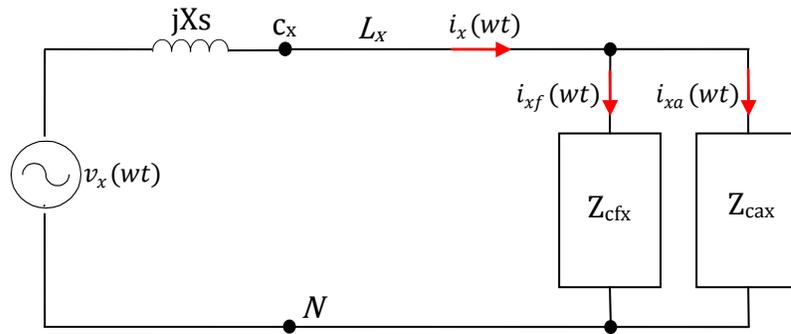


Figura #12: Modelo por fase del sistema a compensar.

4.2. Conexión del corrector de factor de potencia trifásico automático (CFPA) al sistema trifásico

La conexión del corrector de factor de potencia automático al sistema trifásico se hará en los terminales del devanado de baja tensión del transformador de cada Centro de Potencia, tal y como se observa en la siguiente figura:

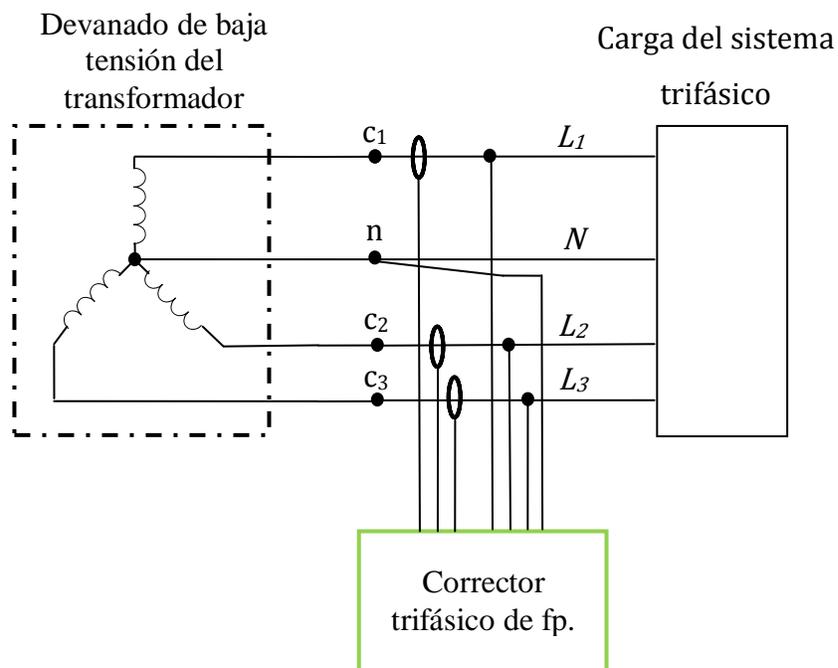


Figura #13: Conexión del corrector de factor de potencia al sistema trifásico.

4.3. Metodología práctica desarrollada para la realización de la compensación reactiva

La compensación reactiva que llevará a cabo el CFPA se realiza por fase y de forma independiente. Esto es posible gracias a que la conexión en el devanado de baja tensión de cada transformador ubicado en los Centros de Potencia es en estrella y además se posee acceso al terminal de neutro del mismo.

El CFPA corregirá el factor de potencia de cada fase conectando potencia reactiva (bancos de condensadores) en paralelo con las cargas del sistema como se puede apreciar en la siguiente figura:

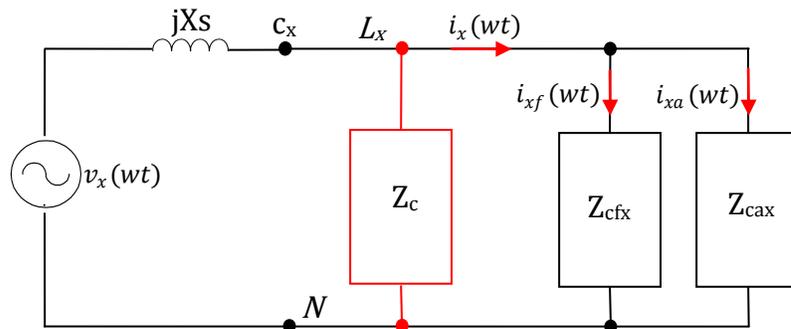


Figura #14: Conexión de los bancos de condensadores en la fase a compensar.

La cantidad de potencia reactiva que el CFPA conectará, será la más cercana posible (en base a los bancos de condensadores que el mismo tenga a su disposición) al valor de la potencia reactiva consumida dicha fase. Verificando, por supuesto, que dicha potencia reactiva consumida por el sistema sea de naturaleza inductiva.

La potencia reactiva consumida por fase se calculará en base a la siguiente expresión:

$$Q_f = \sqrt{S_f - P} \quad (32)$$

Donde:

- S_f es la potencia aparente fundamental medida en la fase a corregir.
- P es la potencia activa medida en la fase a corregir.

Entonces, para conectar a la red dicha cantidad de potencia reactiva capacitiva se asumirá que, en el punto de conexión, la tensión es igual a la tensión nominal de la red, es decir, se desprecia la caída de tensión en la inductancia de cortocircuito del transformador jX_s . Con esto, el valor de capacitancia a conectar viene dado por la expresión:

$$C = \frac{Q_f}{\left(\frac{480V}{\sqrt{3}}\right)^2 \cdot 2\pi \cdot 60} \quad (33)$$

Por último, cabe destacar que la corrección del factor de potencia de cada fase se verá limitada por la cantidad de corriente armónica que fluya por la línea, es decir, aunque el factor de potencia fundamental sea igual a uno (1) el factor de potencia real será menor a uno (1) si corrientes armónicas fluyen por la línea.

4.4. Metodología para la corrección del factor de potencia en tiempo real

4.4.1. Fase uno: medición de las variables eléctricas

Mediante transductores de corriente a tensión se traducen las señales de las corrientes circulantes en cada línea, a señales de tensión denominadas V_{i_x} ; con lo cual la corriente en cada línea corresponde con la siguiente ecuación:

$$Vi_x = I_x \cdot Fi + \frac{Vcc}{2} \quad (34)$$

Con:

.- $x = 1, 2, 3$.

Donde:

.- Vi_x es la señal de corriente traducida a voltaje.

.- I_x es la corriente que circula en la línea x .

.- Fi es el factor de transconductancia asociado al sensor de corriente.

.- Vcc es el voltaje de alimentación del microcontrolador.

Las señales de tensión también son atenuadas para poder ser procesadas. Estas señales de tensión atenuadas se denominan Vv_x y se corresponden con la siguiente ecuación:

$$Vv_x = V_x \cdot Fv + \frac{Vcc}{2} \quad (35)$$

Con:

.- $x = 1, 2, 3$.

Donde:

.- Vv_x es la señal de voltaje atenuada.

.- V_x es el voltaje de la fase x .

.- Fv es el factor de atenuación del voltaje de fase.

.- Vcc es el voltaje de alimentación del microcontrolador.

Los factores Fv e I_x son tales que las señales Vv_x y Vi_x están acotadas siempre entre 0V y V_{cc} . Con el fin de que dichas señales estén dentro del rango válido de tensiones a la entrada del microprocesador.

Por otra parte, las señales Vv_x y Vi_x sin su componente DC son filtradas, a través de filtros activos, para la obtención de las componentes fundamentales a 60Hz (frecuencia del sistema de alimentación trifásico) las cuales son denominadas Vv_{xf} y Vi_{xf} (a estas últimas señales también se les ha agregado la componente DC correspondiente a $\frac{V_{cc}}{2}$).

Finalmente, estas cuatro (04) señales por fase que han sido previamente acondicionadas, son ahora procesadas por tres (03) microcontroladores de adquisición PIC16F88 (cada uno correspondiente a cada fase) para obtener:

a) Los valores máximos de las señales Vv_{xf} y Vi_{xf} (Mv_{xf} y Mi_{xf}).

Para determinar estos valores se realiza un muestreo de las señales Vv_{xf} y Vi_{xf} mediante el módulo conversor Analógico-Digital de cada PIC16F88; cada muestra es adquirida cada $128\mu s$ y es comparada con la muestra anterior, en caso de que la nueva muestra sea mayor que ésta, la misma se descarta y la nueva muestra pasa a ser la muestra actual (dicha muestra actual es inicializada en cero). Al final del proceso la muestra actual contiene el máximo valor registrado de la señal.

En la siguiente figura se puede observar el resultado de una adquisición de muestras para una onda sinusoidal a 60Hz (130 muestras):

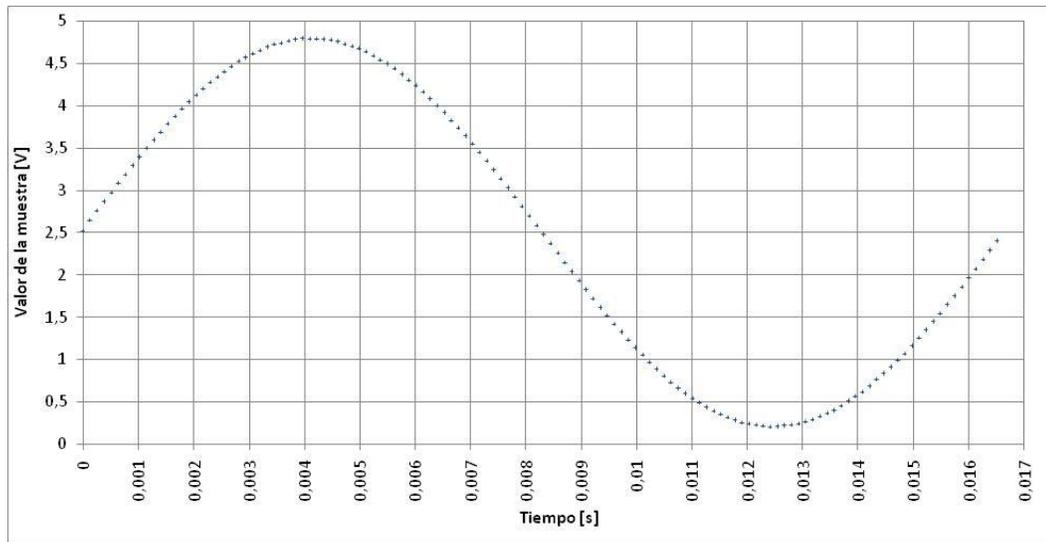


Figura #15: Muestras adquiridas de una señal de 60Hz sinusoidal.

b) El valor RMS al cuadrado de las señales Vv_x y Vi_x sin su nivel DC ($VRMSv_x^2$ y $VRMSi_x^2$).

Para el cálculo del valor RMS (true RMS) al cuadrado de las señales, se realiza un muestreo similar al del caso anterior pero esta vez a las señales originales sin filtrar y con su respectivo nivel DC agregado, el cual corresponde a $\frac{V_{cc}}{2}$; sin embargo, durante esta adquisición ninguna muestra es descartada y en cambio todas son almacenadas en un buffer para luego ser procesadas (al momento de almacenar cada muestra adquirida en el buffer, a ésta se le corrige vía software el desplazamiento correspondiente a $\frac{V_{cc}}{2}$).

Una vez terminada la adquisición se realiza un proceso iterativo para el cálculo del valor RMS al cuadrado de la señal, dicho proceso se basa en el método de los trapecios de acuerdo con la siguiente figura:

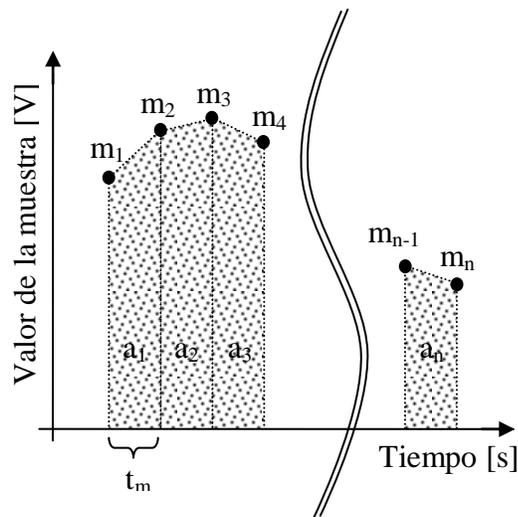


Figura #16: Trapecios para la aproximación del área de una señal muestreada.

Dicho método de los trapecios, consiste en calcular el área de todos los trapecios que se forman entre muestra y muestra (ver figura anterior) y de esta forma aproximar el área de la señal muestreada; las relaciones matemáticas utilizadas para esto se desarrollan en las siguientes líneas:

Inicialmente, se parte de que el área de cada trapecio corresponde a:

$$a_x = \frac{m_x + m_{x+1}}{2} \cdot t_m \quad (36)$$

Con:

- $x = 1, 2, \dots, n-1$.

Donde:

- n es el número de muestras totales adquiridas de la señal.
- m_x es la muestra número x adquirida elevada al cuadrado
- t_m es el tiempo transcurrido entre la adquisición de cada muestra.

Por lo tanto, el promedio de la señal muestreada al cuadrado será:

$$P_S = \frac{a_1 + a_2 + a_3 + \dots + a_n}{t_m \cdot (n - 1)} \quad (37)$$

O bien, será la siguiente suma de términos:

$$P_S = \frac{m_1 + m_2}{2 \cdot (n - 1)} + \frac{m_2 + m_3}{2 \cdot (n - 1)} + \frac{m_3 + m_4}{2 \cdot (n - 1)} + \dots + \frac{m_n + m_{n+1}}{2 \cdot (n - 1)} \quad (38)$$

Finalmente, en cada iteración se calcula uno de los términos y éste es sumado a un acumulador, de forma que al final del proceso en dicho acumulador se encuentra el valor RMS al cuadrado de la señal muestreada.

c) Frecuencia de la red (f)

Para el cálculo de la frecuencia y posteriormente del ángulo del factor de potencia fundamental, se digitalizan las señales Vv_{xf} y Vi_{xf} . La forma en la que estas señales son digitalizadas se muestra en la siguiente figura:

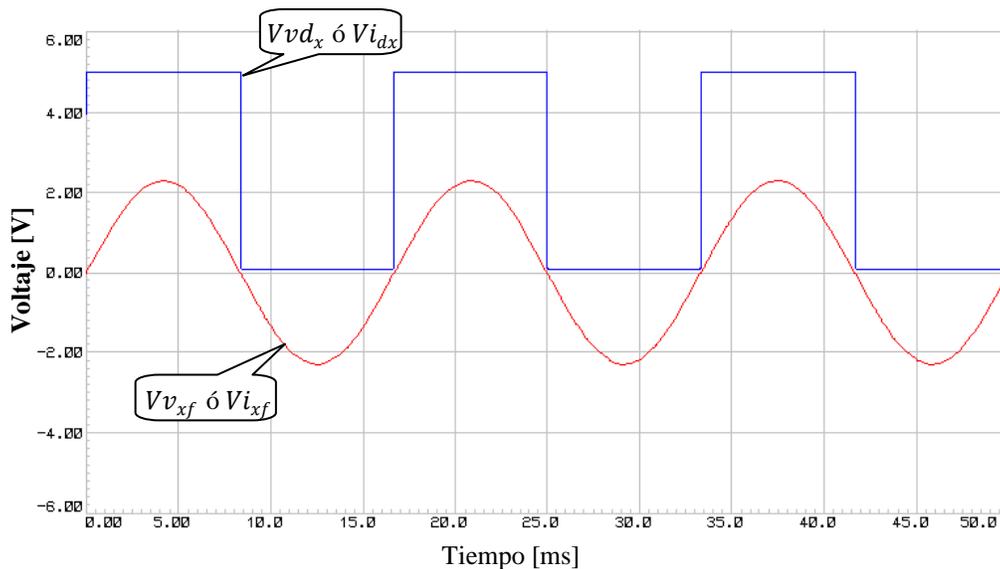


Figura #17: Digitalización de las señales analógicas de voltaje que representan a las componentes fundamentales de la tensión de fase y corriente de línea.

Como se observa, las señales digitales Vvd_x y Vid_x se mantienen en uno (1) lógico (5V ó Vcc) durante los semiciclos positivos de sus ondas analógicas correspondientes; mientras que, durante los semiciclos negativos las mismas se mantienen en un cero (0) lógico (muy cercano a 0V). Esta digitalización se logra con el uso de comparadores con tensión de referencia a 0V.

Finalmente, basta con medir el tiempo que transcurre entre dos flancos de subida consecutivos de cualquiera de las dos señales digitales anteriores, para poder calcular la frecuencia de la red con la siguiente expresión:

$$f_x = \frac{1}{tm} \quad (39)$$

Donde:

- tm es el tiempo medido entre dos flancos de subida consecutivos.

Específicamente, la medición se realiza en base a la señal Vvd_x y haciendo uso del módulo CCP1 del PIC16F88. Este módulo es configurado para activarse en cada flanco de subida de la señal mencionada anteriormente y capturar en ese instante la cuenta de un temporizador interno del PIC; en el primer flanco se captura el tiempo to y en el segundo el tiempo tf ; dado que cada cuenta de este temporizador ocurre cada 2us, el tiempo medido corresponderá a:

$$tm = 2us \cdot (tf - to) \quad (40)$$

c) El ángulo del factor de potencia fundamental (φ_{fx}).

Para calcular el ángulo del factor de potencia fundamental, se mide el desfase en tiempo entre la onda de tensión fundamental Vv_{xf} y la onda de corriente fundamental

$V_{i_{xf}}$. Para esto, las señales digitales Vvd_x y Vid_x son operadas mediante un OR exclusivo (XOR) para obtener una última señal digital denominada $Vvd_x \oplus Vi_{dx}$ que será la que permitirá la medición del desfase entre dichas señales mediante el módulo de captura CCP1 de cada PIC16F88; el módulo se activa con un flanco de subida de la señal Vvd_x y mide el tiempo que transcurre entre este evento y el próximo flanco de subida o bajada de la señal $Vvd_x \oplus Vi_{dx}$. Sin embargo, dependiendo de la naturaleza de la carga, existen cuatro (4) posibilidades a evaluar para la medición del desfase tal y como se puede apreciar en las siguientes figuras:

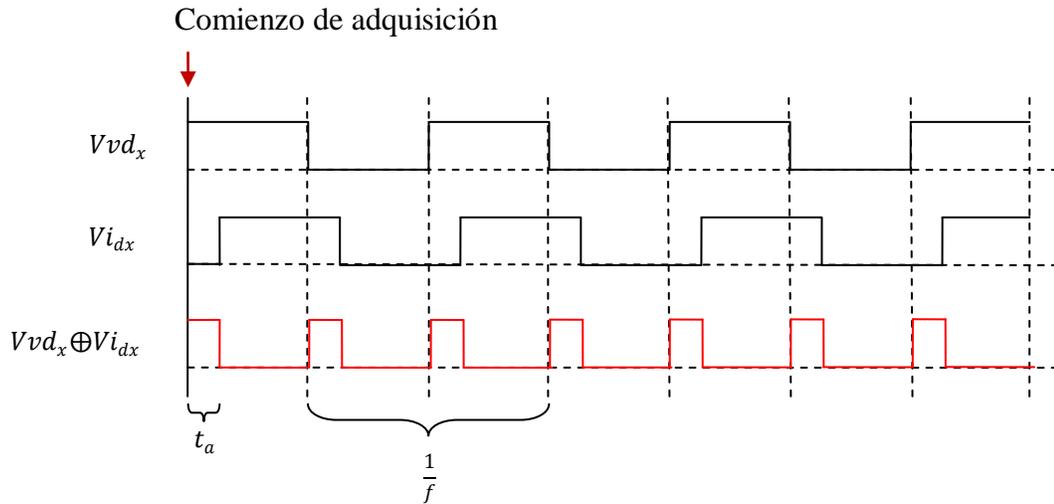


Figura #18: Medición del desfase para una carga de carácter inductiva con flujo de potencia activa desde la alimentación hacia la carga (IND+).

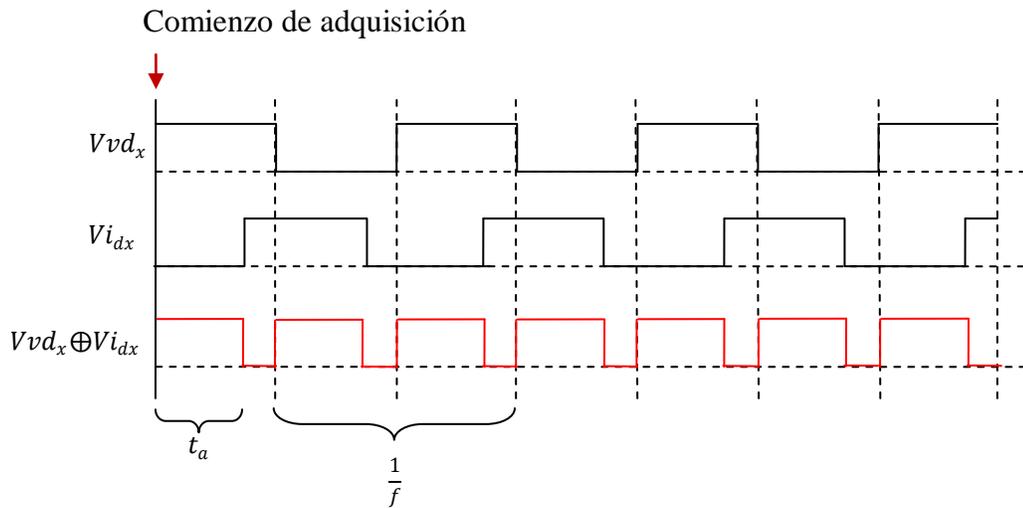


Figura #19: Medición del desfase para una carga de carácter inductiva con flujo de potencia activa desde la carga hacia el generador (IND-).

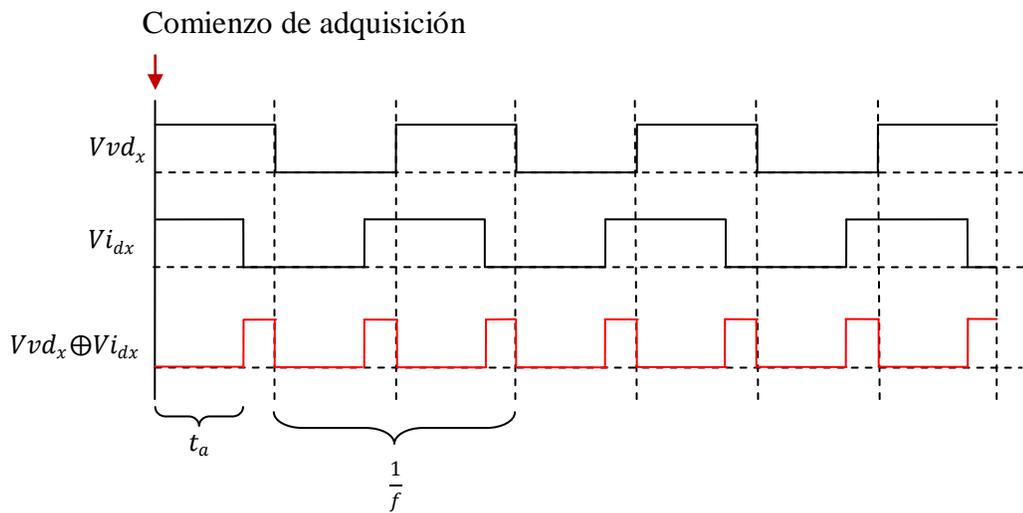


Figura #20: Medición del desfase para una carga de carácter capacitiva con flujo de potencia activa desde la alimentación hacia la carga (CAP+).

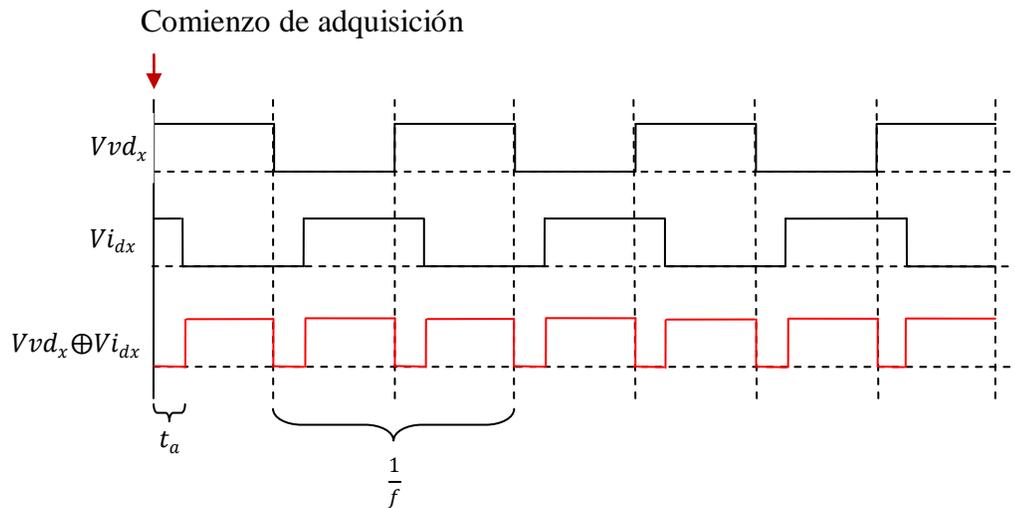


Figura #21: Medición del desfase para una carga de carácter capacitiva con flujo de potencia activa desde la carga hacia la alimentación (CAP-).

De las figuras anteriores se extrae que, si inmediatamente después del comienzo de la adquisición, la señal $Vvd_x \oplus Vi_{dx}$ está en alto, la carga es de naturaleza inductiva mientras que, si está en bajo, la carga entonces es de naturaleza capacitiva. Además, independientemente de la naturaleza de la carga, el desfase corresponde con el tiempo en alto de la señal $Vvd_x \oplus Vi_{dx}$; no obstante, dado que la adquisición comienza con el flanco de subida de la señal Vvd_x , dependiendo de la naturaleza de la carga, el tiempo t_a corresponderá en un caso al intervalo de tiempo en alto de la señal (carga de naturaleza inductiva) o, en el caso contrario (carga de naturaleza capacitiva), al tiempo en bajo de la misma.

En este orden de ideas, el ángulo del factor de potencia estará dado entonces por las siguientes ecuaciones:

.- Para cargas inductivas:

$$\phi_{fx} = 2\pi f \cdot t_a \quad (41)$$

.- Para cargas capacitivas:

$$\phi_{fx} = \pi - 2\pi f \cdot t_a \quad (42)$$

Por último, determinando si el tiempo t_a es mayor o menor que el tiempo correspondiente a un cuarto de ciclo de la señal de voltaje, se obtiene el comportamiento resistivo de la carga (si es de resistencia equivalente positiva o negativa), es decir, si el flujo de potencia activa fluye desde la fuente de alimentación hacia la carga o viceversa.

4.4.2. Fase dos: cómputo de las variables eléctricas medidas

Todo lo anterior (Fase 1), es realizado por el módulo de medición de las variables eléctricas de la red trifásica (MMVE) bajo comando del módulo central de control (MCC), éste último contiene también un microcontrolador PIC pero esta vez más potente, específicamente el PIC18F4520.

Retomando la idea anterior, el MCC envía la orden al MMVE de realizar la adquisición de datos de la red eléctrica y, a medida que se obtienen las variables eléctricas, son enviadas al MCC y computadas por éste mediante las siguientes expresiones:

$$MV_x = CV_x \cdot \left(Mv_{xf} - \frac{V_{cc}}{2} \right) \quad (43)$$

$$MI_x = CC_x \cdot \left(Mi_{xf} - \frac{V_{cc}}{2} \right) \quad (44)$$

$$VRMS_x = CV_x \cdot \sqrt{VRMSv_x^2} \quad (45)$$

$$IRMS_x = CC_x \cdot \sqrt{VRMSi_x^2} \quad (46)$$

$$fp_{1x} = \cos(\phi_{fx}) \quad (47)$$

Donde:

- .- MV_x es el voltaje pico de la tensión de la fase x.
- .- CV_x es la constante que adecúa la tensión reducida medida, a la tensión real del sistema en la fase x.
- .- MI_x es la corriente pico de la corriente de la línea x fundamental.
- .- CC_x es la constante que adecúa la tensión reducida medida, a la corriente real del sistema en la línea x.
- .- $VRMS_x$ es el valor RMS de la tensión de la fase x.
- .- $IRMS_x$ es el valor RMS de la corriente de la línea x.
- .- fp_{1x} es el factor de potencia fundamental de la fase x.

La comunicación entre ambos módulos es de tipo serial y ocurre de forma aislada mediante optocouplas protegiendo así al MCC de cualquier falla que pueda ocurrir en el MMVE.

Una vez obtenidas las variables eléctricas de las tres (3) fases, el microcontrolador del MCC termina de procesar las variables adquiridas para conocer finalmente las variables eléctricas de interés, tanto para el proceso de compensación reactiva, como para la muestra al usuario.

Las expresiones que tienen lugar en esta fase del proceso de compensación se muestran a continuación:

$$S_{1x} = 0.5 \cdot MV_x \cdot MI_x \quad (48)$$

$$P_x = S_{1x} \cdot fp_{1x} \quad (49)$$

$$Q_{1x} = \sqrt{S_{1x}^2 - P_x^2} \quad (50)$$

$$S_x = VRMS_x \cdot IRMS_x \quad (51)$$

Donde:

- .- S_{1x} es la potencia aparente fundamental de la fase x.
- .- P_x es la potencia activa de la fase x.
- .- Q_{1x} es la potencia reactiva fundamental de la fase x.
- .- S_x es la potencia aparente de la fase x.

4.4.3. Fase tres: determinación de la cantidad de bancos a ser conectados

Luego de haber realizado el cómputo de las variables medidas para obtener las variables eléctricas reales del sistema, se procede a calcular cuántos bancos y de qué capacidad deben ser conectados en la fase para compensar lo mejor posible el factor de potencia (consideraciones importantes para evitar la sobrecompensación son tomadas en cuenta, ver punto 5.2.3. del presente trabajo).

Seguidamente, se verifica que la potencia reactiva a conectar al sistema no cause resonancia a las frecuencias múltiplos de la frecuencia fundamental (ver punto 5.2.2. del presente trabajo).

4.4.4. Fase cuatro: conexión de los bancos a la red trifásica

Ya conocida la cantidad de bancos a conectar en la fase correspondiente, se procede a esperar el punto máximo de la tensión de fase (el por qué de este instante en particular se desarrolla en el punto 5.2.1. del presente trabajo) punto en el cual se envía la orden de conexión a los dispositivos semiconductores de potencia IGBT.

4.4.5. Fase cinco: muestra al usuario de la información del proceso

En este punto ya la compensación comienza a tener efecto en la fase donde se realizó la conexión y, durante que esto ocurre, se muestra al usuario los siguientes datos por fase a través del “display” LCD:

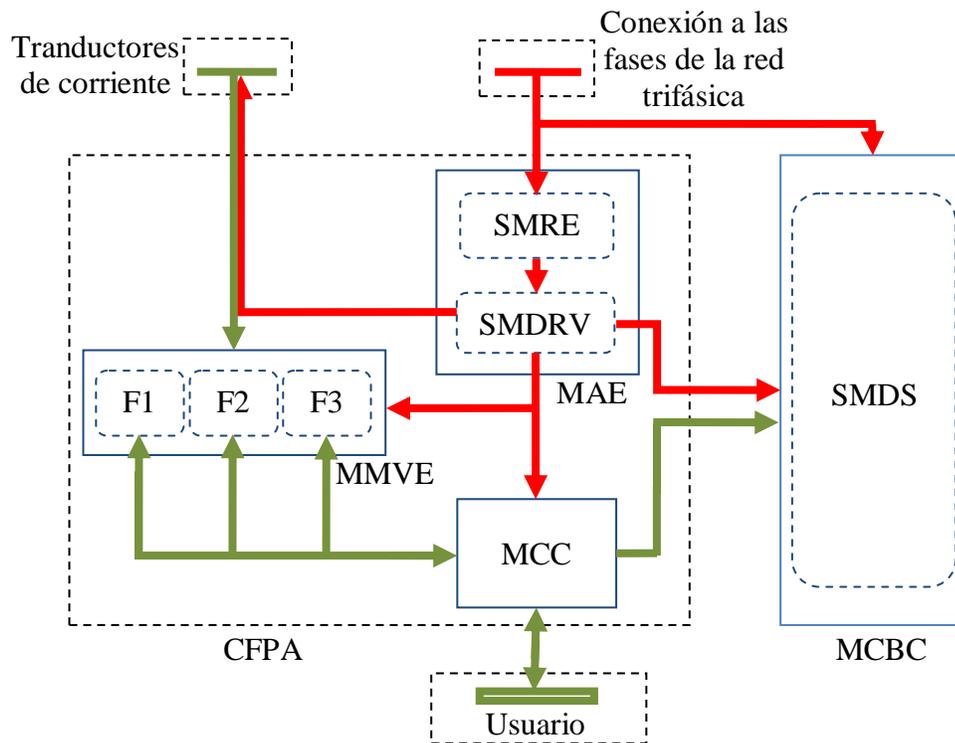
- a) Valor True RMS del voltaje de fase.
- b) Valor True RMS de la corriente de línea.
- c) Potencia activa consumida por fase.
- d) Potencia aparente entregada por fase.
- e) Factor de potencia fundamental.

Luego, el proceso se detiene durante un tiempo (el cual es configurable) y se procede a repetir las cinco fases explicadas anteriormente pero esta vez para la fase siguiente.

Todo este proceso se repite indefinidamente para las tres fases del sistema durante el tiempo que el equipo permanezca encendido.

4.5. Definición del corrector de factor de potencia trifásico automático (CFPA)

Para facilitar y optimizar la labor de diseño del CFPA, el mismo se ha desglosado en distintos módulos, cada uno con una función específica; el diagrama modular del CFPA se muestra a continuación en la siguiente figura:



LEYENDA:

- CFPA: Corrector de factor de potencia trifásico automático.
- MMVE: Módulo de medición de las variables eléctricas de la red.
- MAE: Módulo de alimentación del equipo.
- MCBC: Módulo de conexión y bancos de condensadores.
- SMRE: Sub-módulo de retardo a la energización.
- SMDRV: Sub-módulo de disminución y regulación de voltaje.
- SMDS: Sub-módulo de dispositivos semiconductores.

Figura #22: Diagrama modular del corrector de factor de potencia trifásico automático (CFPA).

Como se puede observar en la figura, el CFPA consta de tres módulos internos:

- a) El módulo de alimentación del equipo MAE.
- b) El módulo de medición de las variables eléctricas de la red MMVE.
- c) El módulo central de control MCC.

Estos módulos son invariantes, es decir, no varían dependiendo del sistema a compensar (cualquiera de los Centros de Potencia del Patio 1 de la CA Metro de Caracas). No obstante, el módulo externo al CFPA denominado módulo de conexión y bancos de condensadores MCBC, si varía de acuerdo con las características del sistema a compensar ya que el mismo posee los bancos de condensadores cuya capacidad variará de acuerdo con la máxima cantidad de potencia reactiva que se necesite inyectar a la red (ver punto 5.1.).

La definición de cada uno de los módulos y sub-módulos que conforman al CFPA se desarrolla a continuación:

4.6. Definición del módulo de alimentación del equipo (MAE)

Este módulo está compuesto por dos sub-módulos:

4.6.1 Sub-módulo de retardo a la energización (SMRE)

Este sub-módulo se encarga de crear un retardo desde el instante en que se energiza al CFPA, hasta el momento en que el mismo se enciende. Este retardo es creado intencionalmente para asegurar que los condensadores utilizados para la compensación estén totalmente descargados al momento del encendido.

El diagrama esquemático de este sub-módulo se muestra a continuación:

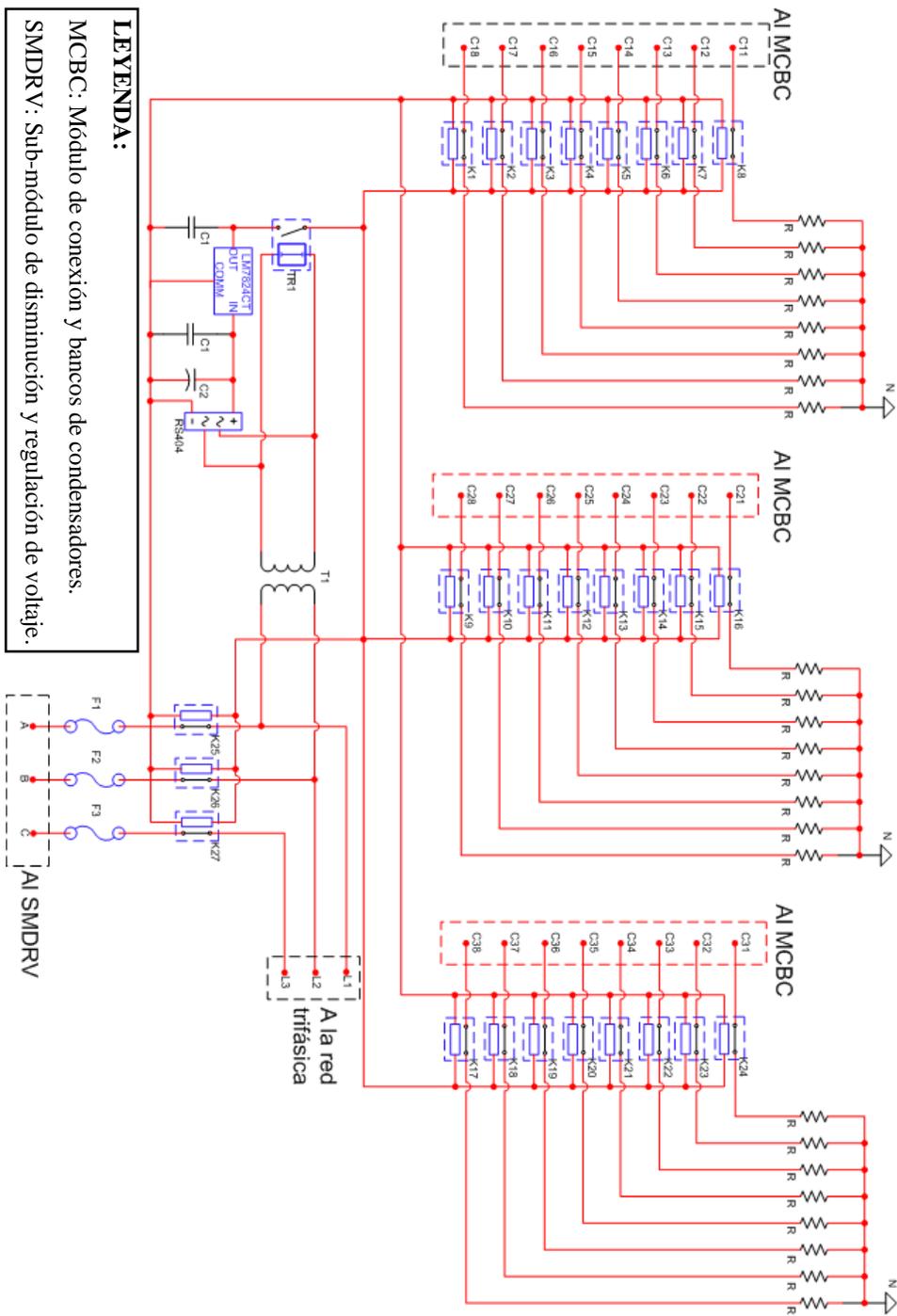


Figura #23: Diagrama esquemático del Sub-módulo de retardo a la energización (SMRE).

Como se observa en la figura anterior, el temporizador TR1 será el encargado de introducir el retardo a la energización del equipo de por lo menos siete (07) segundos. También se observa que, los relés cuyos contactos son normalmente cerrados, mantienen a los bancos de condensadores conectados a unas resistencias de descarga; éstas aseguran que los mismos estarán descargados al encender el equipo.

La lista de componentes necesarios para la implementación de este sub-módulo es la siguiente:

Tabla #1: Lista de componentes necesarios para la implementación del SMRE.

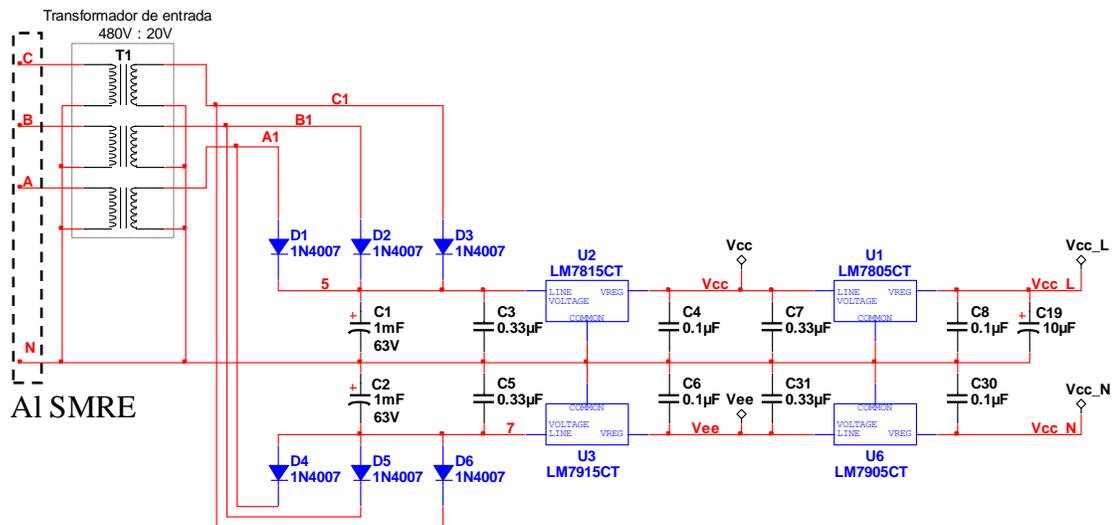
Cantidad	Componente	Características
01	Transformador monofásico de relación 480:25	25VA.
27	Réle NC 104-1-B-24/1D	24V, 2A / 500V
01	Temporizador On delay 87.11 marca Finder	24Vdc-48Vdc, 7s.
03	Fusible	600V, 0.1A.
01	Regulador de tensión LM7824CT	-
01	Puente rectificador de diodos RS404	400V, 4A.
02	Condensador cerámico 0.1uF	50V
01	Condensador electrolítico 100uF	200V
24	Resistencias 1.5kΩ	100W

En los anexos se incluyen extractos de las hojas de datos de algunos de los componentes tabulados.

4.6.2 Sub-módulo de disminución y regulación de voltaje (SMDRV):

Los distintos módulos que conforman al corrector de factor de potencia trifásico automático requieren para su funcionamiento una fuente de alimentación DC que suministre cuatro (4) niveles de voltaje: 15V, -15V, 5V y -5V.

Por esto, se diseñó una fuente de tensión regulada que cumple con las características anteriores, ésta se muestra a continuación:



LEYENDA:
 SMRE: Sub-módulo de retardo a la energización.

Figura #24: Diagrama esquemático del Sub-módulo de disminución y regulación de voltaje (SMDRV).

Como se observa en la figura anterior, las tomas de voltaje “Vcc”, “Vee”, “Vcc_L” y “Vcc_N” suministran las tensiones de 15V, -15V, 5V y -5V respectivamente.

Las características técnicas de la fuente diseñada son:

- Alimentación de entrada: 480V, trifásica.
- Tensiones de salida: 15V, -15V, 5V y -5V.
- Máxima corriente de salida continua: 200mA (-15V), 125mA (15V y 5V) y 50mA (-5V).
- Corriente pico de salida: 2 A (-15V), 1.1A (15V y 5V), 200mA (-5V).

La lista de componentes necesarios para la implementación de este sub-módulo es la siguiente:

Tabla #2: Lista de componentes para el módulo SMDRV.

Cantidad	Componente	Características
01	Transformador trifásico de relación 480:35	Conexión YY0, 25VA.
06	Diodo rectificador 1N4007	-
01	Fuente regulada LM7815	-
01	Fuente regulada LM7915	-
01	Fuente regulada LM7805	-
01	Fuente regulada LM7905	-
02	Condensador electrolítico 1mF	63V
01	Condensador electrolítico 10uF	16V
04	Condensador de tantalio 0.33uF	35V
04	Condensador cerámico 0.1uF	50V

En los anexos se incluyen extractos de las hojas de datos de algunos de los componentes tabulados.

4.7. Definición del módulo de medición de las variables eléctricas de la red (MMVE)

El MMVE está conformado por tres (3) sub-módulos idénticos, cada uno correspondiente a cada fase de la red eléctrica trifásica.

Cada sub-módulo posee dos filtros activos idénticos, que se encargan de filtrar las componentes fundamentales de la tensión de fase y la corriente de línea así como de añadir el nivel DC correspondiente a dichas señales para adecuar el procesamiento de éstas por parte del PIC16F88 que realiza el proceso de adquisición (la respuesta en frecuencia de dichos filtros activos se encuentra en los anexos).

El microcontrolador de adquisición PIC16F88 que posee cada módulo basa su “firmware” en los siguientes diagramas de flujo que se presentan a continuación (el código completo puede ser visualizado en los anexos):

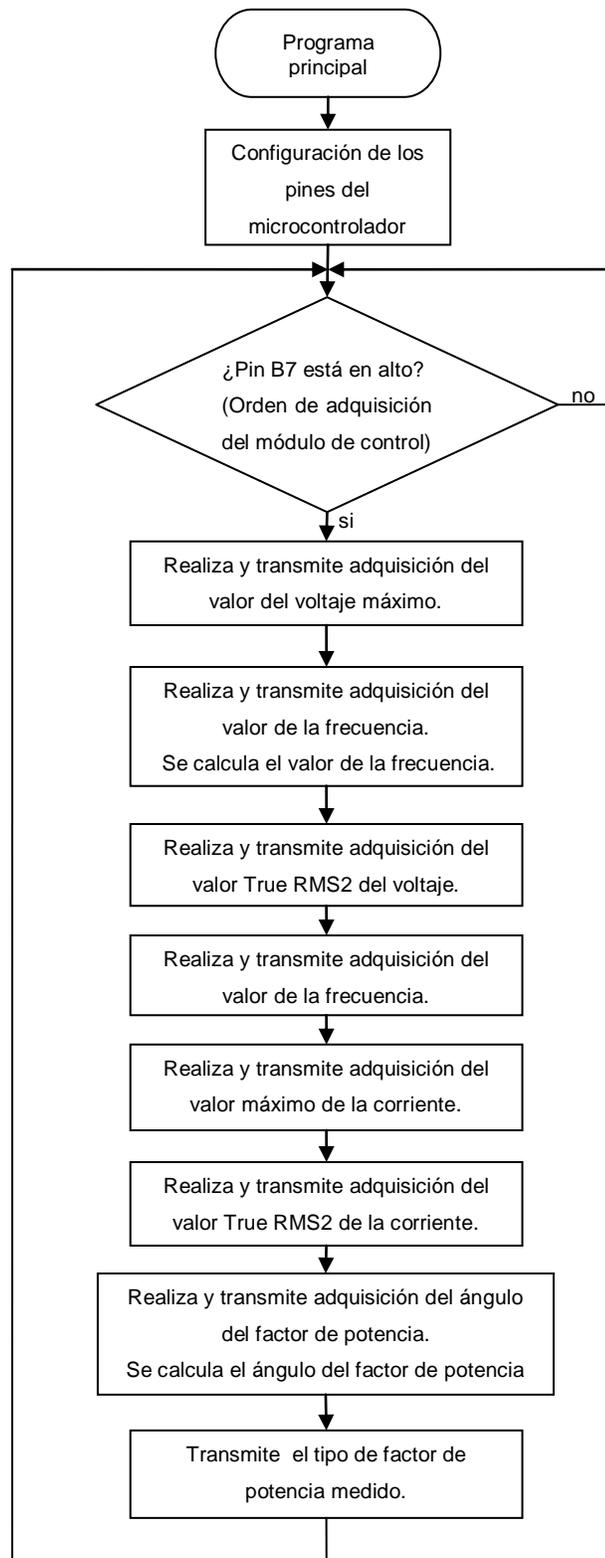


Figura #25: Diagrama de flujo de la rutina principal del PIC16F88.

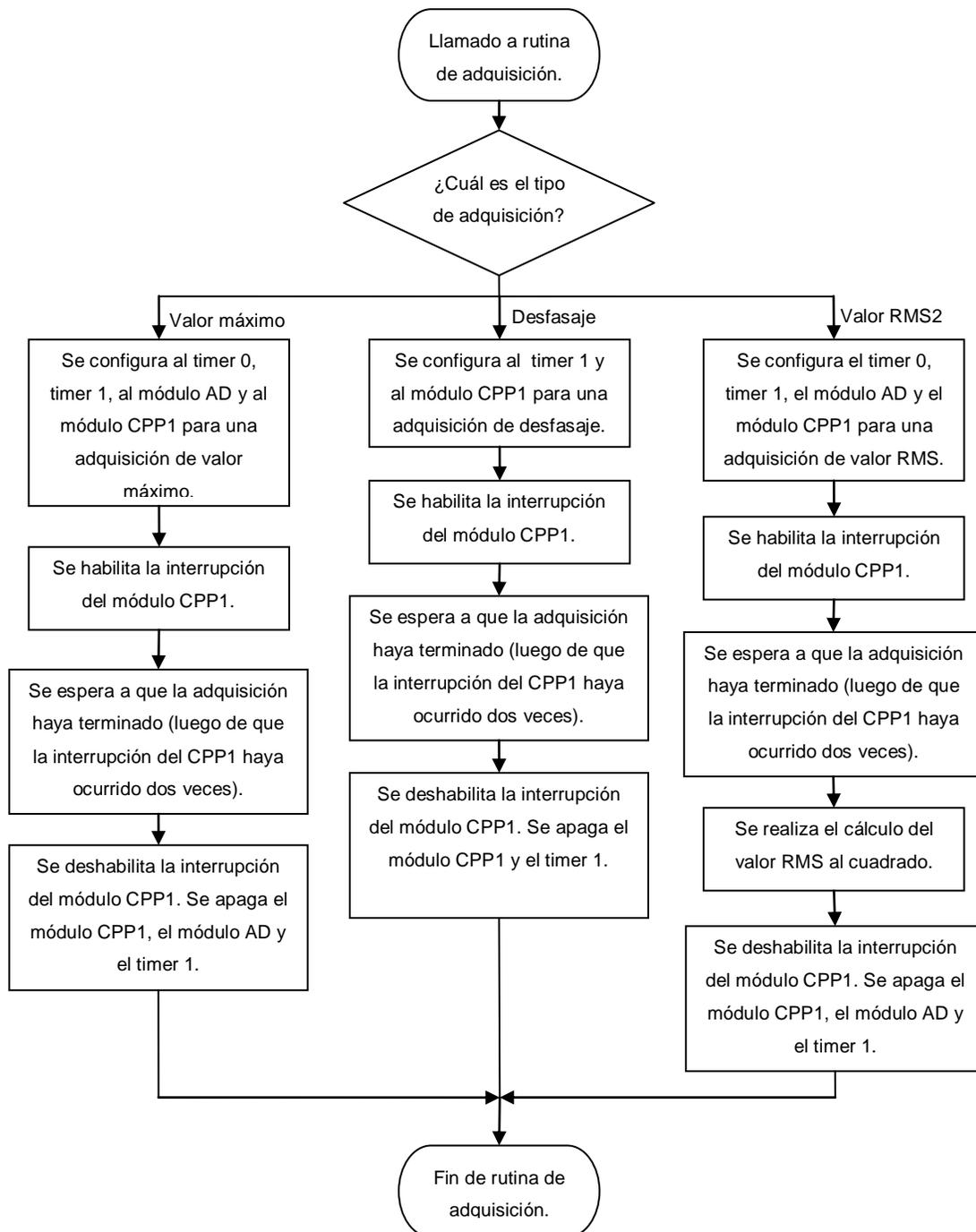


Figura #26: Diagrama de flujo de la rutina de adquisición del PIC16F88.

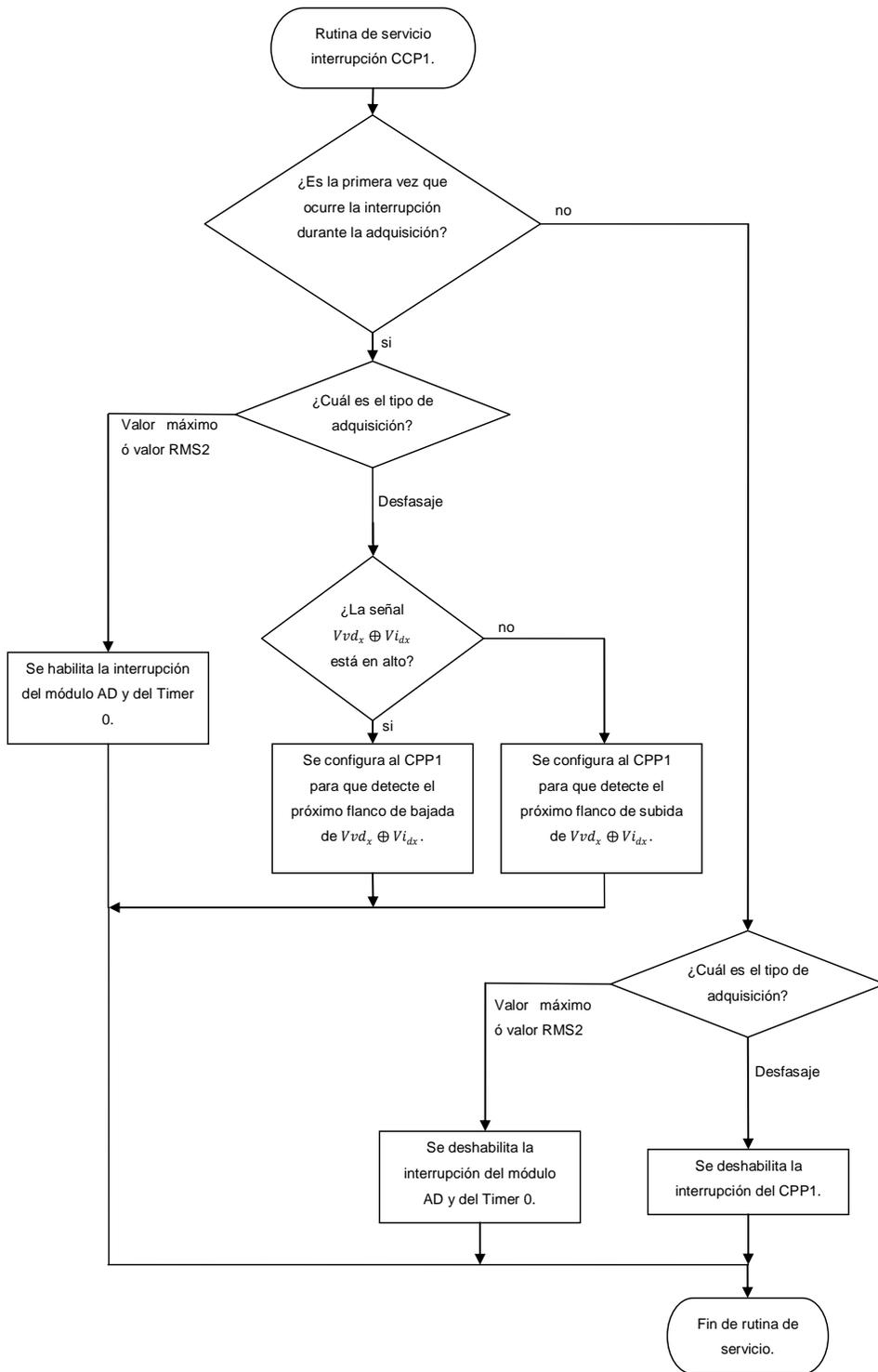


Figura #27: Diagrama de flujo de la rutina de interrupción del módulo CCP1 del PIC16F88.

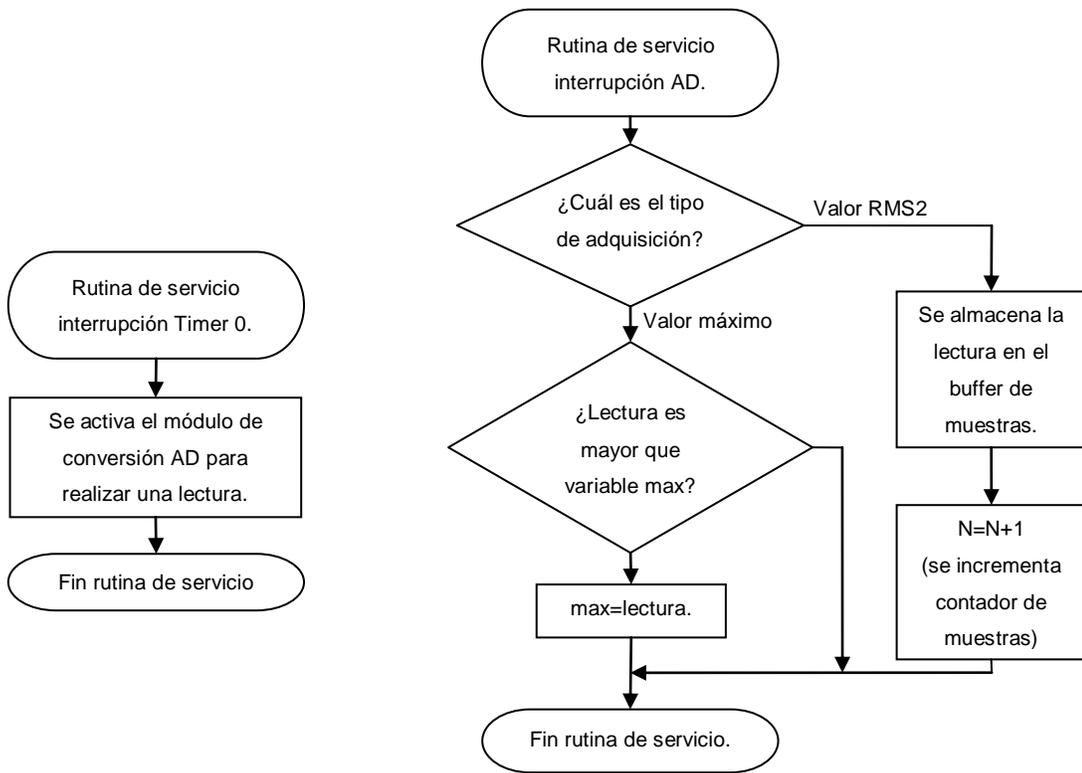


Figura #28: Diagramas de flujo de las rutinas de servicio de las interrupciones del módulo AD y del Timer 0.

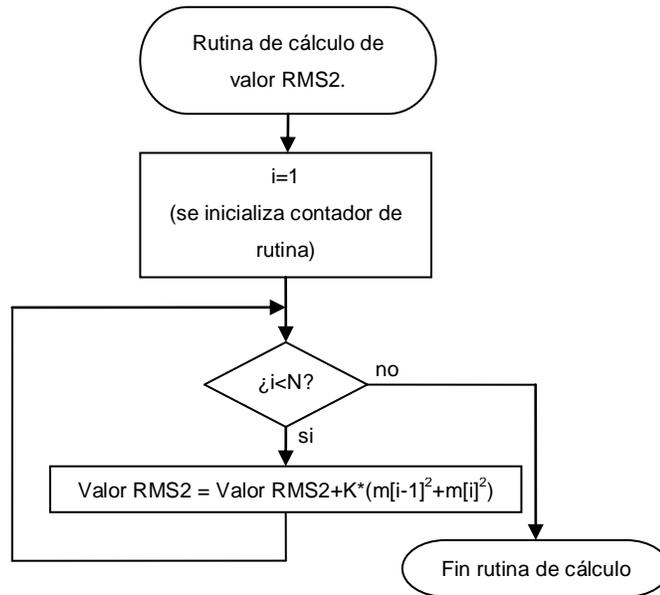


Figura #29: Rutina de cálculo del valor RMS al cuadrado del PIC16F88.

El diagrama esquemático de los sub-módulos del MMVE se muestra en la figura siguiente:

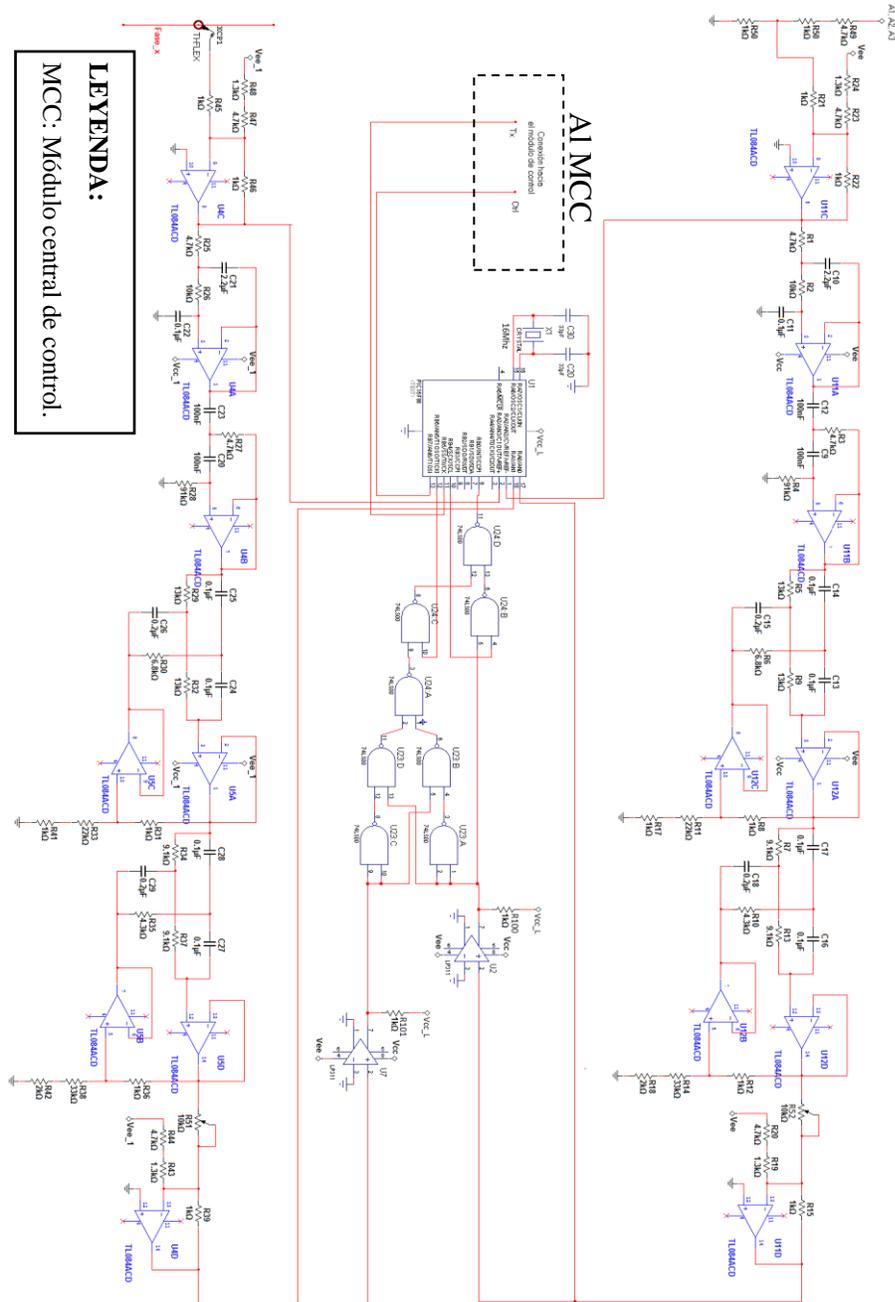


Figura #30: Diagrama Esquemático de los sub-módulos del Módulo de medición de las variables eléctricas de la red (MMVE).

La lista de componentes necesarios para la implementación de estos sub-módulos es la siguiente:

Tabla #3: Lista de componentes para cada sub-módulos del MMVE.

Cantidad	Componente	Características
04	Amplificadores operacionales (quad) TL084	Encapsulado DIP
02	Comparadores LP311	Encapsulado DIP
01	PIC16F88	Encapsulado DIP
02	Compuertas NAND (quad) 74LS00	Encapsulado DIP
01	Base para encapsulado DIP 18	-
08	Base para encapsulado DIP 14	-
16	Resistencia 1k Ω	0.25W
04	Resistencia 1.3k Ω	0.25W
02	Resistencia 2k Ω	0.25W
02	Resistencia 4.3k Ω	0.25W
09	Resistencia 4.7k Ω	0.25W
02	Resistencia 6.8k Ω	0.25W
04	Resistencia 9.1k Ω	0.25W
02	Resistencia 10k Ω	0.25W
04	Resistencia 13k Ω	0.25W
02	Resistencia 22k Ω	0.25W
02	Resistencia 33k Ω	0.25W
02	Resistencia 91k Ω	0.25W
02	Potenciómetro 10k Ω	0.25W
14	Condensador monolítico 0.1uF	50V
04	Condensador monolítico 0.2uF	50V
02	Condensador de tantalio 2.2uF	36V
02	Condensador cerámico 33pF	50V
01	Cristal 16MHz	“parallel cut cristal”
01	Transductor de corriente TI-FLEX	1000A, 5mV/A

En los anexos se incluyen extractos de las hojas de datos de algunos de los componentes tabulados.

4.8. Definición del módulo central de control (MCC):

El módulo central de control MCC se encarga de comandar todo el proceso de la compensación reactiva, ordenando al MMVE realizar la adquisición de datos,

interactuando con el usuario y comandado la conexión o desconexión de los distintos bancos de condensadores de la red trifásica.

El componente “maestro” de este módulo es un PIC18F4520, cuyo “firmware” se basa en los siguientes diagramas de flujo que se presentan a continuación (el código completo puede ser visualizado en los anexos):

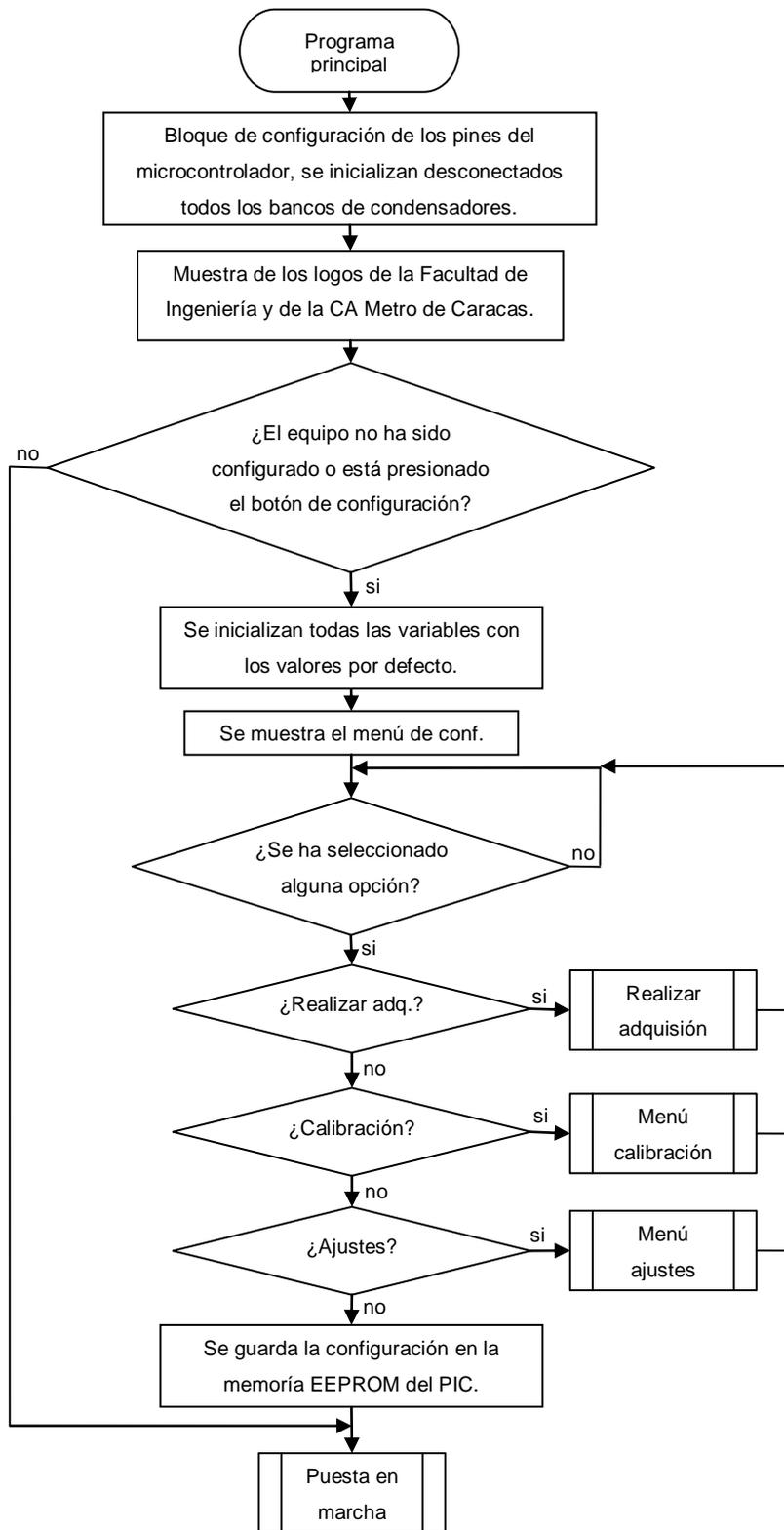


Figura #31: Diagrama de flujo de la rutina principal del PIC18F4520.

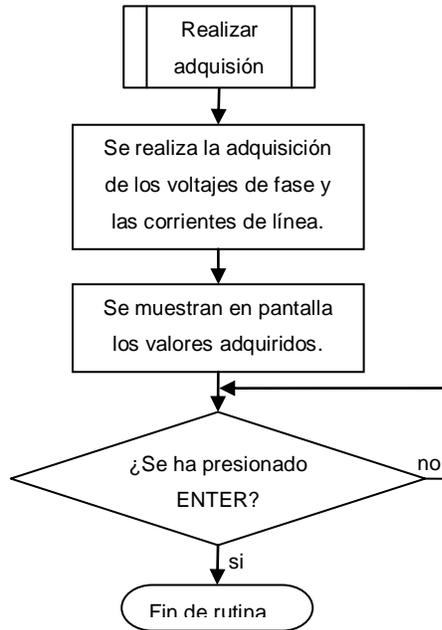


Figura #32: Diagrama de flujo de la rutina de adquisición del PIC18F4520.

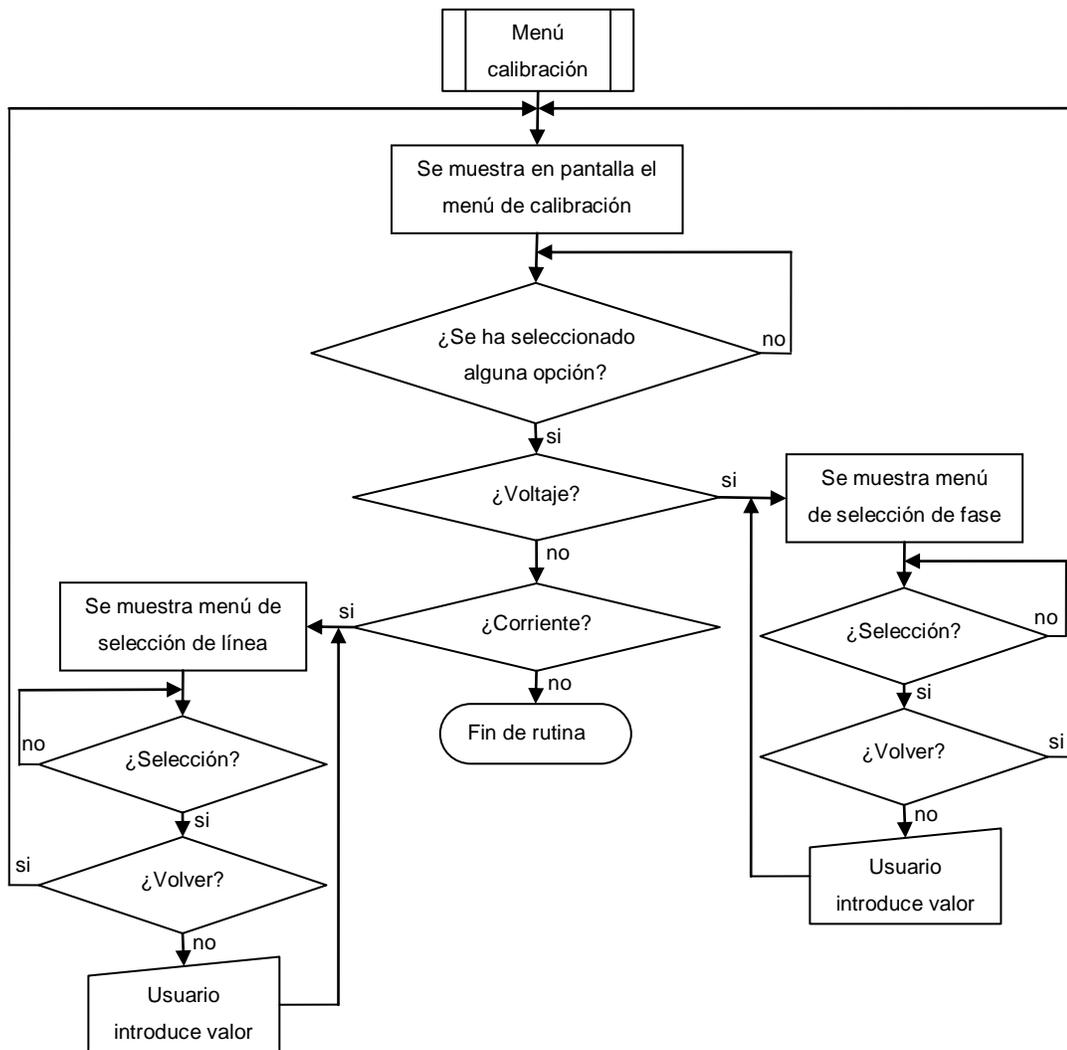


Figura #33: Diagrama de flujo de la rutina de calibración del PIC18F4520.

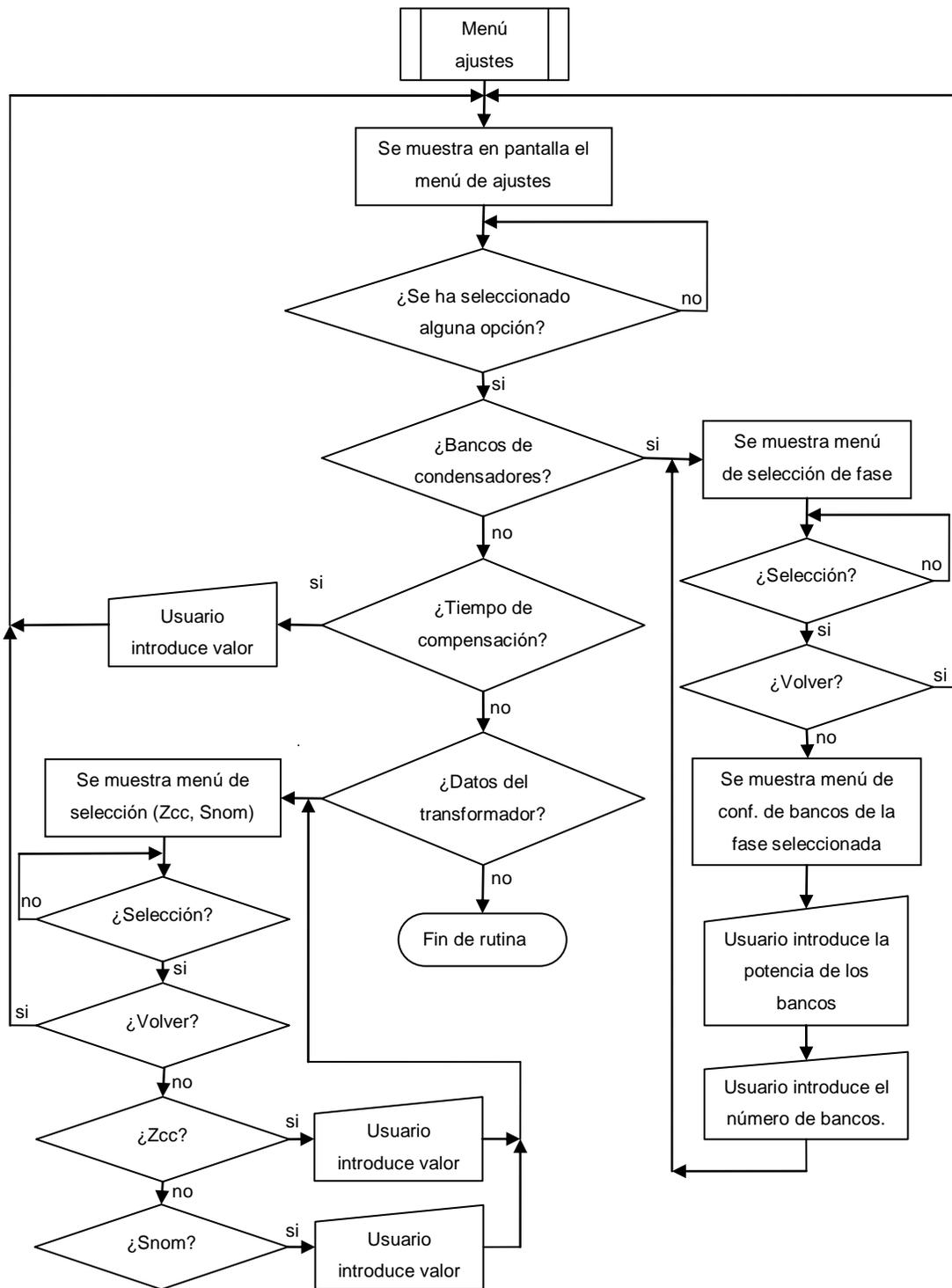


Figura #34: Diagrama de flujo de la rutina de ajustes del PIC18F4520.

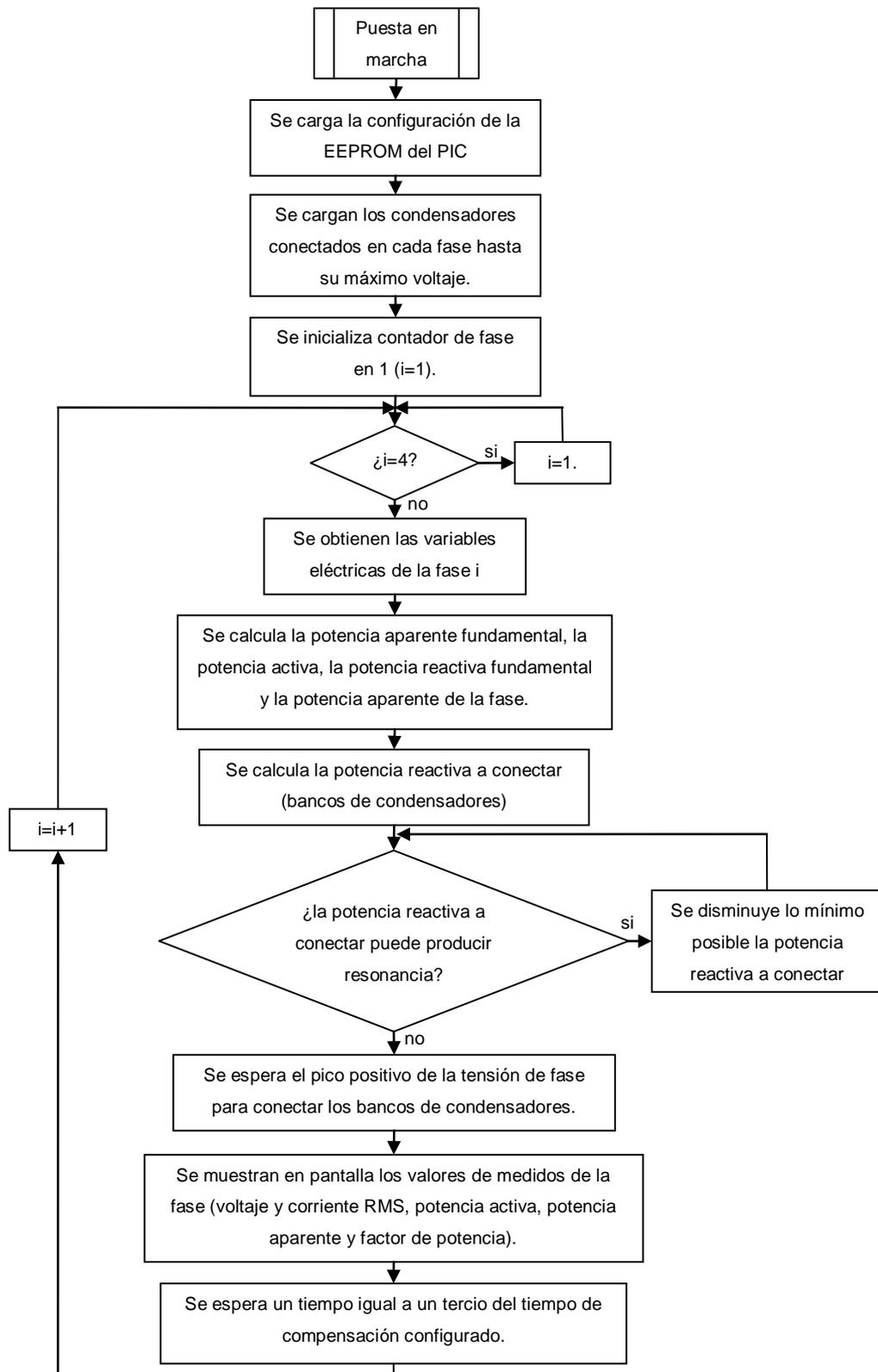


Figura #35: Diagrama de flujo de la rutina de puesta en marcha del PIC18F4520.

El diagrama esquemático del MCC se muestra a continuación:

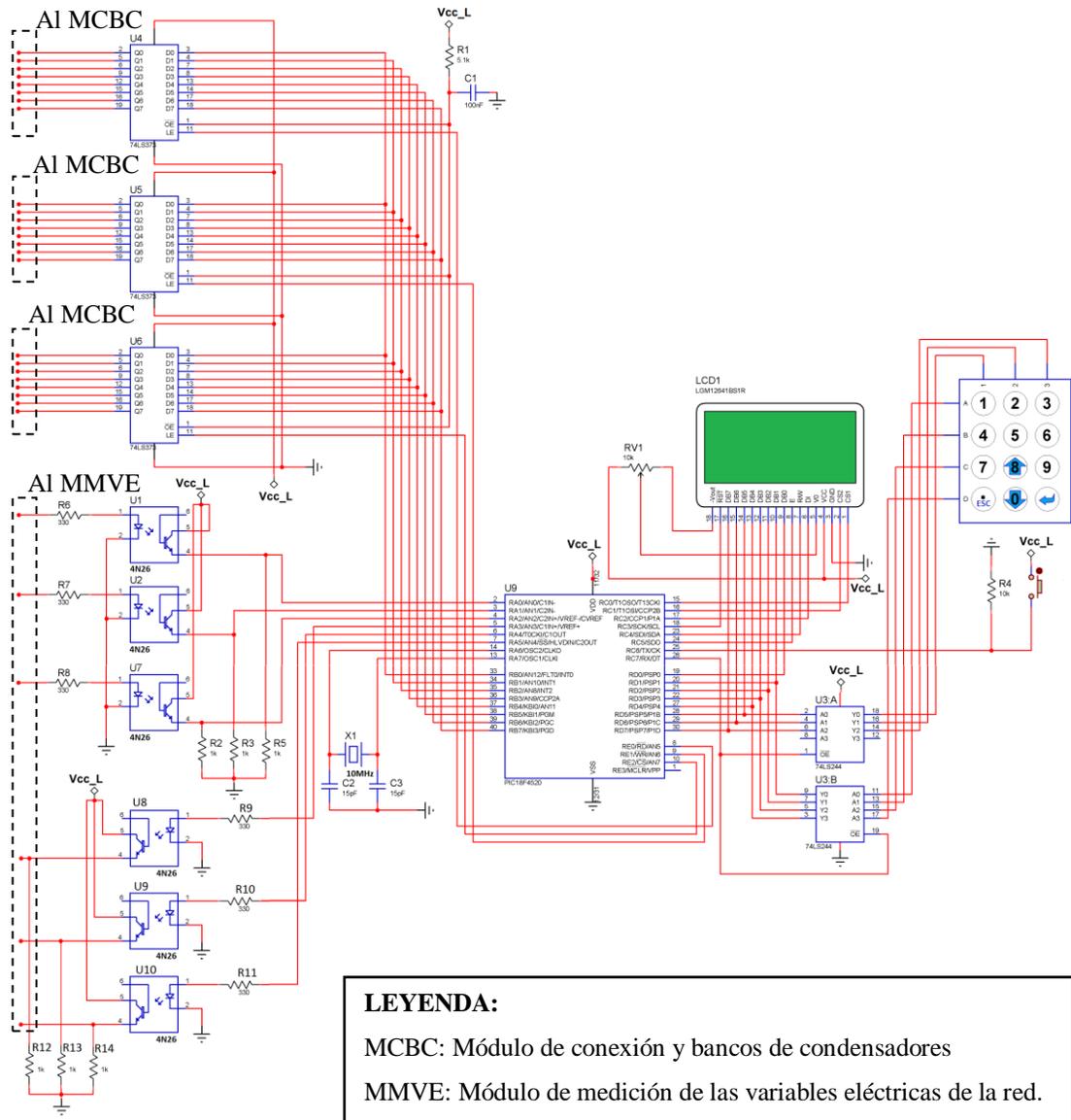


Figura #36: Diagrama esquemático del módulo central de control (MCC).

Como se puede observar, parte del MCC consiste en una interfaz hombre-máquina (HMI) la cual permite al usuario configurar al equipo por primera vez para su posterior puesta en marcha.

El mencionado HMI posee un teclado como dispositivo de entrada por parte del usuario al CFPA. Además de ser un teclado numérico, algunas de sus teclas pueden tener usos especiales; la siguiente figura permite visualizar dichas teclas con funciones especiales y sus respectivos nombres para futuras menciones:

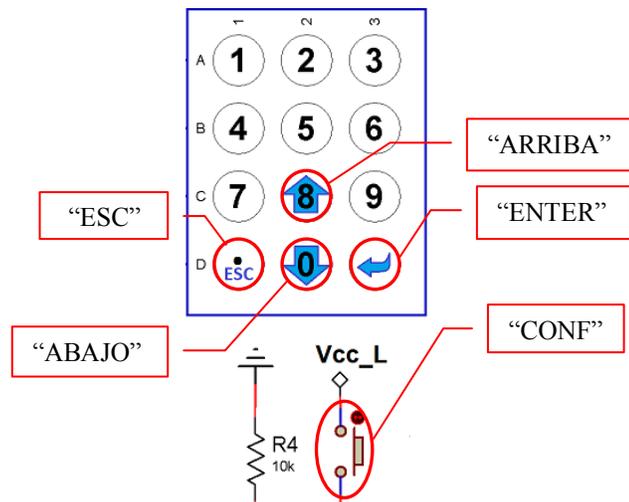


Figura #37: Teclado y teclas especiales.

A continuación se explica a manera de relato la interfaz del HMI y su forma de utilización:

Al encender el equipo por primera vez, el siguiente menú se mostrará en pantalla:

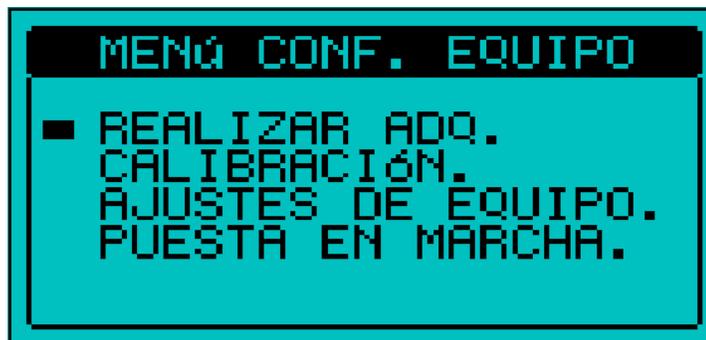


Figura #38: Menú principal.

Este menú principal permite realizar todos los ajustes y configuraciones necesarias para el correcto funcionamiento del equipo; para navegar en él se utilizan las teclas “ARRIBA” y “ABAJO”. Como primera opción, se permite realizar la medición de las tensiones de fase y corrientes de línea de la red trifásica; al seleccionar dicha opción (presionar “ENTER”) se desplegará la siguiente pantalla:

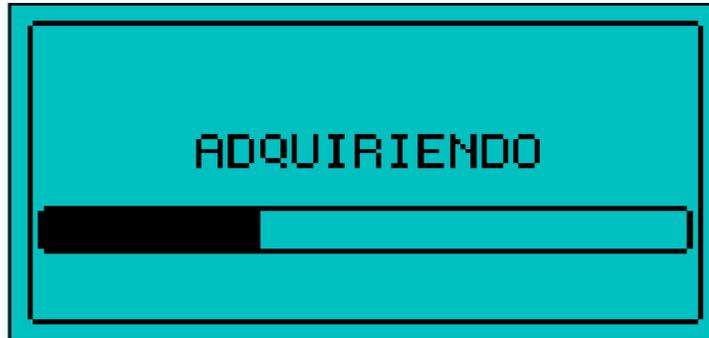


Figura #39: Proceso de adquisición.

Esta pantalla permite visualizar de forma cualitativa qué tanto falta para el proceso de adquisición, normalmente este tiempo de espera está alrededor de un (1) segundo; seguidamente se muestran los valores medidos:

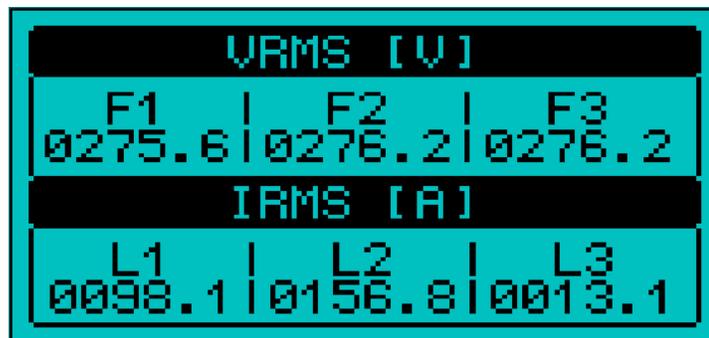


Figura #40: Valores medidos.

En este momento, el HMI se queda a la espera de la presión de la tecla “ENTER”, con lo cual se regresa al menú principal (figura #38). Si se posee la instrumentación adecuada, se puede calibrar al equipo (introduciendo los valores de la red medidos

con la instrumentación), para esto se selecciona la segunda opción del menú principal llamada calibración:



Figura #41: Menú de calibración.

En este sub-menú, se permite calibrar tanto los valores de voltaje de cada fase como los valores de corriente de cada línea. Si se ingresa a la primera opción, se mostrará el siguiente formulario que permite la selección del voltaje de fase a calibrar:



Figura #42: Formulario de selección de fase.

Inmediatamente luego de seleccionar la fase correspondiente, el HMI le solicitará al usuario introducir el valor de voltaje medido:



Figura #43: Formulario de introducción de voltaje.

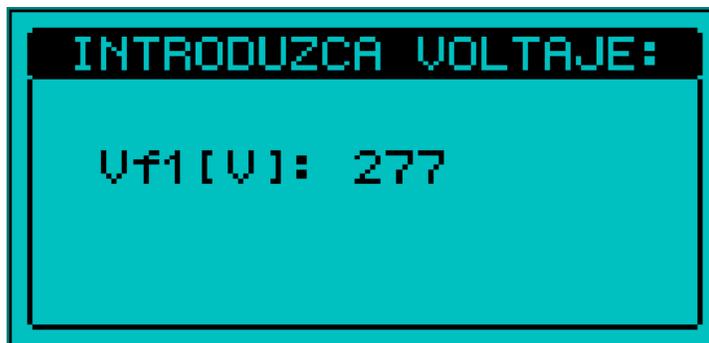


Figura #44: Formulario de introducción de voltaje (voltaje introducido).

Al presionar la tecla "ENTER" se volverá al formulario de selección de fase (figura #42). Al presionar la tecla "ESC" se regresa nuevamente al menú de calibración permitiendo calibrar los valores de corriente siguiendo pasos análogos a los realizados para la calibración de voltaje:



Figura #45: Formulario de selección de línea.



Figura #46: Formulario de introducción de corriente.



Figura #47: Formulario de introducción de corriente (corriente introducida).

Estando nuevamente en el menú de calibración y presionando la tecla “ESC” volvemos al menú principal y esta vez podemos seleccionar la opción de ajustes del equipo con lo que se despliega el siguiente menú:

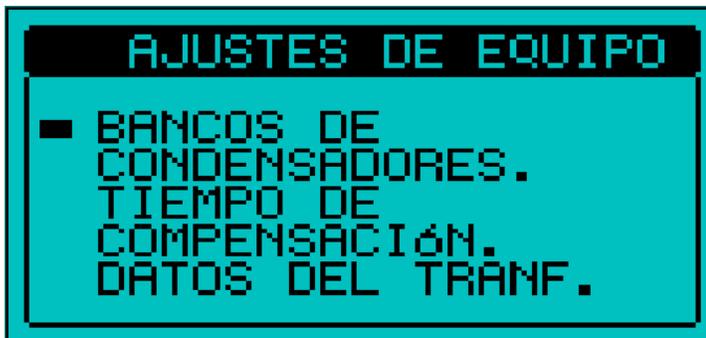


Figura #48: Menú de ajustes del equipo.

Para que el equipo reconozca los bancos de condensadores conectados a él se selecciona la opción “bancos de condensadores”, al hacer esto aparecerá en pantalla de nuevo el formulario de selección de fase (figura #42). Luego de elegir la fase, se desplegará un formulario en donde se introduce la capacidad de los bancos de condensadores:



```
INTRODUZCA VAR:
QB1: 20000
QB2: 10000
QB3: 5000
```

Figura #49: Formulario de introducción de capacidad de los bancos.

Las capacidades deben ser ingresadas en orden descendiente, seguidamente se introducen el número de bancos de cada capacidad. En caso de utilizar sólo dos (2) o un (1) tipo de capacidad se deben dejar en cero (0) las demás opciones:



```
INTR. NRO. Bancos:
NB1: 2
NB2: 2
NB3: 1
```

Figura #50: Formulario de introducción del número de bancos de cada capacidad.

El número de bancos total en cada fase no debe exceder de ocho (8) bancos. En caso de haber problemas con la configuración de los bancos el siguiente mensaje aparecerá en pantalla y al presionar “ENTER” se permitirá ingresar de nuevo los datos:



Figura #51: Mensaje de error.

Resta introducir el tiempo de compensación (Menú principal -> Menú de ajustes -> Tiempo de compensación); este tiempo, es un tiempo de referencia mínimo entre compensación y compensación:

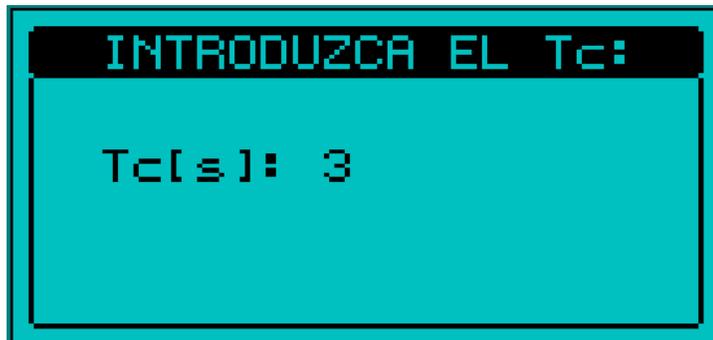
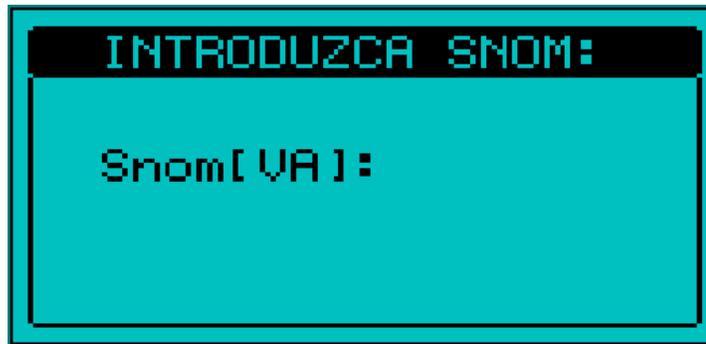


Figura #52: Formulario de introducción del tiempo de compensación.

Y por último, las características del transformador de alimentación (Menú principal -> Menú de ajustes -> Datos del transf.):



INTRODUZCA SNOM:
Snom[VA]:

Figura #53: Formulario de introducción de la potencia nominal del transformador de alimentación.



INTRODUZCA Zcc:
Zcc[%]:

Figura #54: Formulario de introducción de la impedancia de cortocircuito del transformador de alimentación.

Con esto, el CFPA debe estar configurado de forma completa y correcta por lo que se puede proceder a la puesta en marcha del mismo. Cuando esta opción es seleccionada se almacena la configuración del equipo en el mismo:



Figura #55: Proceso de almacenamiento de la configuración.

Cuando este proceso finaliza, se inicializa el equipo:



Figura #56: Proceso de inicio del CFPA.

Luego de mostrar esta pantalla, cada vez que el equipo se inicie, se pasará directamente a esta etapa.

Para volver a configurar el equipo, se debe mantener presionado el botón “CONF” durante el encendido el equipo, de esta forma se desplegara el menú principal (figura #38) nuevamente.

Al finalizar la carga de la configuración guardada, se da inicio al proceso de compensación reactiva mostrando los siguientes datos por fase:

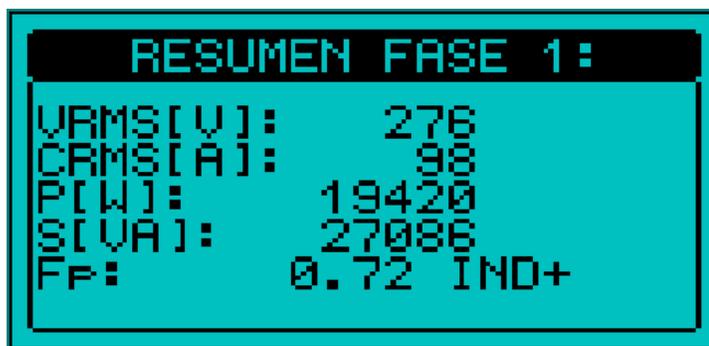


Figura #57: Resumen de la compensación en la fase 1.

De esta forma el proceso continúa de forma indefinida hasta que el equipo sea desenergizado.

La lista de componentes necesarios para la implementación de este módulo es la siguiente:

Tabla #4: Lista de componentes para la implementación del MCC.

Cantidad	Componente	Características
01	Buffer de ocho entradas 74LS244	Encapsulado DIP
03	Latch de ocho entradas 74LS373	Encapsulado DIP
06	Optocuplas 4N26	Encapsulado DIP
01	PIC18F4520	Encapsulado DIP
04	Base para encapsulado DIP 20	-
01	Base para encapsulado DIP 40	-
01	Base para encapsulado DIP 06	-
01	Módulo LCD 128x64 ATM12864D.	-
01	Teclado matricial tipo telefónico 3x4	7 pines
06	Resistencia 330Ω	0.25W
06	Resistencia 1kΩ	0.25W
01	Resistencia 5.1kΩ	0.25W
01	Resistencia 10kΩ	0.25W
01	Potenciómetro 10kΩ	0.25W
01	Pulsador	2 ó 4 pines
14	Condensador monolítico 0.1uF	50V
02	Condensador cerámico 15pF	50V
01	Cristal 10MHz	“parallel cut cristal”

En los anexos se incluyen extractos de las hojas de datos de algunos de los componentes tabulados.

4.9. Definición del módulo de conexión y bancos de condensadores (MCBC)

Este módulo contiene el arreglo de los dispositivos semiconductores de potencia IGBT que permitirán conectar al sistema a los bancos de condensadores disponibles cuando el MCC de la orden correspondiente. De igual forma se engloba en este módulo a los bancos de condensadores.

El diagrama esquemático de este módulo se muestra a continuación:

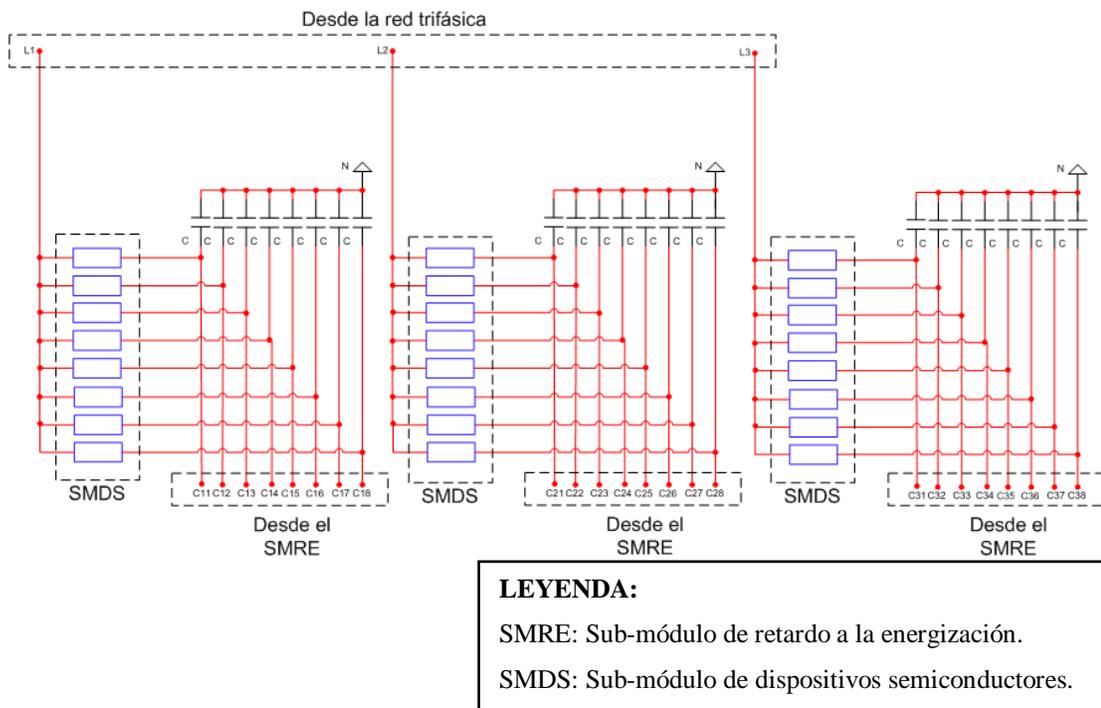
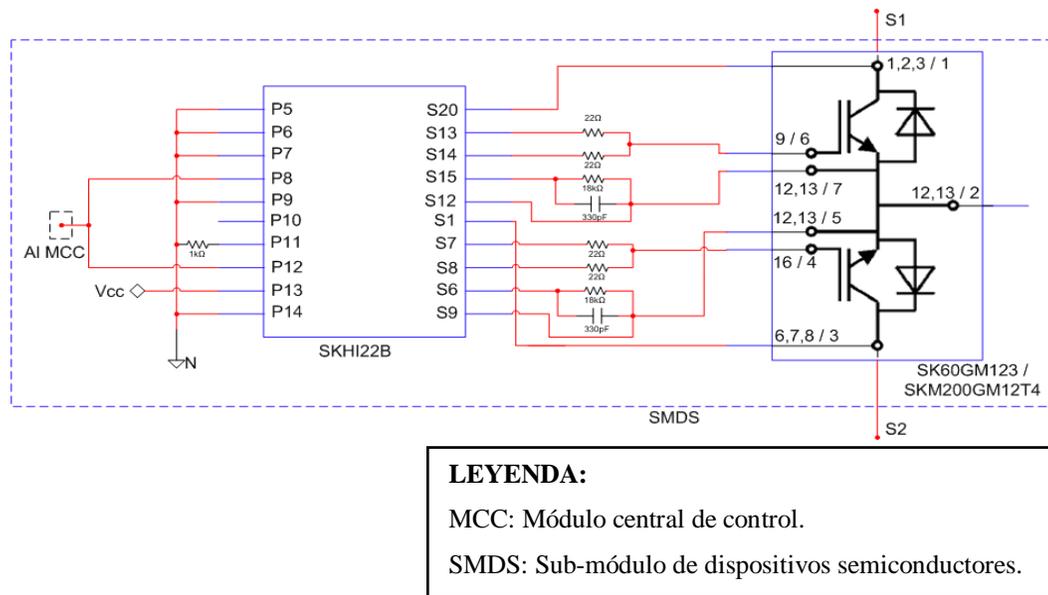


Figura #58: Diagrama esquemático del módulo de conexión y bancos de condensadores (MCBC).

Las características de los condensadores a utilizar en el MCBC se escogerán de acuerdo al punto 5.1. del presente informe.

Como se puede observar en la figura anterior, el MCBC posee por cada condensador un sub-módulo de dispositivos semiconductores (SMDS) cuyo diagrama esquemático se muestra en la figura siguiente:



LEYENDA:

MCC: Módulo central de control.

SMDS: Sub-módulo de dispositivos semiconductores.

Figura #59: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).

Por lo tanto, cada SMDS se comporta como un interruptor bidireccional que es accionado mediante una señal de voltaje la cual es proporcionada por el MCC; cuando éste se “cierra” (el MCC ha dado la orden de conectar el condensador) el flujo de corriente ocurre entre los terminales S1 y S2 indicados en la figura anterior (el comportamiento de la configuración de IGBT usada para conectar y desconectar los bancos de condensadores fue simulado y los resultados pueden ser visualizados en los anexos).

La lista de componentes para la implementación de este sub-módulo es la siguiente:

Tabla #5: Lista de componentes para la implementación del SMDS.

Cantidad	Componente	Características
01	Driver Semikron SKHI22B	-
01	Módulo IGBT dual SK60GM123 ó un módulo IGBT dual SKM125GM12T4G	*
04	Resistencia 22 Ω	0.25W
01	Resistencia 1k Ω	0.25W
02	Resistencia 18k Ω	0.25W
02	Condensador cerámico 330pF	50V

* El módulo IGBT a utilizar será elegido de acuerdo al punto 5.1. del presente trabajo.

En los anexos se incluyen extractos de las hojas de datos de algunos de los componentes tabulados.

4.10. Simulación

Para validar el diseño realizado se simuló el funcionamiento del mismo mediante el módulo ISIS del software PROTEUS v7.7 SP2. El entorno de simulación así como el montaje realizado se aprecia a continuación en la siguiente figura:

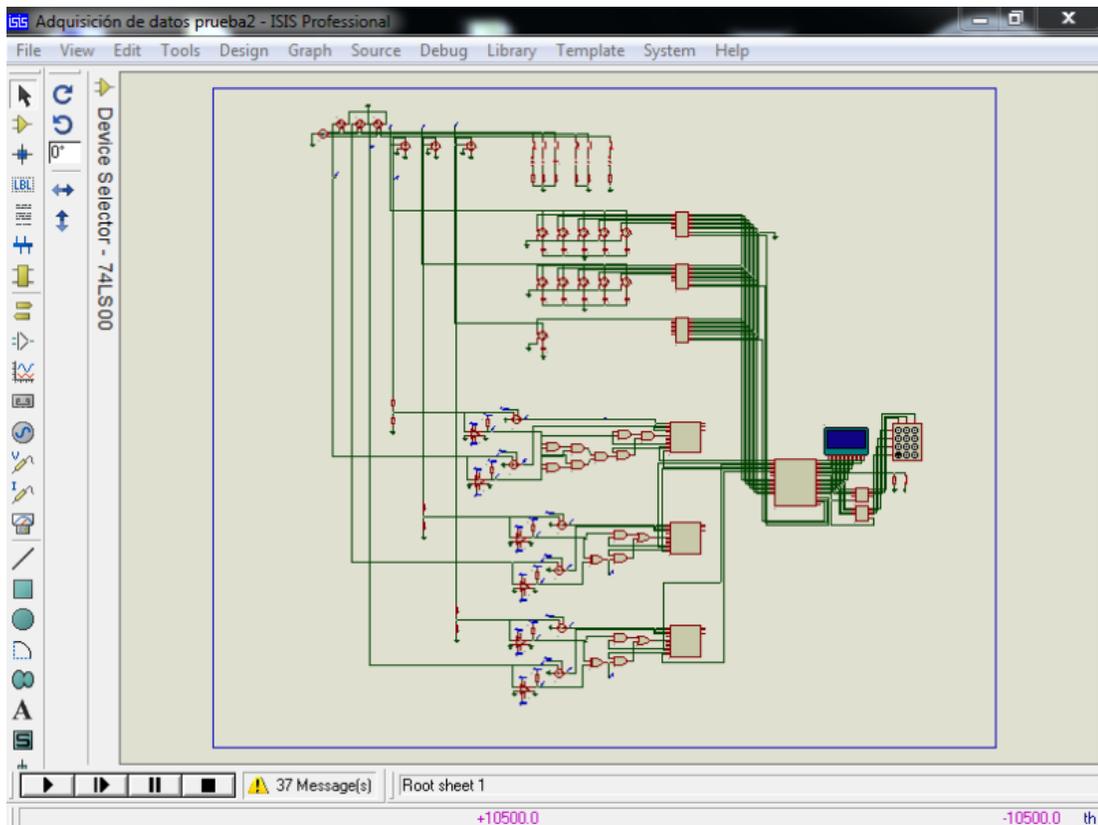


Figura #60: Entorno de simulación en el módulo ISIS de PROTEUS.

Para visualizar mejor dicho entorno de simulación, en las siguientes cuatro (04) figuras se muestra con mayor detalle (se realizan acercamientos) las distintas partes que conforman el montaje realizado:

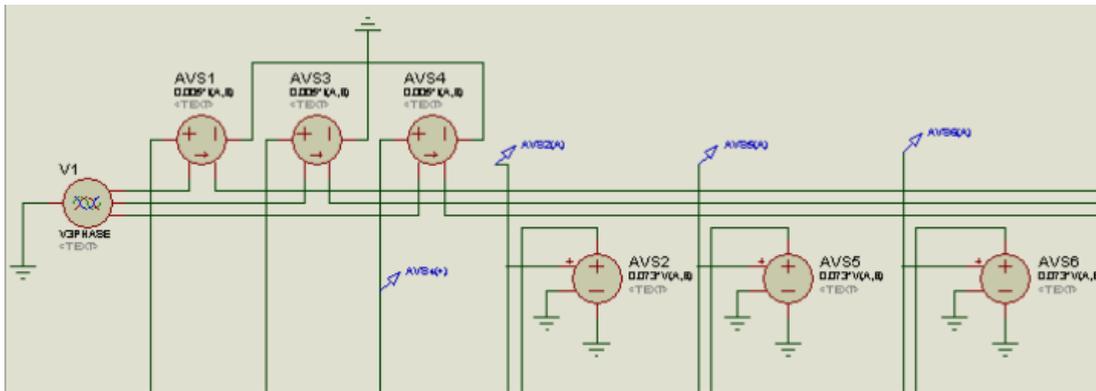


Figura #61: Acercamiento del sistema trifásico de tensión, sensores de corriente y de tensión.

En la figura anterior se observa, tanto la fuente de alimentación trifásica como los sensores de corriente y de tensión utilizados para la medición de las variables eléctricas.

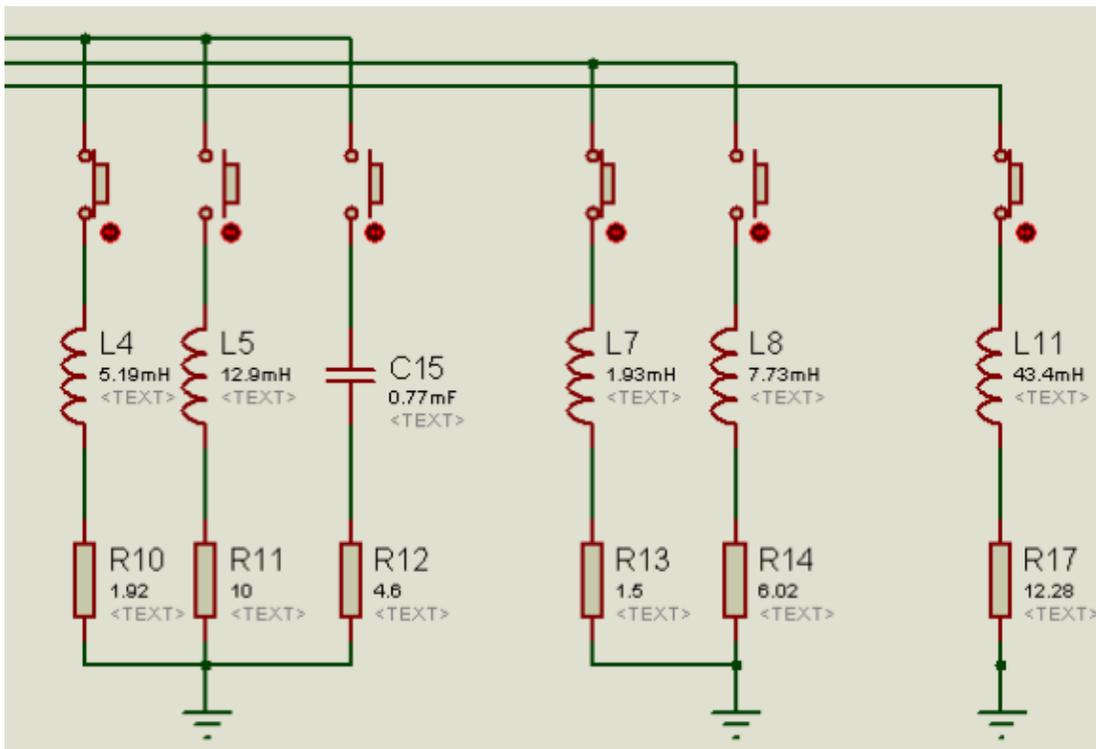


Figura #62: Acercamiento de las ramas que simulan los distintos regímenes de carga.

En esta figura se observa que, para las distintas líneas de la red trifásica, se montaron distintas condiciones de carga (ramas) las cuales pueden ser conmutadas en tiempo real durante la simulación para variar así el régimen de carga del sistema.

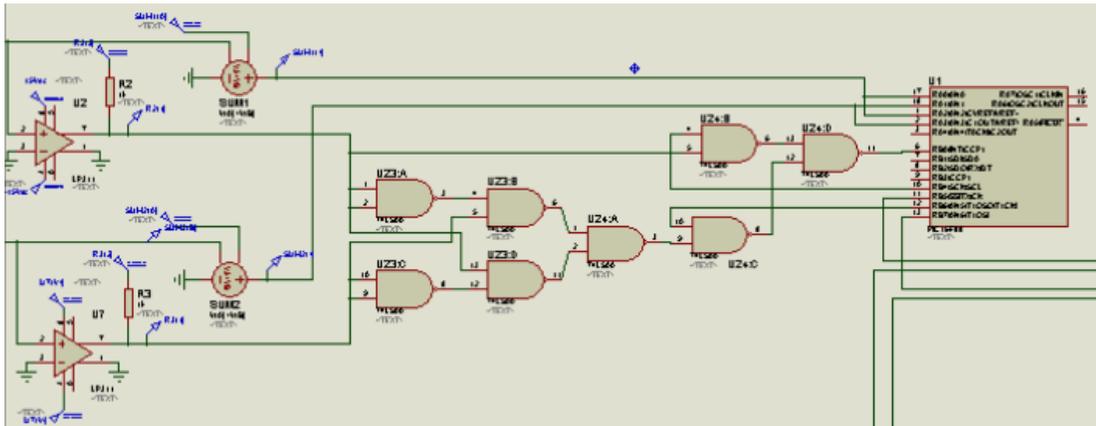


Figura #63: Acercamiento del montaje correspondiente a la simulación del módulo de medición de variables eléctricas de la red trifásica (MMVE).

En esta figura se observa el conjunto de componentes montados los cuales juntos simulan el comportamiento del módulo de medición de las variables eléctricas de la red trifásica.

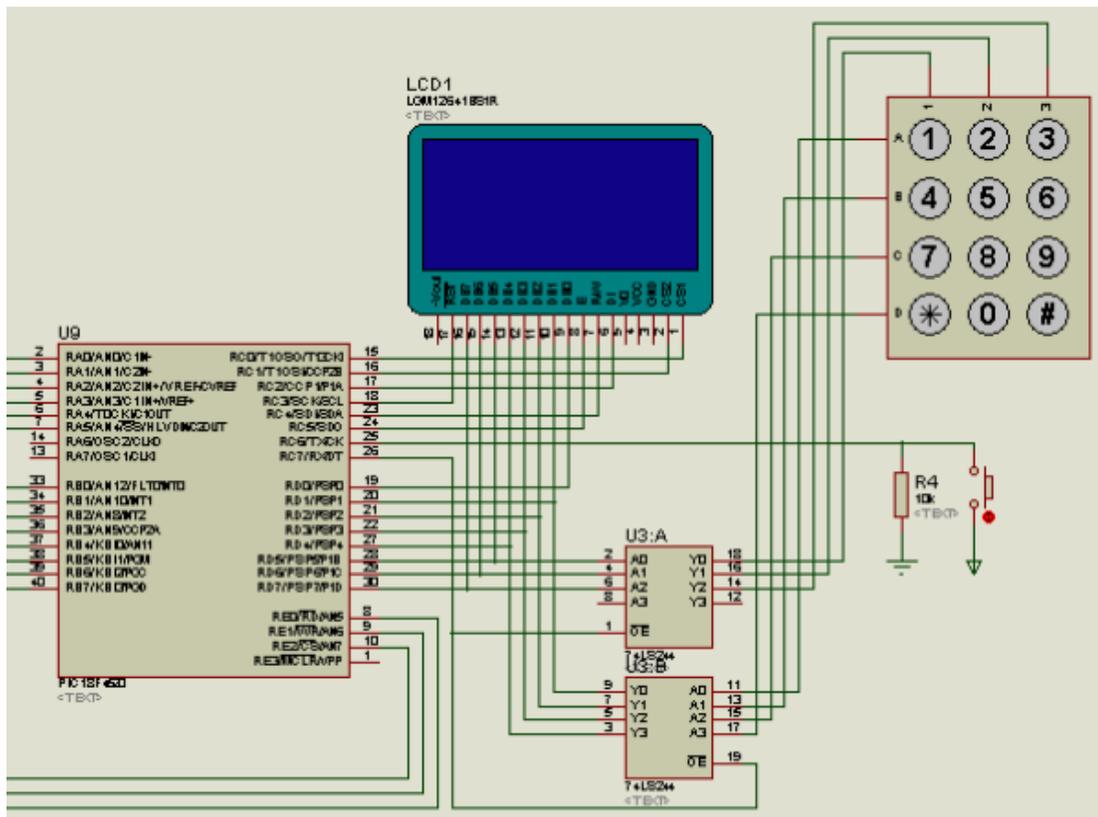


Figura #64: Acercamiento del montaje correspondiente al módulo central de control (MCC).

En esta última figura correspondiente al entorno de la simulación, se observan tanto los componentes correspondientes a la interfaz hombre-máquina (HMI), así como los demás componentes que conforman el módulo central de control (MCC).

Ya familiarizados con el entorno de la simulación se muestra a continuación, paso a paso, una corrida de la misma:

.- En primera instancia todos los bancos de condensadores están desconectados de la red, esto se puede visualizar mediante los puntos azules que están en cada uno de los terminales de los interruptores etiquetados con el símbolo “+”:

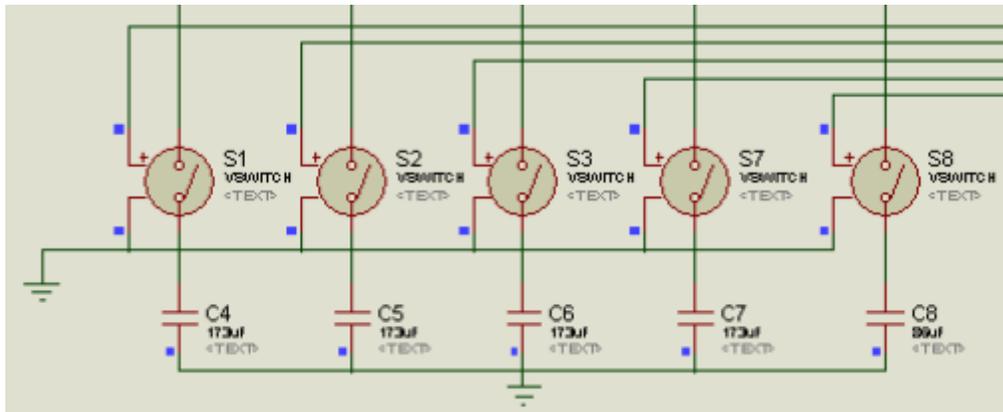


Figura #65: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).

- En esta condición (condensadores desconectados), el resumen mostrado en el “display” gráfico es el siguiente:

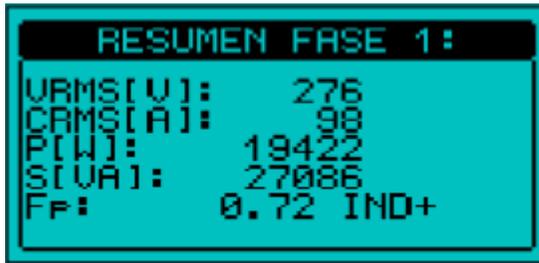


Figura #66: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).

- Seguidamente, el sistema determina la cantidad de bancos a conectar, obteniendo la siguiente configuración que se observa en la siguiente figura (los bancos conectados son los que poseen un cuadro rojo en el terminal “+”):

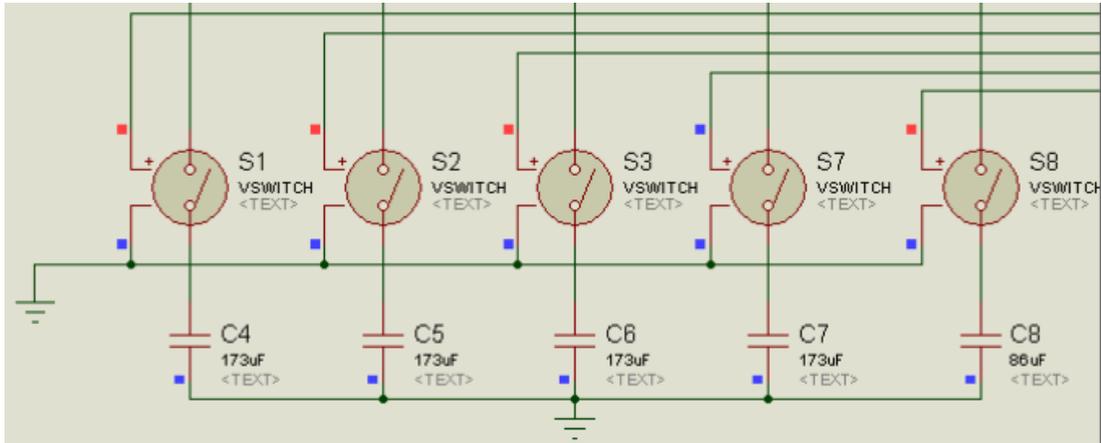


Figura #67: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).

- Finalmente, ya conectados los bancos de condensadores, la compensación surte efecto y el resumen mostrado en el “display” gráfico es el siguiente:

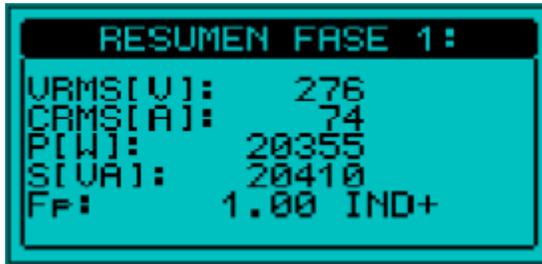


Figura #68: Diagrama esquemático de cada Sub-módulo de dispositivos semiconductores (SMDS).

CAPÍTULO V

5. CONSIDERACIONES FINALES DEL DISEÑO

5.1. Normalización del módulo externo al CFPA

Con el fin de fijar un criterio para la elección de los componentes a utilizar para el módulo externo al CFPA (el MCBC) se proponen las siguientes características de éstos:

Tabla #6: Características de los condensadores para el MCBC.

Capacitancia	Potencia nominal	Voltaje nominal (L-L)
35uF	1kVAr	480V
86uF	2.5kVAr	
173uF	5kVAr	
345uF	10kVAr	
0,69mF	20kVAr	
1,38mF	40kVAr	

Tabla #7: Módulo IGBT a utilizar en cada SMDS de acuerdo con la potencia que debe conectar.

Módulo IGBT Dual	Potencias normalizadas [kVAr]
SK60GM123	1, 2.5, 5, 10
SKM200GM12T4	20 y 40

Los criterios utilizados para la normalización de los dispositivos semiconductores de potencia fueron:

.- **Voltaje de pico inverso:** Dado que los bancos de condensadores normalmente estarán cargados al voltaje pico de la tensión línea-neutro, el voltaje de pico inverso que los dispositivos semiconductores deben aislar es igual al voltaje pico a pico de dicho voltaje de línea-neutro.

Esto corresponde con un voltaje de:

$$V_{pi} = 2 \cdot \sqrt{2} \cdot \frac{480}{\sqrt{3}} V = 783.84V \quad (52)$$

Por lo tanto, se tomó el voltaje normalizado (según fabricante) por encima de este valor que corresponde con 1200V.

.- **Corriente eficaz:** Para la especificación de los elementos semiconductores de potencia es importante conocer la corriente eficaz máxima que dichos dispositivos deberán conducir; para una potencia reactiva máxima de 10kVAr la corriente eficaz corresponderá con:

$$I = 1.35 \cdot \frac{10000VA}{\frac{480}{\sqrt{3}}} = 48.71A \quad (53)$$

Mientras que, para una potencia reactiva máxima de 40kVAr la corriente eficaz será:

$$I = 1.35 \cdot \frac{40000VA}{\frac{480}{\sqrt{3}}} = 194.86A \quad (54)$$

Por lo tanto, los módulos tabulados en la página anterior permiten conducir corrientes de 200A, 50A (valores normalizados del fabricante).

Nótese que, para el cálculo de las dos corrientes anteriores se utiliza un factor de sobredimensionamiento correspondiente a un 35% de la corriente.

.- **Corriente continua:** Este criterio, aunque fue evaluado, no arroja ninguna otra restricción a la selección de los dispositivos ya que para la aplicación actual la corriente promedio que circularía por ellos es nula.

5.2. Evaluación de los efectos negativos de la compensación reactiva

5.2.1. Efectos transitorios

La compensación reactiva automática puede generar efectos transitorios en la red eléctrica a compensar los cuales son indeseables. Dichos efectos transitorios están relacionados a la conexión de los bancos de condensadores en cada fase de la red; si el(los) condensador(es) son conectados en un instante de tiempo en el cual la tensión instantánea de la red y la tensión a la que está cargado el condensador son distintas, entonces el(los) condensador(es) deben cargarse o descargarse muy rápidamente exigiendo para ello magnitudes altas de corriente; además, debido a estas altas magnitudes de corriente, el voltaje en el punto de conexión decae debido a la caída de tensión que existe en la impedancia del transformador de alimentación.

Para disminuir este efecto al máximo, el proceso de conexión utilizado por el CFPA consiste en conectar a los condensadores justo en el instante en que el voltaje de fase está en su valor máximo, tal y como se puede apreciar en la siguiente figura:

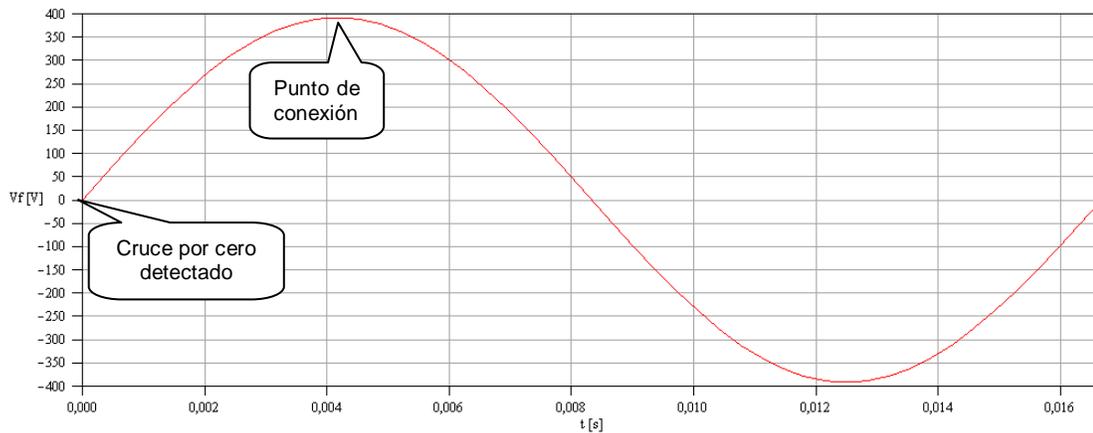


Figura #69: Instante de conexión de los condensadores a la red.

Con esto, si el(los) condensador(es) están previamente cargados al valor pico de la tensión de fase, los valores de tensión y corriente iniciales (instante de la conexión) son iguales a los valores de tensión y corriente que el condensador tendría en régimen permanente. De esta forma se elimina la respuesta transitoria a la conexión del condensador y por lo tanto se evitan los posibles efectos transitorios indeseados.

Finalmente sólo queda asegurar que, al momento de la conexión, el(los) condensador(es) estén cargados al valor pico de la tensión de fase. Para esto el CFPa al inicializarse (condensadores totalmente descargados gracias al SMRE) conecta todos los condensadores de cada fase justo en el cruce por cero que da comienzo al semiciclo positivo de la tensión de fase, y los desconecta en el instante en el que dicho voltaje alcanza su valor máximo. De esta forma los condensadores quedan preparados para las futuras conexiones a la red eléctrica. Cabe acotar que la desconexión de éstos, durante el proceso de compensación, se efectúa también en el instante donde el voltaje de fase es máximo para eliminar de igual forma los efectos transitorios a la desconexión.

5.2.2. Resonancia

La interacción entre los condensadores conectados a cada fase de la red trifásica y la impedancia de cortocircuito del transformador de alimentación establecen frecuencias de resonancia en paralelo a frecuencias mayores a la frecuencia del sistema 60Hz. Por tanto, puede que dicha frecuencia de resonancia fijada por la potencia reactiva conectada a la red coincida con la frecuencia de alguno de los armónicos de corriente presentes en ésta pudiendo amplificar la magnitud de los mismos. Esto es indeseable ya que a mayor contenido armónico, mayores son las pérdidas del sistema por caída de tensión en los conductores y por disminución del factor de potencia del sistema.

Para evitar este efecto, el CFPA no conecta al sistema potencia reactivas que generen resonancias paralelo a frecuencias múltiplos de la frecuencia del sistema (60Hz) con un margen de seguridad de 10Hz, por ejemplo, para la frecuencia de 180Hz el CFPA no conectará potencias reactivas que generen resonancia a frecuencias entre los 170Hz y 190Hz.

5.2.3. Sobrecompensación

Si durante la compensación la cantidad de potencia reactiva capacitiva que se conecta a la red excede a la potencia reactiva inductiva que demanda la carga, entonces la carga equivalente del sistema (condensadores en paralelo con la carga real del sistema) pasa a ser de carácter capacitivo. Cuando esto ocurre, se ha realizado una sobrecompensación.

Este efecto es indeseable debido a que la configuración de la impedancia del transformador de alimentación que es de carácter inductivo en conjunto con la carga equivalente del sistema que es de carácter capacitivo puede ocasionar que la tensión en el punto de conexión de los condensadores se eleve por encima de la tensión

nominal del transformador de alimentación lo cual puede ser perjudicial para los equipos conectados a la red.

Para evitar este efecto, el proceso de compensación calcula la potencia reactiva capacitiva a conectar utilizando un algoritmo que da prioridad a que el factor de potencia luego de la corrección sea lo más alto posible pero de carácter inductivo. Por ejemplo, si el CFPA debe elegir entre corregir el factor de potencia a 0.98 capacitivo ó 0.8 inductivo, éste decidirá por corregirlo a 0.8 inductivo aún y cuando se pudiese establecer en un valor más cercano a uno (1). De esta manera se que no se realizarán sobrecompensaciones que puedan elevar el voltaje en el punto de conexión y perjudicar a los equipos conectados a la red.

5.3. Compensación en sistemas con alto desbalance de cargas

El CFPA realiza una corrección de factor de potencia en cada fase de la red de manera totalmente independiente en cada una, por lo que éste puede compensar sistemas trifásicos con alto desbalance de carga sin ningún inconveniente y únicamente limitado por la capacidad (kVAr) de los bancos de condensadores disponibles para la compensación en cada fase.

CONCLUSIONES

Optimizar el uso de la energía para obtener el máximo provecho de ella, al menor costo posible, debe ser realizado de manera cuidadosa, ya que el insertar elementos adicionales al sistema de potencia pudiese ocasionar efectos negativos más nocivos que aquellos que generaron su propia inclusión.

.- Se logró diseñar un corrector de factor de potencia trifásico automático (CFPA) que permite compensar entre 1kVAr y 320kVAr en redes tanto balanceadas como con alto desbalance de cargas proporcionando protección contra los efectos transitorios de conexión y desconexión de los bancos de condensadores, sobrecompensación reactiva y efectos resonantes.

.- Se diseñó un módulo que permite conectar y desconectar a los bancos de condensadores a la red trifásica mediante la topología seleccionada de dispositivos semiconductores de potencia (un par de IGBT en “antiserie” con sus respectivos diodos en antiparalelo) ofreciendo así un tiempo de vida útil muy alto y un mayor control del instante de conexión o desconexión.

.- Se generó la circuitería de adquisición de datos que permite medir un amplio número de variables eléctricas de la red trifásica tales como: factor de potencia fundamental y real, potencia aparente fundamental y real, potencia reactiva, valores eficaces de voltaje y corriente (TRUE RMS) e incluso se permite la calibración del equipo para disminuir el error de medición de dichas variables.

.- Se incluyó en el diseño una interface hombre-máquina (HMI) bastante versátil, amigable y fácil de manejar que permite configurar totalmente al CFPA por

el usuario así como mostrar a éste el estado del proceso de compensación mediante un “display” LCD gráfico.

Adicionalmente se alcanzó:

.- Seleccionar y tabular los componentes externos al CFPA (bancos de condensadores y dispositivos semiconductores) con valores normalizados para fijar de manera sencilla el diseño final del equipo en función de las características propias de la red a la que será conectado.

.- Validar el funcionamiento del diseño mediante diversas simulaciones disminuyendo significativamente el tiempo de pruebas que se deben llevar a cabo para una posible implementación física del mismo.

Finalmente, se logró realizar el diseño del corrector automático como equipo electrónico que permite mantener el factor de potencia lo más alto posible, haciendo uso eficiente de la energía eléctrica producida y culminando así, esta primera fase necesaria para la realización de un prototipo a ser colocado en las instalaciones del Patio 1 de la CA Metro de Caracas. Esto corresponde al primer paso para la fabricación de este equipo en nuestro país.

RECOMENDACIONES

Concluido el presente trabajo, se realizan las siguientes recomendaciones con el fin de mejorar el diseño propuesto y de dar continuidad a la iniciativa dada:

.- Generar un módulo que se dedique a verificar las posibles fallas que se puedan presentar en el equipo y que permita mostrar al usuario cuáles de éstas se han presentado.

.- Implementar un módulo de comunicación que permita comunicar al corrector de factor de potencia trifásico automático (CFPA) con un computador a fin de permitir llevar un registro de las variables medidas y del ahorro producido.

.- Realizar una primera implementación de un prototipo del CFPA para limpiar aquellas posibles fallas del diseño que no se ha sido detectadas y para optimizar al mismo tomando en cuenta las distintas variables de índole físicas y mecánicas que no se han tomado en cuenta para este primer diseño.

.- En caso de una futura fabricación del CFPA, generar un manual que incluya la información necesaria para la instalación del mismo, así como la forma de configurar y poner en marcha al mismo mediante la interfaz hombre-máquina (HMI) diseñada.

.- Dar la debida continuidad al presente trabajo para conservar la iniciativa del mismo.

REFERENCIAS BIBLIOGRÁFICAS

- [1] Corpoelec, CORPOELEC-EDELCA explica situación del Sistema Eléctrico Nacional.<<https://www.corpoelec.gob.ve/noticias/corpoelec-edelca-explica-situaci%C3%B3n-del-sistema-el%C3%A9ctrico-nacional>> [Consulta 2011]
- [2] Yebra, Morón. Compensación de potencia reactiva en sistemas eléctricos, México: McGraw-Hill, 1986, p. 4.
- [3] López, Oswaldo. Filtro activo paralelo para compensación de factor de potencia y distorsión armónica en aplicaciones industriales. / Oswaldo López Santos (Tesis de maestría).– Bogotá: Universidad nacional de Colombia, 2010, p.p. 4-5.
- [4] ídem [2]
- [5] Yebra, Morón. Compensación de potencia reactiva en sistemas eléctricos, México: McGraw-Hill, 1986, p. 6.
- [6] IEEE Std.519-1992. “Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems”, p.p. 28-29
- [7] De la Espriella, Harbey. Análisis de demanda y consumo de energía eléctrica en las instalaciones del Patio y Talleres de Propatria de la CA Metro de Caracas. / Harbey de la Espriella (Tesis).– La Victoria: Instituto Universitario Experimental de Tecnología de la Victoria, 2007, p. 97.

BIBLIOGRAFÍAS

Tesis.

De la Espriella, Harbey. Análisis de demanda y consumo de energía eléctrica en las instalaciones del Patio y Talleres de Propatria de la CA Metro de Caracas. / Harbey de la Espriella (Tesis).– La Victoria: Instituto Universitario Experimental de Tecnología de la Victoria, 2007.

Normas.

IEEE Std.1036-1992. “IEEE Guide for Application of Shunt Power Capacitors”.

IEEE Std.18-2002. “Standard for Shunt Power Capacitors”.

IEEE Std.519-1992. “Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems”

Libros.

Akagi, Hirofumi. Hirokazu, Edson. Aredes, Mauricio. Instantaneous Power Theory and Applications to Power Conditioning. IEEE Press. 2007.

Benedito, Rafael; Camps-Valls, Gustavo; López, José. Síntesis de redes: impedancias y filtros, Valencia: Editorial Delta Publicaciones, 2007.

Yebra, Morón. Compensación de potencia reactiva en sistemas eléctricos, México: McGraw-Hill, 1986.

Manuales.

Manual de referencia: Versión (Febrero 2011). Custom Computer Services, Inc. “C Compiler Reference Manual” 2011. 359 p.

Internet.

Página oficial de Custom Computer Services Inc., Desarrollador de PIC C Compiler.
<<http://www.ccsinfo.com/>> [consulta 2011]

Página oficial de Microchip, fabricante de los microcontroladores PIC.
<<http://www.microchip.com/>> [consulta 2011]

ANEXOS

[ANEXO N° 1]

[Código del “firmware” del PIC16F88 en lenguaje C (Compilador PIC C de CCS)]

```
#include <16F88.h>
#DEVICE ADC=10

#FUSES NOWDT           //No Watch Dog Timer
#FUSES NOPUT           //No Power Up Timer
#FUSES HS              //High speed Osc (> 4mhz for PCM/PCH) (>10mhz for PCD)
#FUSES NOMCLR         //Master Clear pin used for I/O
#FUSES NOBROWNOUT     //No brownout reset
#FUSES NOLVP          //No low voltage prgming
#FUSES NOCPD          //No EE protection
#FUSES NOWRT          //Program memory not write protected
#FUSES NODEBUG        //No Debug mode for ICD
#FUSES NOPROTECT      //Code not protected from reading
#FUSES FCMEN          //Fail-safe clock monitor enabled
#FUSES IESO           //Internal External Switch Over mode enabled
#FUSES CCPBO          //CCP1 input/output multiplexed with RBO

// Configuración de la comunicación serial

#use delay(clock=16000000)
#use rs232(baud=0,parity=N,xmit=PIN_B5,rcv=PIN_B2,bits=8)

// Definición de los pines del PIC que multiplexarán los pulsos de entrada

#DEFINE HAB_VOL PIN_B4
#DEFINE HAB_DESF PIN_B6

// Definición de constantes a utilizar

#DEFINE PI 3.1415926535897932
#DEFINE KAD 0.0048828125
#DEFINE KF 500000.0
#DEFINE KFP 0.00001256637062
#DEFINE KRMS2 0.00001192092896

// Declaración de las variables globales del programa

int1 iniciar_adq, dato_obtenido, IND;
signed int16 buf_adq[48], buf_adq2[40], buf_adq3[37], buf_adq4[15], max;
int16 ti, to;
unsigned int n=0, tipo_adq, t_fp;
float32 frec, ang_fp, RMS2;

enum tipos_de_adq{ADQ_MAX, ADQ_DESF, ADQ_MUESTRAS};
enum senal{VOLT_F, CORRIENTE_F, VOLT, CORRIENTE};
enum tipo_fp{IND_POS, IND_NEG, CAP_POS, CAP_NEG};

#int_AD
void AD_isr(void)
/*
Rutina de servicio de la interrupción del módulo conversor Analógico-Digital
Utiliza como parámetro indirecto la variable: tipo_adq.
Modifica las variables max, n, buf_adq[], buf_adq2[], buf_adq3[] y buf_adq4[]

Funcionamiento:

Si el tipo de adquisición es de “muestras” almacena en los buffers
correspondientes la muestra obtenida (se le resta 512 para eliminar
nivel DC).

Si el tipo de adquisición es de “valor máximo” almacena la última muestra
obtenida sólo si está el mayor que la última almacenado (no se le resta
512). Nota: para este tipo de adquisición se debe inicializar a la
variable max en cero (0).
*/
{
switch(tipo_adq)
```

```

    {
        case ADQ_MAX:
            if(read_adc(ADC_READ_ONLY)>max) max=read_adc(ADC_READ_ONLY);
            break;

        case ADQ_MUESTRAS:
            if(n<48)
                buf_adq[n]=(signed int16)(read_adc(ADC_READ_ONLY)-512);
            else if(n<88)
                buf_adq2[n-48]=(signed int16)(read_adc(ADC_READ_ONLY)-512);
            else if(n<125)
                buf_adq3[n-88]=(signed int16)(read_adc(ADC_READ_ONLY)-512);
            else if(n<140)
                buf_adq4[n-125]=(signed int16)(read_adc(ADC_READ_ONLY)-512);
            else;

            break;
    }
    n++;
}

#INT_TIMER0
void TIMER0_isr(void)
/*
    Rutina de servicio de la interrupción del timer 0:
    No utiliza parámetros.
    No Modifica variables.

    Funcionamiento:

    Cada vez que se desborda del registro correspondiente al timer 0 (cada
    128us) se ordena al módulo de conversión AD obtener una nueva muestra.
*/
{
    read_adc(ADC_START_ONLY);
}

#int_CCPI
void CCPI_isr(void)
/*
    Rutina de servicio de la interrupción del módulo CCPI:
    Utiliza como parámetro indirecto la variable: tipo_adq.
    Modifica las variables ti,to,IND,t_fp,dato_obtenido,iniciar_adq.

    Funcionamiento:

    Si el tipo de adquisición es de "valor máximo" habilita las interrupciones
    del timer 0 y del módulo conversor AD entre dos flancos de subida de la
    señal cuadrada correspondiente al voltaje de una fase. Además, almacena
    el tiempo de ocurrencia de dichos flancos mediante la captura de la cuenta
    del timer 1.

    Si el tipo de adquisición es de "muestras" se realizan las mismas acciones
    que en el caso anterior.

    Si el tipo de adquisición es de "desfasaje" se multiplexa la señal
    cuadrada correspondiente al voltaje de la fase con la señal cuadrada del
    XOR; luego si la señal multiplexada está en alto se configura al CCPI para
    que espere el proximo flanco de bajada (en caso contrario se mantiene la
    conf. actual para esperar el proximo flanco de subida). Luego, cuando se
    detecte el proximo flanco de subida/bajada se determina si el tipo de
    factor de potencia y se almacena en la variable t_fp.
*/
{
    switch(tipo_adq)
    {
        case ADQ_MAX:
            if(iniciar_adq)

```

```

    {
        ti=CCP_1;
        set_timer0(0x00);
        read_adc(ADC_START_ONLY);
        clear_interrupt(INT_TIMER0);
        enable_interrupts(INT_TIMER0);
        clear_interrupt(INT_AD);
        enable_interrupts(INT_AD);
        iniciar_adq=FALSE;
    }
else
{
    to=CCP_1;
    dato_obtenido=TRUE;
    disable_interrupts(INT_TIMER0);
    disable_interrupts(INT_AD);
}
break;

case ADQ_DESF:
if(iniciar_adq)
{
    ti=CCP_1;
    output_low(HAB_VOL);
    output_high(HAB_DESF);
    if(input(PIN_B0))
    {
        setup_ccp1(CCP_CAPTURE_FE);
        IND=TRUE;
    }
    else
        IND=FALSE;
    iniciar_adq=FALSE;
    clear_interrupt(INT_CCPI);
}
else
{
    to=CCP_1;
    if(IND)
    {
        if(0.000002*(to-ti)<(0.25/frec)) t_fp=IND_POS;
        else t_fp=IND_NEG;
    }
    else
    {
        if(0.000002*(to-ti)<(0.25/frec)) t_fp=CAP_NEG;
        else t_fp=CAP_POS;
    }
    dato_obtenido=TRUE;
}
break;

case ADQ_MUESTRAS:
if(iniciar_adq)
{
    ti=CCP_1;
    set_timer0(0x00);
    read_adc(ADC_START_ONLY);
    clear_interrupt(INT_TIMER0);
    enable_interrupts(INT_TIMER0);
    clear_interrupt(INT_AD);
    enable_interrupts(INT_AD);
    iniciar_adq=FALSE;
}
else
{
    to=CCP_1;

```

```

        dato_obtenido=TRUE;
        disable_interrupts(INT_TIMER0);
        disable_interrupts(INT_AD);
    }
    break;
}
}

void procesar_RMS2()
/*
Rutina de cálculo del valor RMS al cuadrado de la señal muestreada:
Utiliza como parámetros indirectos las variables: n,buf_adq[],buf_adq2[],
buf_adq3[] y buf_adq4[].
Modifica la variable RMS2.

Funcionamiento:

La rutina utiliza las muestras obtenidas para hallar el promedio de la
señal muestreada al cuadrado, esto lo realiza calculando el área mediante
el método de los trapecios.
*/
{
    unsigned int i;
    float32 A,B;

    RMS2=0;

    for(i=1;i<n;i++)
    {
        if(i<48)
        {
            A=buf_adq[i-1];
            B=buf_adq[i];
        }
        else if(i<88)
        {
            A=buf_adq2[i-48];
            B=buf_adq2[i-47];
        }
        else if(i<125)
        {
            A=buf_adq3[i-88];
            B=buf_adq3[i-87];
        }
        else
        {
            A=buf_adq4[i-125];
            B=buf_adq4[i-124];
        }
        RMS2+=(A*A+B*B);
    }
    RMS2=KRMS2*RMS2/(n-1);
}

void realizar_adq(int tipo,int canal)
/*
Rutina de configuración de las interrupciones para la adquisición de datos:
Utiliza como parámetros directos las variables: tipo y canal.
Modifica las variables n,max,dato_obtenido,iniciar_adq.

Funcionamiento:

La rutina prepara, configura y habilita las interrupciones correspondientes
para que se lleve a cabo el tipo de adquisición de datos deseado.
Esta rutina no procesa completamente los datos obtenidos por lo cual es
común visualizar la realización de cálculos luego de cada llamada a esta

```

```

función.
*/
(
tipo_adq=tipo;
switch(tipo)
(
case ADQ_MAX:
output_high(HAB_VOL);
output_low(HAB_DESF);
n=0;
max=0;
iniciar_adq=TRUE;
dato_obtenido=FALSE;

setup_timer_0(RTCC_INTERNAL|TO_DIV_2);
setup_timer_1(T1_INTERNAL|T1_DIV_BY_8);
setup_adc(ADC_CLOCK_DIV_64);
set_adc_channel(canal);
delay_us(12);
setup_ccp1(CCP_CAPTURE_RE);

clear_interrupt(INT CCP1);
enable_interrupts(INT CCP1);

while(!dato_obtenido);

disable_interrupts(INT CCP1);
setup_timer_1(T1_DISABLED);
setup_adc(ADC_OFF);
setup_ccp1(CCP_OFF);
break;

case ADQ_DESF:
output_high(HAB_VOL);
output_low(HAB_DESF);
iniciar_adq=TRUE;
dato_obtenido=FALSE;

setup_timer_1(T1_INTERNAL|T1_DIV_BY_8);
setup_ccp1(CCP_CAPTURE_RE);

clear_interrupt(INT CCP1);
enable_interrupts(INT CCP1);

while(!dato_obtenido);

disable_interrupts(INT CCP1);
setup_timer_1(T1_DISABLED);
setup_ccp1(CCP_OFF);
break;

case ADQ_MUESTRAS:
output_high(HAB_VOL);
output_low(HAB_DESF);
n=0;
iniciar_adq=TRUE;
dato_obtenido=FALSE;

setup_timer_0(RTCC_INTERNAL|TO_DIV_2);
setup_timer_1(T1_INTERNAL|T1_DIV_BY_8);
setup_adc(ADC_CLOCK_DIV_64);
set_adc_channel(canal);
delay_us(12);
setup_ccp1(CCP_CAPTURE_RE);

clear_interrupt(INT CCP1);
enable_interrupts(INT CCP1);

```

```

        while(!dato_obtenido);

        disable_interrupts(INT_CCPI);
        setup_timer_1(T1_DISABLED);
        setup_adc(ADC_OFF);
        setup_ccp1(CCP_OFF);
        procesar_RMS2();
        break;
    }
}

void main()
/*
Rutina principal del programa:
Utiliza como parámetros directos las variables: tipo y canal.
Modifica las variables n,max,dato_obtenido,iniciar_adq.

Funcionamiento:

El PIC está siempre a la espera de que se le comande realizar el proceso
de adquisición de datos. Cuando esto ocurre se realiza la obtención del
valor máximo del voltaje, frecuencia, valor RMS al cuadrado del voltaje,
valor máximo de la corriente, valor RMS al cuadrado de la corriente y
finalmente del ángulo del factor de potencia; todo esto en ese orden.

A medida que se realiza cada adquisición se envía de forma serial los
valores obtenidos a la unidad de control.
*/
{
    port_b_pullups(TRUE);
    input(PIN_B0);
    setup_adc_ports(SAN0|SAN1|SAN2|SAN3);
    enable_interrupts(GLOBAL);
    output_high(HAB_VOL);
    output_low(HAB_DESF);
    SET_UART_SPEED(57600);
    delay_ms(1);

    while(TRUE)
    {
        if(input(PIN_B7))
        {
            SETUP_UART(1);
            output_high(PIN_B5);
            while(input(PIN_B7));

            realizar_adq(ADQ_MAX,VOLT_F);
            printf("%012.9g\r",KAD*max);

            while(!input(PIN_B7));
            while(input(PIN_B7));
            frec=KF/(to-ti);
            printf("%012.9g\r",frec);

            while(!input(PIN_B7));
            while(input(PIN_B7));
            realizar_adq(ADQ_MUESTRAS,VOLT);
            printf("%012.9g\r",RMS2);

            while(!input(PIN_B7));
            while(input(PIN_B7));
            realizar_adq(ADQ_MAX,CORRIENTE_F);
            printf("%012.9g\r",KAD*max);

            while(!input(PIN_B7));

```

```

while(input(PIN_B7));
realizar_adq(ADQ_MUESTRAS,CORRIENTE);
printf("%012.9g\r",RMS2);

while(!input(PIN_B7));
while(input(PIN_B7));
realizar_adq(ADQ_DESF,0);
if(IND) ang_fp=KFP*(to-ti)*frec;
else ang_fp=PI-KFP*(to-ti)*frec;
printf("%012.9g\r",ang_fp);

while(!input(PIN_B7));
while(input(PIN_B7));
printf("%u\r",t_fp);

delay_ms(1);
output_high(HAB_VOL);
output_low(HAB_DESF);
SETUP_UART(0);
}
else output_bit(PIN_B5,input(PIN_B0));
}
}

```

[ANEXO N° 2]

[Código del “firmware” del PIC18F4520 en lenguaje C (Compilador PIC C de CCS)]

```
#include <18F4520.h>

#FUSES NOWDT //No Watch Dog Timer
#FUSES H4 //High speed osc with HW enabled 4X PLL
#FUSES FCMEN //Fail-safe clock monitor enabled
#FUSES IESO //Internal External Switch Over mode enabled
#FUSES NOPUT //No Power Up Timer
#FUSES NOBROWNOUT //No brownout reset
#FUSES BORV20 //Brownout reset at 2.0V
#FUSES NOPBADEN //PORTB pins are configured as digital I/O on RESET
#FUSES LPT1OSC //Timer1 configured for low-power operation
#FUSES NOMCLR //Master Clear pin disabled
#FUSES STVREN //Stack full/underflow will cause reset
#FUSES NOLVP //No low voltage prgming, B3(PIC16) or B5(PIC18) used for I/O
#FUSES NOXINST //Extended set extension and Indexed Addressing mode disabled
#FUSES NODEBUG //No Debug mode for ICD
#FUSES NOPROTECT //Code not protected from reading
#FUSES NOCPB //No Boot Block code protection
#FUSES NOCPD //No EE protection
#FUSES NOWRT //Program memory not write protected
#FUSES NOWRTC //configuration not registers write protected
#FUSES NOWRTB //Boot block not write protected
#FUSES NOWRTD //Data EEPROM not write protected
#FUSES NOEBTR //Memory not protected from table reads
#FUSES NOEBTRB //Boot block not protected from table reads

#use delay(clock=40Mhz)

// Configuración de la comunicación serial

#use rs232(baud=57600,parity=N,xmit=PIN_C6,rcv=PIN_A0,bits=8,stream=PORT1)
#use rs232(baud=57600,parity=N,xmit=PIN_C6,rcv=PIN_A1,bits=8,stream=PORT2)
#use rs232(baud=57600,parity=N,xmit=PIN_C6,rcv=PIN_A2,bits=8,stream=PORT3)

// Inclusión de las librerías del proyecto

#include <glcd_PIC18F4520.c>
#include <KBD_PIC18F4520.c>
#include <FLOATEE_PIC18F4520.c>
#include <stdlib.h>
#include <math.h>

// Definición de los pines del PIC que serán utilizados para la comunicación
// entre el MCC y los otros módulos.

#define PIN_HAB_ADQ1 PIN_A3
#define PIN_HAB_ADQ2 PIN_A4
#define PIN_HAB_ADQ3 PIN_A5
#define PIN_HAB_TCD PIN_C7
#define PIN_LE_FA PIN_E0
#define PIN_LE_FB PIN_E1
#define PIN_LE_FC PIN_E2

// Definición de las direcciones de memoria en donde se ubicará la conf.
// del equipo.

#define DIR_CV1 1
#define DIR_CV2 5
#define DIR_CV3 9
#define DIR_CC1 13
#define DIR_CC2 17
#define DIR_CC3 21
#define DIR_QB1A 25
#define DIR_QB1B 29
#define DIR_QB1C 33
#define DIR_QB2A 37
#define DIR_QB2B 41
```


0xFF, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x80, 0xC0, 0xE0, 0xF0, 0xF8, 0xFC,
0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0x7C,
0x3C, 0x1C, 0x8C, 0xC4, 0xE0, 0xF0, 0xF8, 0xFC,
0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0xFC, 0xFC,
0x7C, 0x3C, 0x1C, 0x8C, 0xC4, 0xE0, 0xF0, 0xF8,
0xFC, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFC,
0xF8, 0xF0, 0xE0, 0xC0, 0x80, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x03, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0x73, 0x73, 0x73, 0x07, 0x07, 0x07, 0x07, 0x00,
0x00, 0x03, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0x03, 0x00, 0x00, 0x03, 0xFF, 0xFF, 0xFF, 0xFF,
0xFF, 0xFF, 0x73, 0x73, 0x73, 0x07, 0x07, 0x07,
0x07, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0x80, 0xC0, 0xE0, 0xF0, 0xF8, 0xFC,
0xFE, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x7F,
0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8, 0xFC,
0xFE, 0xFC, 0xF8, 0xF1, 0xE3, 0xC7, 0x8F, 0x1F,
0x3F, 0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8,
0xF8, 0xF0, 0xE3, 0xC7, 0x8F, 0x1F, 0x3F, 0x7F,
0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8, 0xFC,
0xFC, 0xF9, 0xF3, 0xE7, 0xCF, 0x9F, 0x3F, 0x7F,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFC,
0xF8, 0xF0, 0xE0, 0xC0, 0x80, 0x00, 0x00, 0x00,
0x00, 0x1C, 0x1F, 0x1F, 0x1F, 0x1F, 0x1F, 0x1F,
0x1C, 0x1C, 0x1C, 0x1F, 0x1F, 0x1F, 0x1F, 0x00,
0x00, 0x1C, 0x1F, 0x1F, 0x1F, 0x1F, 0x1F, 0x1F,
0x1C, 0x00, 0x00, 0x00, 0x1C, 0x1F, 0x1F, 0x1F,
0x1F, 0x1F, 0x1C, 0x1C, 0x1C, 0x1F, 0x1F, 0x1F,
0x1F, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0x00, 0x01, 0x03, 0x07, 0x0F, 0x1F,
0x3F, 0x7F, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0xFE, 0xFC, 0xF9, 0xF3, 0xE7, 0xCF, 0x9F, 0x3F,
0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8, 0xFC,
0xFE, 0xFC, 0xF8, 0xF1, 0xE3, 0xC7, 0x0F, 0x1F,
0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8, 0xFC,
0xF8, 0xF1, 0xE3, 0xC7, 0x8F, 0x1F, 0x3F, 0x7F,
0x7F, 0x3F, 0x1F, 0x8F, 0xC7, 0xE3, 0xF1, 0xF8,
0xFC, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0x7F, 0x3F, 0x1F, 0x0F, 0x07, 0x03, 0x70, 0xF0,
0xF0, 0xF0, 0xF0, 0xF0, 0xF0, 0x00, 0x00, 0xF0,
0xF0, 0xF0, 0xF0, 0x70, 0x00, 0x00, 0x80, 0xC0,
0xE0, 0xF0, 0xF0, 0xF0, 0x70, 0x70, 0x70, 0xE0,
0xF0, 0xF0, 0xF0, 0xF0, 0x00, 0x70, 0xF0, 0xF0,
0xF0, 0xF0, 0xF0, 0x70, 0x00, 0x00, 0x70, 0xF0,
0xFF, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x01, 0x03, 0x07, 0x0F, 0x1F,
0x3F, 0x7F, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0xFE, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x3F,
0x1F, 0x0F, 0x07, 0x43, 0x61, 0x70, 0x78, 0x7C,
0x7E, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F,
0x3F, 0x1F, 0x0F, 0x07, 0x43, 0x61, 0x70, 0x78,
0x7C, 0x7E, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F,
0x7F, 0x3F, 0x1F, 0x0F, 0x07, 0x03, 0x01, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x7F,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x80, 0x80, 0xFF,
0xFF, 0xFF, 0x7F, 0x00, 0x00, 0x3F, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0xE1, 0x80, 0x80, 0x80, 0xC0,
0xF1, 0xF1, 0xE1, 0x61, 0x00, 0x00, 0x00, 0x07,
0x1F, 0xFF, 0xFF, 0xFF, 0xFC, 0xE0, 0xFC, 0xFF,
0x3F, 0x07, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x01, 0x03, 0x07, 0x0F, 0x1F,

```

0x3F, 0x7F, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0xFE, 0xFC, 0xFB, 0xF0, 0xE0, 0xC0, 0x80, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x01, 0x01, 0x03, 0x03, 0x03, 0x03, 0x03, 0x03,
0x01, 0x01, 0x00, 0x00, 0x00, 0x00, 0x00, 0x01,
0x01, 0x03, 0x03, 0x03, 0x03, 0x03, 0x03, 0x03,
0x01, 0x01, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x03, 0x03, 0x03, 0x03, 0x03, 0x03,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x80, 0x80, 0x80, 0x80, 0x80, 0x80, 0x80,
0x80, 0x80, 0x80, 0x80, 0x80, 0x80, 0x80, 0x80,
0x80, 0x80, 0x80, 0x81, 0x83, 0x87, 0x8F, 0x8F,
0x8F, 0x8F, 0x8F, 0x8F, 0x8F, 0x8F, 0x8F, 0x8F,
0x8E, 0x8C, 0x88, 0x80, 0x80, 0x80, 0x80, 0x80,
0x80, 0x80, 0x80, 0x80, 0x80, 0x80, 0x80, 0xFF
};

```

```
// Tabla en código para el logo de la CA Metro.
```

```

const BYTE Logo_Metro[8][128] = {
0xFF, 0x01, 0x01, 0x01, 0x01, 0x01, 0x01, 0x01,
0x01, 0x01, 0x01, 0x01, 0x01, 0x01, 0x01, 0x01,
0x01, 0x01, 0x01, 0x01, 0x81, 0x81, 0xC1, 0xC1,
0xE1, 0xF1, 0xF1, 0xF9, 0xF9, 0x79, 0x7D, 0x3D,
0x3D, 0x3F, 0x1F, 0x1F, 0x1F, 0x1F, 0x0F, 0x0F,
0x0F, 0x0F, 0x0F, 0x0F, 0x0F, 0x0F, 0x0F, 0x0F,
0x0F, 0x0F, 0x1F, 0x1F, 0x1F, 0x1F, 0x3F, 0x3F,
0x3D, 0x7D, 0x79, 0x79, 0xF9, 0xF1, 0xF1, 0xE1,
0xE1, 0xC1, 0x81, 0x81, 0x01, 0x01, 0x01, 0x01,
0x01, 0x01, 0x01, 0x01, 0x01, 0x01, 0x01, 0xFF,
0xFF, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x80, 0xC0, 0xE0, 0xF0,
0xF8, 0x7C, 0x3E, 0x3F, 0x1F, 0x0F, 0x07, 0x03,
0x03, 0x01, 0x01, 0x00, 0x00, 0x00, 0x00, 0x80,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF
};

```

0xFF, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xC0,
0xF0, 0xF8, 0xFE, 0x7F, 0x3F, 0x0F, 0x07, 0x03,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0xED, 0xFC, 0xFF, 0xFF,
0xFF, 0xF8, 0xC0, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x01, 0x03, 0x07, 0x1F, 0x7F, 0xFE, 0xFC, 0xF0,
0xE0, 0x80, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0x00, 0x00, 0x00, 0xED, 0xFC, 0xFF, 0xFF,
0x3F, 0x07, 0x61, 0x60, 0xED, 0xED, 0xED, 0xED,
0x60, 0xED, 0xED, 0xED, 0xED, 0xED, 0xED, 0xED,
0xED, 0xED, 0xFB, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0xFF, 0xFE, 0xF0, 0xE0, 0xE0, 0xE0,
0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0,
0xE0, 0xE0, 0xE0, 0x60, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0,
0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xC0, 0x00,
0x00, 0x00, 0x00, 0x00, 0x80, 0xC0, 0xE0, 0xE0, 0xE0,
0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE0, 0xE3, 0x0F,
0x7F, 0xFF, 0xFE, 0xF0, 0x80, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0xF0, 0xFF, 0xFF, 0xFF, 0xFF, 0x1F, 0x01,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x01, 0x03, 0x03,
0x07, 0x0F, 0x0E, 0x1E, 0x3C, 0x7D, 0xF9, 0xF9,
0xF3, 0xE3, 0xE3, 0xC7, 0x87, 0x07, 0x0F, 0x0F,
0x0F, 0x1F, 0x1F, 0x3F, 0x3F, 0x7F, 0x7F, 0x7F,
0x7F, 0x3F, 0x3F, 0x1F, 0x0F, 0x07, 0x07, 0x03,
0x01, 0x81, 0xF0, 0xFE, 0xFF, 0xFF, 0xFF, 0x7F,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x00,
0x80, 0xE0, 0xFB, 0xFE, 0xFF, 0xFF, 0x7F, 0xFF,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x3F, 0x00,
0x00, 0x07, 0x7F, 0x7F, 0x7F, 0x7F, 0x3E, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x80, 0xC0, 0xE0,
0xE0, 0xF0, 0xF0, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0xFF,
0xFF, 0x00, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0xC0, 0xFB, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x7F, 0x3F, 0x3E,
0x7C, 0x78, 0xFB, 0xF0, 0xE0, 0xC0, 0x80, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0xFC, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0x3F, 0x03, 0xC0,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFC,
0xFF, 0xFF, 0xFF, 0x3F, 0x07, 0x01, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFF, 0xFB, 0xFC,
0xFE, 0xFE, 0xFF, 0xCF, 0xC7, 0xC7, 0xE7, 0xFF,
0xFF, 0xFF, 0x7E, 0x0F, 0xFF, 0xFF, 0xFF, 0xFF,
0xFF, 0x3F, 0x07, 0x07, 0x07, 0xF0, 0xFF, 0xFF,
0xFF, 0xFF, 0xFF, 0x3C, 0x1E, 0x1F, 0xDF, 0xFF,
0xFD, 0xFE, 0xFE, 0xFF, 0x3F, 0x0F, 0x07, 0x07,
0xFF, 0xFF, 0xFF, 0xFE, 0xFE, 0xFC, 0xF0, 0x00, 0xFF,
0xFF, 0x00, 0x0F, 0xFF, 0xFF, 0xFF, 0xFB, 0x00,
0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x70, 0x3E, 0x3F, 0x1F, 0x0F, 0x07,

```

0x07, 0x03, 0x01, 0x01, 0x00, 0x00, 0x00, 0x00,
0x00, 0x00, 0x00, 0x01, 0x03, 0x03, 0x07, 0x0F,
0x0E, 0x1C, 0x30, 0x60, 0x40, 0x70, 0x7E, 0x7F,
0x7F, 0x7F, 0x3F, 0x0F, 0x01, 0x00, 0x00, 0x1F,
0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x7F,
0x1F, 0x07, 0x00, 0x00, 0x00, 0x3B, 0x7F, 0x7F,
0x7F, 0x7F, 0x7F, 0x7F, 0x7F, 0x0F, 0x1F, 0x3F,
0x7F, 0x7F, 0x7F, 0x7F, 0x79, 0x71, 0x71, 0x71,
0x7B, 0x3B, 0x00, 0x1E, 0x3F, 0x7F, 0x7F, 0x7F,
0x7F, 0x70, 0x70, 0x3B, 0x7E, 0x7F, 0x7F, 0x7F,
0x7F, 0x1F, 0x00, 0x00, 0x00, 0x00, 0x0F, 0x1F,
0x3F, 0x7F, 0x7F, 0x7F, 0x70, 0x70, 0x7B, 0x7C,
0x7F, 0x3F, 0x3F, 0x1F, 0x07, 0x01, 0x00, 0xFF,
0xFF, 0x80, 0x80, 0x81, 0x8F, 0xBF, 0xFF, 0xFF,
0xFC, 0xFC, 0xFB, 0xFB, 0xFB, 0xFB, 0xFB, 0xFB,
0xFB, 0xFB, 0xFB, 0xFB, 0xFB, 0xFB, 0xFB, 0xFB,
0xFE, 0xFF, 0xBF, 0x80, 0x9C, 0xBE, 0xFF, 0xE3,
0xE3, 0x80, 0xB0, 0xFA, 0xEB, 0xEF, 0xFF, 0xFE,
0x80, 0xFF, 0xFF, 0x83, 0x83, 0xB0, 0xFA, 0xEB,
0xEF, 0xFF, 0xFE, 0x80, 0x9C, 0xBE, 0xFF, 0xE3,
0xE3, 0x80, 0xB0, 0xFA, 0xFB, 0xEF, 0xEF, 0xFE,
0x80, 0xE6, 0xEF, 0xEF, 0xFB, 0xB3, 0x80, 0xFF
);

// Las siguientes tres funciones son modificaciones de funciones
// ya definidas con el fin de adecuarlas al programa actual.

void glcd_putc(char c)
{
    int j, k;
    boolean tilde=FALSE;
    BYTE pixelData[5];

    switch(c)
    {
        case 'á':
            c='a';
            tilde=TRUE;
            break;
        case 'é':
            c='e';
            tilde=TRUE;
            break;
        case 'í':
            c='i';
            tilde=TRUE;
            break;
        case 'ó':
            c='o';
            tilde=TRUE;
            break;
        case 'ú':
            c='u';
            tilde=TRUE;
            break;
    }

    if(c=='\r')
    {
        x=min_x;
    }
}

```

```

        y+=8;
    }
    else
    {
        if(c < 'S')
            memcpy(pixelData, TEXT[c-' '], 5);
        else if(c <= '~')
            memcpy(pixelData, TEXT2[c-'S'], 5);
        else
            memcpy(pixelData, TEXT[0], 5);

        if(x+5 >= max_x)
        {
            x = min_x;
            y += 8;
        }
        for(j=0; j<5; ++j, x++)
        {
            for(k=0; k<7; ++k)
            {
                if(bit_test(pixelData[j], k))
                    glcd_pixel(x, y+k, col_texto);
            }
        }
        if(tilde)
        {
            glcd_pixel(x-2,y,col_texto);
            glcd_pixel(x-3,y,!col_texto);
            glcd_pixel(x-3,y+1,col_texto);
        }
        x++;
    }
}

void mostrar_logo(int logo)
{
    int i,j;
    for(i = 0; i < 8; ++i)
    {
        output_low(GLCD_DI);
        glcd_writeByte(GLCD_CS1, 0b01000000);
        glcd_writeByte(GLCD_CS2, 0b01000000);
        glcd_writeByte(GLCD_CS1, i | 0b10111000);
        glcd_writeByte(GLCD_CS2, i | 0b10111000);
        output_high(GLCD_DI);
        for(j = 0; j < 64; ++j)
        {
            switch(logo)
            {
                case Metro:
                    glcd_writeByte(GLCD_CS1, Logo_Metro[i][j]);
                    glcd_writeByte(GLCD_CS2, Logo_Metro[i][j+64]);
                    break;
                case FIUCV:
                    glcd_writeByte(GLCD_CS1, Logo_FIUCV[i][j]);
                    glcd_writeByte(GLCD_CS2, Logo_FIUCV[i][j+64]);
                    break;
            }
        }
    }
}

void mod_fgets(int port)
{
    switch(port)
    {
        case 1:

```

```

        fgets(buff_com,PORT1);
        break;
    case 2:
        fgets(buff_com,PORT2);
        break;
    case 3:
        fgets(buff_com,PORT3);
        break;
    }
}

void Obtener_var_elec (int fase,float* max_vol,float *max_corr,
                     float* fpf,float* frec,float* RMS_Vol,
                     float* RMS_Corr,int* t_fp)
/*
    Rutina de comunicación con el MMVE:
    No modifica variables externas.

    Funcionamiento:

    Recibe todos los datos medidos por el submódulo de la MMVE correspon-
    diente a cada fase. A su vez termina de computar las variables que
    se reciben "incompletas", es decir, se calcula el cos() del ángulo
    recibido y la raíz cuadrada del valor RMS al cuadrado recibido.
*/
{
    int PIN;
    switch(fase)
    {
        case 1:
            PIN=PIN_HAB_ADQ1;
            break;
        case 2:
            PIN=PIN_HAB_ADQ2;
            break;
        case 3:
            PIN=PIN_HAB_ADQ3;
            break;
    }

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *max_vol=CV[fase-1]*(atof(buff_com)-2.5);

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *frec=atof(buff_com);

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *RMS_Vol=CV[fase-1]*sqrt(atof(buff_com));

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *max_corr=CC[fase-1]*(atof(buff_com)-2.5);

    output_high(PIN);

```

```

    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *RMS_Corr=CC[fase-1]*sqrt(atoi(buff_com));

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *fpf=cos(atoi(buff_com));

    output_high(PIN);
    delay_us(2);
    output_low(PIN);
    mod_fgets(fase);
    *t_fp=atoi(buff_com);
}

void crear_ventana_menu()
/*
  Rutina de procesamiento gráfico:
  Modifica las variables x,y,col_texto,max_x y max_y.

  Funcionamiento:

  Prepara la pantalla LCD para el despliegue de un menú,
  muestra en pantalla una ventana con marco superior negro.
*/
{
    glcd_fillScreen(OFF);
    x=2;
    y=2;
    min_x=2;
    max_x=128;
    glcd_rect(0,0,127,63,NO,ON);
    glcd_pixel(0,0,OFF);
    glcd_pixel(127,63,OFF);
    glcd_pixel(0,63,OFF);
    glcd_pixel(127,0,OFF);
    col_texto=ON;
    glcd_rect(1,1,126,10,YES,ON);
    glcd_pixel(0,10,OFF);
    glcd_pixel(127,10,OFF);
}

void mostrar_menu()
/*
  Rutina de procesamiento gráfico:
  Modifica las variables col_texto.

  Funcionamiento:

  Muestra el menú principal.
*/
{
    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  MENÚ CONF. EQUIPO\r\r");
    col_texto=ON;

    printf(glcd_putc,"  REALIZAR ADQ.\r");
    printf(glcd_putc,"  CALIBRACIÓN.\r");
    printf(glcd_putc,"  AJUSTES DE EQUIPO.\r");
    printf(glcd_putc,"  PUESTA EN MARCHA.\r");
    glcd_rect(3,20,8,23,YES,ON);
}

```

```

void mostrar_menu_calibracion()
/*
  Rutina de procesamiento gráfico:
  Modifica las variables col_texto.

  Funcionamiento:

  Muestra el menú de calibración del equipo.
*/
(
  crear_ventana_menu();
  col_texto=OFF;
  printf(glcd_putc,"  MENÚ CALIBRACIÓN\r\r");
  col_texto=ON;

  printf(glcd_putc,"  CALIBRACIÓN\r  VOLTAJE.\r");
  printf(glcd_putc,"  CALIBRACIÓN\r  CORRIENTE.\r");
  glcd_rect(3,20,8,23,YES,ON);
)

char obtener_tecla()
/*
  Rutina de manejo del teclado:

  Funcionamiento:

  Espera a que el usuario presione una tecla.
  Devuelve el caracter correspondiente a la
  tecla pulsada.
*/
(
  char c;
  output_low(PIN_HAB_TCD);
  do
  {
    c=kbd_getc();
    delay_us(100);
  }while(c!='\0');
  output_high(PIN_HAB_TCD);
  return c;
)

float obtener_dato_usuario()
/*
  Rutina de introducción de datos por el usuario:

  Funcionamiento:

  Muestra en pantalla cada número que sea pulsado y a la vez
  va almacenando dichos números en un buffer para devolver un valor
  punto flotante con el valor introducido.
*/
(
  int i=0;
  char c,cad[2],dato[11];
  Boolean decimal=FALSE,dato_obtenido=FALSE;

  cad[1]='\0';

  while((i<10)&&(!dato_obtenido))
  {
    c=obtener_tecla();

    if(!decimal)
    {
      if(c=='*')
      {

```

```

        cad[0]='.';
        dato[i++]=c;
        printf(glcd_putc,cad);
        decimal=TRUE;
    }
    else if(c!='#')
    {
        dato[i++]=c;
        cad[0]=c;
        printf(glcd_putc,cad);
    }
    else //Se presionó '#'
        dato_obtenido=TRUE;
}
else
{
    if(c=='*');
    else if(c!='#')
    {
        dato[i++]=c;
        cad[0]=c;
        printf(glcd_putc,cad);
    }
    else //Se presionó '#'
        dato_obtenido=TRUE;
}
}
if(i==0)
{
    printf(glcd_putc,"0");
    delay_ms(10);
    dato[0]='0';
    dato[1]='\0';
}
else
    dato[i]='\0';
return atof(dato);
}

void menu_Zcc()
/*
Rutina de procesamiento gráfico:
Modifica las variables col_texto,Zcc.

Funcionamiento:

Muestra el formulario correspondiente y obtiene el valor de
Zcc introducido por el usuario.
*/
{
    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc," INTRODUCZA Zcc:\r\r\r");
    col_texto=ON;

    printf(glcd_putc," Zcc[%%]: ");

    Zcc=obtener_dato_usuario()/100.0;
}

void menu_Snom()
/*
Rutina de procesamiento gráfico:
Modifica las variables col_texto.

Funcionamiento:

```

```

        Muestra el formulario correspondiente y obtiene el valor de
        Snom introducido por el usuario.
    */
    (
        crear_ventana_menu();
        col_texto=OFF;
        printf(glcd_putc,"  INTRODUCZA SNOM:\r\r\r");
        col_texto=ON;

        printf(glcd_putc,"  Snom[VA]: ");

        Snom=obtener_dato_usuario();
    )

void menu_cal_voltaje(int fase)
/*
    Rutina de procesamiento gráfico:
    Modifica las variables col_texto y CV[fase].

    Funcionamiento:

    Muestra el formulario correspondiente y obtiene el valor de
    CV[fase] ajustado de acuerdo al valor ingresado por el usuario.
*/
(
    float dato_usuario;

    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  INTRODUCZA VOLTAJE:\r\r\r");
    col_texto=ON;

    printf(glcd_putc,"  Vf%u[V]: ", fase+1);

    dato_usuario=obtener_dato_usuario();

    Obtener_var_elec (fase+1,&max_vol[fase],&max_corr[fase],&fpf[fase],
                    &frec[fase],&RMS_Vol[fase],&RMS_Corr[fase],&t_fp[fase]);
    CV[fase]*=(dato_usuario/RMS_vol[fase]);
)

void menu_cal_corriente(int fase)
/*
    Rutina de procesamiento gráfico:
    Modifica las variables col_texto y CC[fase].

    Funcionamiento:

    Muestra el formulario correspondiente y obtiene el valor de
    CC[fase] ajustado de acuerdo al valor ingresado por el usuario.
*/
(
    float dato_usuario;

    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  INTRODUCZA CORRIENTE:\r\r\r");
    col_texto=ON;

    printf(glcd_putc,"  CI%u[A]: ", fase+1);

    dato_usuario=obtener_dato_usuario();

    Obtener_var_elec (fase+1,&max_vol[fase],&max_corr[fase],&fpf[fase],
                    &frec[fase],&RMS_Vol[fase],&RMS_Corr[fase],&t_fp[fase]);
    CC[fase]*=dato_usuario/RMS_corr[fase];
)

```

```

)

void mostrar_form_selec_fase()
/*
  Rutina de procesamiento gráfico:
  Modifica la variable col_texto.

  Funcionamiento:

  Muestra el formulario correspondiente a la selección de fase.
*/
{
  crear_ventana_menu();
  col_texto=OFF;
  printf(glcd_putc," SELECCIONE FASE:\r\r\r");
  col_texto=ON;

  printf(glcd_putc," FASE 1\r");
  printf(glcd_putc," FASE 2\r");
  printf(glcd_putc," FASE 3\r");
  glcd_rect(3,28,8,31,YES,ON);
}

void mostrar_form_selec_linea()
/*
  Rutina de procesamiento gráfico:
  Modifica la variable col_texto.

  Funcionamiento:

  Muestra el formulario correspondiente a la selección de línea.
*/
{
  crear_ventana_menu();
  col_texto=OFF;
  printf(glcd_putc," SELECCIONE LÍNEA:\r\r\r");
  col_texto=ON;

  printf(glcd_putc," LÍNEA 1\r");
  printf(glcd_putc," LÍNEA 2\r");
  printf(glcd_putc," LÍNEA 3\r");
  glcd_rect(3,28,8,31,YES,ON);
}

void menu_voltaje()
/*
  Rutina de gestión de HMI:

  Funcionamiento:

  Gestiona el menú de calibración de voltaje.
*/
{
  int op=0;
  char c;
  Boolean salir_menu=FALSE;

  mostrar_form_selec_fase();
  while(!salir_menu)
  {
    c=obtener_tecla();

    switch(c)
    {
      case '*':
        salir_menu=TRUE;
        break;
    }
  }
}

```

```

        case '0':
            glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
            if(++op==3) op=0;
            glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
            break;

        case '8':
            glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
            if(--op==255) op=2;
            glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
            break;

        case '#':
            menu_cal_voltaje(op);
            op=0;
            mostrar_form_selec_fase();
            break;
    }
}

void menu_corriente()
/*
Rutina de gestión de HMI:

Funcionamiento:

Gestiona el menú de calibración de corriente.
*/
{
    int op=0;
    char c;
    Boolean salir_menu=FALSE;

    mostrar_form_selec_linea();
    while(!salir_menu)
    {
        c=obtener_tecla();

        switch(c)
        {
            case '*':
                salir_menu=TRUE;
                break;

            case '0':
                glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
                if(++op==3) op=0;
                glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
                break;

            case '8':
                glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
                if(--op==255) op=2;
                glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
                break;

            case '#':
                switch(op)
                {
                    case 0:
                        menu_cal_corriente(0);
                        op=0;
                        mostrar_form_selec_linea();
                        break;
                }
            }
    }
}

```

```

        case 1:
            menu_cal_corriente(1);
            op=0;
            mostrar_form_selec_linea();
            break;

        case 2:
            menu_cal_corriente(2);
            op=0;
            mostrar_form_selec_linea();
            break;
    }
    break;
}
)
)
)

void menu_calibracion()
/*
    Rutina de gestión de HMI:

    Funcionamiento:

    Gestiona el menú de calibración del equipo.
*/
{
    int op=0;
    char c;
    Boolean salir_menu=FALSE;

    mostrar_menu_calibracion();
    while(!salir_menu)
    {
        c=obtener_tecla();

        switch(c)
        {
            case '*':
                salir_menu=TRUE;
                break;

            case '0':
                glcd_rect(3,20+op*16,8,23+op*16,YES,OFF);
                if(++op==2) op=0;
                glcd_rect(3,20+op*16,8,23+op*16,YES,ON);
                break;

            case '8':
                glcd_rect(3,20+op*16,8,23+op*16,YES,OFF);
                if(--op==255) op=1;
                glcd_rect(3,20+op*16,8,23+op*16,YES,ON);
                break;

            case '#':
                switch(op)
                {
                    case 0:
                        menu_voltaje();
                        op=0;
                        mostrar_menu_calibracion();
                        break;

                    case 1:
                        menu_corriente();
                        op=0;
                        mostrar_menu_calibracion();
                        break;
                }
            }
        }
    }
}

```

```

        }
        break;
    )
}

void mostrar_menu_ajustes()
/*
    Rutina de procesamiento gráfico:
    Modifica la variable col_texto.

    Funcionamiento:

        Muestra el menú de ajustes del equipo.
*/
(
    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  AJUSTES DE EQUIPO\r\r");
    col_texto=ON;

    printf(glcd_putc,"  BANCOS DE\r  CONDENSADORES.\r");
    printf(glcd_putc,"  TIEMPO DE\r  COMPENSACIÓN.\r");
    printf(glcd_putc,"  DATOS DEL TRANF.\r");
    glcd_rect(3,20,8,23,YES,ON);
)

void mostrar_menu_datos()
/*
    Rutina de procesamiento gráfico:
    Modifica la variable col_texto.

    Funcionamiento:

        Muestra el menú de datos del transformador.
*/
(
    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  DATOS DEL TRANF.\r\r\r");
    col_texto=ON;

    printf(glcd_putc,"  Zcc%.\r");
    printf(glcd_putc,"  Snom.\r");
    glcd_rect(3,28,8,31,YES,ON);
)

void menu_conf_banco(int fase)
/*
    Rutina de gestión de HMI:

    Funcionamiento:

        Obtiene la configuración y la capacidad de los bancos conectados
        a determinada fase.
*/
(
    Boolean datos_correctos=FALSE;

    while(!datos_correctos)
    (
        crear_ventana_menu();
        col_texto=OFF;
        printf(glcd_putc,"  INTRODUZCA VAr:\r\r\r");
        col_texto=ON;

        printf(glcd_putc,"  QBI: ");
    )
)

```

```

    Qb1[fase]=obtener_dato_usuario();

    printf(glcd_putc, "\r QB2: ");
    Qb2[fase]=obtener_dato_usuario();

    printf(glcd_putc, "\r QB3: ");
    Qb3[fase]=obtener_dato_usuario();

    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc, " INTR. NR0. Bancos:\r\r\r");
    col_texto=ON;

    printf(glcd_putc, " NB1: ");
    Nb1[fase]=(int)obtener_dato_usuario();

    printf(glcd_putc, "\r NB2: ");
    Nb2[fase]=(int)obtener_dato_usuario();

    printf(glcd_putc, "\r NB3: ");
    Nb3[fase]=(int)obtener_dato_usuario();
    if((Qb1[fase]>Qb2[fase]) &&
        (Qb2[fase]>Qb3[fase]) &&
        ((Nb1[fase]+Nb2[fase]+Nb3[fase])<=8))
    {
        datos_correctos=TRUE;
    }
    else
    {
        glcd_fillScreen(OFF);
        x=14;
        y=22;
        min_x=17;
        max_x=128;
        glcd_rect(15,20,114,38,YES,ON);
        glcd_pixel(15,20,OFF);
        glcd_pixel(15,38,OFF);
        glcd_pixel(114,20,OFF);
        glcd_pixel(114,38,OFF);
        col_texto=OFF;
        printf(glcd_putc, " AJUSTE INVÁLIDO\r INTENTE DE NUEVO");
        col_texto=ON;
        while(obtener_tecla()!='#');
    }
}
}

void menu_bancos()
/*
  Rutina de gestión de HMI:

  Funcionamiento:

  Gestiona el menú de configuración de los bancos de condensadores.
*/
{
    int op=0;
    char c;
    Boolean salir_menu=FALSE;

    mostrar_form_selec_fase();
    while(!salir_menu)
    {
        c=obtener_tecla();

        switch(c)
        {

```

```

        case '*':
            salir_menu=TRUE;
            break;

        case '0':
            glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
            if(++op==3) op=0;
            glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
            break;

        case '8':
            glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
            if(--op==255) op=2;
            glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
            break;

        case '#':
            menu_conf_banco(op);
            op=0;
            mostrar_form_selec_fase();
            break;
    }
}
}

void menu_tiempo()
/*
Rutina de gestión de HMI:

Funcionamiento:

Obtiene el valor del tiempo de compensación ingresado por el
usuario.
*/
(
float dato_usuario;
Boolean dato_correcto=FALSE;

while(!dato_correcto)
{
    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc," INTRODUCZA EL Tc:\r\r\r");
    col_texto=ON;

    printf(glcd_putc," Tc[s]: ");
    dato_usuario=obtener_dato_usuario();
    if(dato_usuario<256.0)
    {
        dato_correcto=TRUE;
        t_correcion=(int)dato_usuario;
    }
    else
    {
        glcd_fillScreen(OFF);
        x=21;
        y=22;
        min_x=17;
        max_x=128;
        glcd_rect(15,20,114,38,YES,ON);
        glcd_pixel(15,20,OFF);
        glcd_pixel(15,38,OFF);
        glcd_pixel(114,20,OFF);
        glcd_pixel(114,38,OFF);
        col_texto=OFF;
        printf(glcd_putc," DATO INVÁLIDO\rINTENTE DE NUEVO");
        col_texto=ON;
    }
}
)

```

```

        while(obtener_tecla()!='#');
    )
}

void menu_datos()
/*
Rutina de gestión de HMI:

Funcionamiento:

Gestiona el menú de datos del transformador.
*/
{
    int op=0;
    char c;
    Boolean salir_menu=FALSE;

    mostrar_menu_datos();
    while(!salir_menu)
    {
        c=obtener_tecla();

        switch(c)
        {
            case '*':
                salir_menu=TRUE;
                break;

            case '0':
                glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
                if(++op==2) op=0;
                glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
                break;

            case '8':
                glcd_rect(3,28+op*8,8,31+op*8,YES,OFF);
                if(--op==255) op=1;
                glcd_rect(3,28+op*8,8,31+op*8,YES,ON);
                break;

            case '#':
                switch(op)
                {
                    case 0:
                        menu_Zcc();
                        op=0;
                        mostrar_menu_datos();
                        break;

                    case 1:
                        menu_Snom();
                        op=0;
                        mostrar_menu_datos();
                        break;
                }
                break;
        }
    }
}

void menu_ajustes()
/*
Rutina de gestión de HMI:

Funcionamiento:

```

```

        Gestiona el menú de configuración de los ajustes del equipo.
*/
{
    int op=0;
    char c;
    Boolean salir_menu=FALSE;

    mostrar_menu_ajustes();
    while(!salir_menu)
    {
        c=obtener_tecla();

        switch(c)
        {
            case '*':
                salir_menu=TRUE;
                break;

            case '0':
                glcd_rect(3,20+op*16,8,23+op*16,YES,OFF);
                if(++op==3) op=0;
                glcd_rect(3,20+op*16,8,23+op*16,YES,ON);
                break;

            case '8':
                glcd_rect(3,20+op*16,8,23+op*16,YES,OFF);
                if(--op==255) op=2;
                glcd_rect(3,20+op*16,8,23+op*16,YES,ON);
                break;

            case '#':
                switch(op)
                {
                    case 0:
                        menu_bancos();
                        op=0;
                        mostrar_menu_ajustes();
                        break;

                    case 1:
                        menu_tiempo();
                        op=0;
                        mostrar_menu_ajustes();
                        break;

                    case 2:
                        menu_datos();
                        op=0;
                        mostrar_menu_ajustes();
                        break;
                }
                break;
        }
    }
}

void menu_adquisicion()
/*
    Rutina de gestión de HMI:

    Funcionamiento:

    Realiza la adquisición de variables de la red y las muestra
    en pantalla.
*/
{
    glcd_fillScreen(OFF);

```

```

x=0;
y=0;
glcd_rect(0,0,127,63,NO,ON);
glcd_pixel(0,0,OFF);
glcd_pixel(127,63,OFF);
glcd_pixel(0,63,OFF);
glcd_pixel(127,0,OFF);

printf(glcd_putc,"\r\r\r      ADQUIRIENDO\r");

glcd_rect(2,39,125,48,NO,ON);
glcd_pixel(2,39,OFF);
glcd_pixel(2,48,OFF);
glcd_pixel(125,39,OFF);
glcd_pixel(125,48,OFF);

Obtener_var_elec (1,&max_vol[0],&max_corr[0],&fpf[0],
                 &frec[0],&RMS_Vol[0],&RMS_Corr[0],&t_fp[0]);
glcd_rect(3,40,43,47,ON,ON);
Obtener_var_elec (2,&max_vol[1],&max_corr[1],&fpf[1],
                 &frec[1],&RMS_Vol[1],&RMS_Corr[1],&t_fp[1]);
glcd_rect(44,40,83,47,ON,ON);
Obtener_var_elec (3,&max_vol[2],&max_corr[2],&fpf[2],
                 &frec[2],&RMS_Vol[2],&RMS_Corr[2],&t_fp[2]);
glcd_rect(84,40,124,47,ON,ON);
delay_ms(50);

crear_ventana_menu();
col_texto=OFF;
printf(glcd_putc,"      VRMS [V]\r");
col_texto=ON;
y+=4;
x++;
min_x++;
printf(glcd_putc,"  F1 | F2 | F3  ");
printf(glcd_putc,"%06.1g|%06.1g|%06.1g\r",RMS_vol[0],RMS_vol[1],RMS_vol[2]);

glcd_rect(1,32,126,42,YES,ON);
glcd_pixel(0,32,OFF);
glcd_pixel(127,32,OFF);
glcd_pixel(0,42,OFF);
glcd_pixel(127,42,OFF);
x=2;
y=34;
col_texto=OFF;
printf(glcd_putc,"      IRMS [A]\r");
col_texto=ON;
y+=4;
x++;
min_x++;
printf(glcd_putc,"  L1 | L2 | L3  ");
printf(glcd_putc,"%06.1g|%06.1g|%06.1g\r",RMS_corr[0],RMS_corr[1],RMS_corr[2]);

while(obtener_tecla()!='#');
}

int pow_mod(int pot)
/*
Rutina de cálculo:
Esta rutina es una versión modificada de la versión original pero para
elevar al cuadrado números enteros.
*/
{
int i,res=1;
for(i=0;i<pot;i++) res*=2;
return res;
}

```

```

void esperar_cruce(int fase)
/*
  Rutina de espera:
  Esta rutina mantiene al PIC a la espera del próximo cruce por cero del
  voltaje inmediato antes del semiciclo positivo del voltaje de fase.
*/
{
  switch(fase)
  {
    case 0:
      while(input(PIN_A0));
      while(!input(PIN_A0));
      break;

    case 1:
      while(input(PIN_A1));
      while(!input(PIN_A1));
      break;

    case 2:
      while(input(PIN_A2));
      while(!input(PIN_A2));
      break;
  }
}

Boolean Qresonante(float Q)
/*
  Rutina de verificación:
  Esta rutina verifica que la potencia reactiva a conectar al sistema
  no está dentro del rango de seguridad establecido para evitar resonancia.
*/
{
  int i;
  if(Q==0) return 0;
  for(i=0;i<20;i++)
    if(Q>Qres[i][0]&&Q<Qres[i][1]) return 1;
  return 0;
}

void cargar_variables()
/*
  Esta rutina se encarga de leer la configuración del equipo de la memoria
  EEPROM del PIC.
*/
{
  int i;
  float k2;

  glcd_fillScreen(OFF);
  x=0;
  y=0;
  glcd_rect(0,0,127,63,NO,ON);
  glcd_pixel(0,0,OFF);
  glcd_pixel(127,63,OFF);
  glcd_pixel(0,63,OFF);
  glcd_pixel(127,0,OFF);

  printf(glcd_putc,"\r\r\r          INICIANDO");

  glcd_rect(2,39,125,48,NO,ON);
  glcd_pixel(2,39,OFF);
  glcd_pixel(2,48,OFF);
  glcd_pixel(125,39,OFF);
  glcd_pixel(125,48,OFF);
}

```

```

k=READ_FLOAT_EEPROM(DIR_K);
glcd_rect(3,40,16,47,ON,ON);
CV[0]=READ_FLOAT_EEPROM(DIR_CV1);
CV[1]=READ_FLOAT_EEPROM(DIR_CV2);
CV[2]=READ_FLOAT_EEPROM(DIR_CV3);
CC[0]=READ_FLOAT_EEPROM(DIR_CC1);
CC[1]=READ_FLOAT_EEPROM(DIR_CC2);
CC[2]=READ_FLOAT_EEPROM(DIR_CC3);
glcd_rect(17,40,30,47,ON,ON);
Qb1[0]=READ_FLOAT_EEPROM(DIR_QB1A);
Qb1[1]=READ_FLOAT_EEPROM(DIR_QB1B);
Qb1[2]=READ_FLOAT_EEPROM(DIR_QB1C);
glcd_rect(31,40,44,47,ON,ON);
Qb2[0]=READ_FLOAT_EEPROM(DIR_QB2A);
Qb2[1]=READ_FLOAT_EEPROM(DIR_QB2B);
Qb2[2]=READ_FLOAT_EEPROM(DIR_QB2C);
glcd_rect(45,40,58,47,ON,ON);
Qb3[0]=READ_FLOAT_EEPROM(DIR_QB3A);
Qb3[1]=READ_FLOAT_EEPROM(DIR_QB3B);
Qb3[2]=READ_FLOAT_EEPROM(DIR_QB3C);
glcd_rect(59,40,72,47,ON,ON);
Nb1[0]=READ_FLOAT_EEPROM(DIR_NB1A);
Nb1[1]=READ_FLOAT_EEPROM(DIR_NB1B);
Nb1[2]=READ_FLOAT_EEPROM(DIR_NB1C);
glcd_rect(73,40,86,47,ON,ON);
Nb2[0]=READ_FLOAT_EEPROM(DIR_NB2A);
Nb2[1]=READ_FLOAT_EEPROM(DIR_NB2B);
Nb2[2]=READ_FLOAT_EEPROM(DIR_NB2C);
glcd_rect(87,40,100,47,ON,ON);
Nb3[0]=READ_FLOAT_EEPROM(DIR_NB3A);
Nb3[1]=READ_FLOAT_EEPROM(DIR_NB3B);
Nb3[2]=READ_FLOAT_EEPROM(DIR_NB3C);
glcd_rect(101,40,124,47,ON,ON);
t_correccion=READ_EEPROM(DIR_T);

for(i=0;i<20;i++){
(
    k2=(60.0*(i+2.0)+10.0);
    k2*=k2;
    Qres[i][0]=(k*3600.0/k2);
    k2=60.0*(i+2.0)-10.0;
    k2*=k2;
    Qres[i][1]=(k*3600.0/k2);
)
}

void main()
/*
Rutina principal del programa:

Esta es la rutina principal del PIC, inicialmente se configuran
los pines del PIC y luego verifica si el equipo no ha sido configurado
o si el boton de configuración está presionado. De ser así, se ingresa
al menú de configuración del equipo. En caso contrario carga la
configuración guardada y comienza el proceso de compensación.
*/
(
int op=0,i;
char c;
float P[3],Qf[3],Sf[3],S[3],Qc;
int Bac1[3],Bac2[3],Bac3[3];
int Bc1[3],Bc2[3],Bc3[3];
BYTE var,byte1,byte2,byte3,puerto[3];
boolean CONF_LISTA=FALSE,Comp_limitada;

output_high(PIN_LE_FA);
output_high(PIN_LE_FB);

```

```

output_high(PIN_LE_FC);
output_b(0x00);
output_low(PIN_LE_FA);
output_low(PIN_LE_FB);
output_low(PIN_LE_FC);

output_high(PIN_HAB_TCD);
port_b_pullups(TRUE);
SETUP_ADC_PORTS(NO_ANALOGS);
output_low(PIN_HAB_ADQ1);
output_low(PIN_HAB_ADQ2);
output_low(PIN_HAB_ADQ3);
input(PIN_A0);
input(PIN_A1);
input(PIN_A2);

glcd_init(0N);
mostrar_logo(FIUCV);
delay_ms(10);
mostrar_logo(Metro);
delay_ms(10);

if((READ_EEPROM(0x00)==0xFF)||input(PIN_C6)) //Equipo no configurado
//para su puesta en marcha
{
    CV[0]=CV[1]=CV[2]=169.8630137;
    CC[0]=CC[1]=CC[2]=200.0;

    Qb1[0]=5000;
    Qb2[0]=2500;
    Qb3[0]=0;

    Nb1[0]=4;
    Nb2[0]=1;
    Nb3[0]=0;

    Qb1[1]=10000;
    Qb2[1]=5000;
    Qb3[1]=2500;

    Nb1[1]=2;
    Nb2[1]=2;
    Nb3[1]=1;

    Qb1[2]=2500;
    Qb2[2]=0;
    Qb3[2]=0;

    Nb1[2]=1;
    Nb2[2]=0;
    Nb3[2]=0;

    Snom=825000;
    Zcc=0.0826;

    t_correcion=0;

    mostrar_menu();
    CONF_LISTA=FALSE;

    while(!CONF_LISTA)
    {
        c=obtener_tecla();
        switch(c)
        {
            case '0':
                glcd_rect(3,20+op*8,8,23+op*8,YES,0FF);

```

```

        if(++op==4) op=0;
        glcd_rect(3,20+op*8,8,23+op*8,YES,ON);
        break;

case 'B':
    glcd_rect(3,20+op*8,8,23+op*8,YES,OFF);
    if(--op==255) op=3;
    glcd_rect(3,20+op*8,8,23+op*8,YES,ON);
    break;

case '#':
    switch(op)
    {

        case 0: //REALIZAR ADQ.
            menu_adquisicion();
            op=0;
            mostrar_menu();
            break;

        case 1: //CALIBRACIÓN
            menu_calibracion();
            op=0;
            mostrar_menu();
            break;

        case 2: //AJUSTES DE EQUIPO
            menu_ajustes();
            op=0;
            mostrar_menu();
            break;

        case 3: //PUESTA EN MARCHA

            CONF_LISTA=TRUE;

            glcd_fillScreen(OFF);
            x=0;
            y=0;
            glcd_rect(0,0,127,63,NO,ON);
            glcd_pixel(0,0,OFF);
            glcd_pixel(127,63,OFF);
            glcd_pixel(0,63,OFF);
            glcd_pixel(127,0,OFF);

            printf(glcd_putc,"\r\n      GUARDANDO");
            printf(glcd_putc,"\r      CONFIGURACIÓN");

            glcd_rect(2,39,125,48,NO,ON);
            glcd_pixel(2,39,OFF);
            glcd_pixel(2,48,OFF);
            glcd_pixel(125,39,OFF);
            glcd_pixel(125,48,OFF);

            k=100*Snom/Zcc;
            WRITE_FLOAT_EEPROM(DIR_K,K);

            WRITE_EEPROM(0x00,0x00);
            WRITE_FLOAT_EEPROM(DIR_CV1,CV[0]);
            glcd_rect(3,40,14,47,ON,ON);
            WRITE_FLOAT_EEPROM(DIR_CV2,CV[1]);
            WRITE_FLOAT_EEPROM(DIR_CV3,CV[2]);
            glcd_rect(15,40,26,47,ON,ON);
            WRITE_FLOAT_EEPROM(DIR_CC1,CC[0]);
            WRITE_FLOAT_EEPROM(DIR_CC2,CC[1]);
            glcd_rect(27,40,38,47,ON,ON);
            WRITE_FLOAT_EEPROM(DIR_CC3,CC[2]);

```



```

for(i=0;i<3;i++)
{
    Bc1[i]=0;
    Bc2[i]=0;
    Bc3[i]=0;
}

while(TRUE)
{
    for(i=0;i<1;i++)
    {
        Comp_limitada=FALSE;
        Obtener_var_elec (i+1,&max_vol[i],&max_corr[i],&fpf[i],
                        &frec[i],&RMS_Vol[i],&RMS_Corr[i],&t_fp[i]);

        Sf[i]=0.5*max_corr[i]*max_vol[i];
        P[i]=fpf[i]*Sf[i];
        Qf[i]=sqrt(Sf[i]*Sf[i]-P[i]*P[i]);
        S[i]=RMS_vol[i]*RMS_corr[i];

        if(t_fp[i]==IND_POS||t_fp[i]==IND_NEG)
        {
            Qc=Qf[i];

            Bac1[i]=Bc1[i]+(int)(Qc/Qb1[i]);
            if(Bac1[i]>Nb1[i]) Bac1[i]=Nb1[i];
            Qc-=Qb1[i]*(Bac1[i]-Bc1[i]);

            Bac2[i]=Bc2[i]+(int)(Qc/Qb2[i]);
            if(Bac2[i]>Nb2[i]) Bac2[i]=Nb2[i];
            Qc-=Qb2[i]*(Bac2[i]-Bc2[i]);

            Bac3[i]=Bc3[i]+(int)(Qc/Qb3[i]);
            if(Bac3[i]>Nb3[i]) Bac3[i]=Nb3[i];
            Qc-=Qb3[i]*(Bac3[i]-Bc3[i]);
        }
        else
        {
            Qc=Qf[i];

            Bac1[i]=Bc1[i]-(int)(Qc/Qb1[i]);
            if(((signed int)Bac1[i])<0) Bac1[i]=0;
            Qc-=Qb1[i]*(Bc1[i]-Bac1[i]);

            Bac2[i]=Bc2[i]-(int)(Qc/Qb2[i]);
            if(((signed int)Bac2[i])<0) Bac2[i]=0;
            Qc-=Qb2[i]*(Bc2[i]-Bac2[i]);

            Bac3[i]=Bc3[i]-(int)(Qc/Qb3[i]);
            if(((signed int)Bac3[i])<0) Bac3[i]=0;
            Qc-=Qb3[i]*(Bc3[i]-Bac3[i]);

            while( (Qc>0.0) && ( (Bac3[i]!=0) || (Bac2[i]!=0) || (Bac1[i]!=0) ) )
            {
                if(Bac3[i]>0)
                {
                    Bac3[i]--;
                    Qc-=Qb3[i];
                }
                else
                {
                    if(Bac2[i]>0)
                    {
                        Bac2[i]--;
                        Qc-=Qb2[i];
                    }
                    else
                }
            }
        }
    }
}

```

```

        {
            if (Bac1[i]>0)
            {
                Bac1[i]--;
                Qc--Qb1[i];
            }
        }
    }
}

if(Qresonante(Qb1[i]*Bac1[i]+Qb2[i]*Bac2[i]+Qb2[i]*Bac2[i]))
{
    Comp_limitada=TRUE;
    do
    {
        if(Bac3[i]>0)
        {
            Bac3[i]--;
        }
        else
        {
            if(Bac2[i]>0)
            {
                Bac2[i]--;
            }
            else
            {
                if (Bac1[i]>0)
                {
                    Bac1[i]--;
                }
            }
        }
    }
}while (Qresonante(Qb1[i]*Bac1[i]+Qb2[i]*Bac2[i]+Qb2[i]*Bac2[i]));
}

if(Bac3[i]==0) byte1=0;
else
{
    var=2*Bac3[i]-1;
    byte1=var*pow_mod(Nb2[i]+Nb1[i]);
}
if(Bac2[i]==0) byte2=0;
else
{
    var=2*Bc2[i]-1;
    byte2=var*pow_mod(Nb1[i]);
}
if(Bac1[i]==0) byte3=0;
else byte3=2*Bac1[i]-1;
puerto[i]=byte3|byte2|byte1;

output_b(puerto[i]);
esperar_cruce(i);
delay_us(4165);

switch(i)
{
    case 0:
        output_high(PIN_LE_FA);
        output_low(PIN_LE_FB);
        break;

    case 1:
        output_high(PIN_LE_FB);

```

```

        output_low(PIN_LE_FB);
        break;

        case 2:
            output_high(PIN_LE_FC);
            output_low(PIN_LE_FC);
            break;
    }

    Bc1[i]=Bac1[i];
    Bc2[i]=Bac2[i];
    Bc3[i]=Bac3[i];

    crear_ventana_menu();
    col_texto=OFF;
    printf(glcd_putc,"  RESUMEN FASE %u:",i+1);
    col_texto=ON;
    x=2;
    y=16;
    min_x=2;
    max_x=128;

    printf(glcd_putc,"VRMS[V]:%6.0g\r",max_vol[i]/sqrt(2));
    printf(glcd_putc,"CRMS[A]:%6.0g\r",max_corr[i]/sqrt(2));
    printf(glcd_putc,"P[W]:  %6.0g\r",P[i]);
    printf(glcd_putc,"S[VA]:  %6.0g\r",S[i]);
    switch(t_fp[i])
    {
        case IND_POS:
            printf(glcd_putc,"Fp:    %1.2g IND+\r",fpf[i]);
            break;

        case IND_NEG:
            printf(glcd_putc,"Fp:    %1.2g IND-\r",fpf[i]);
            break;

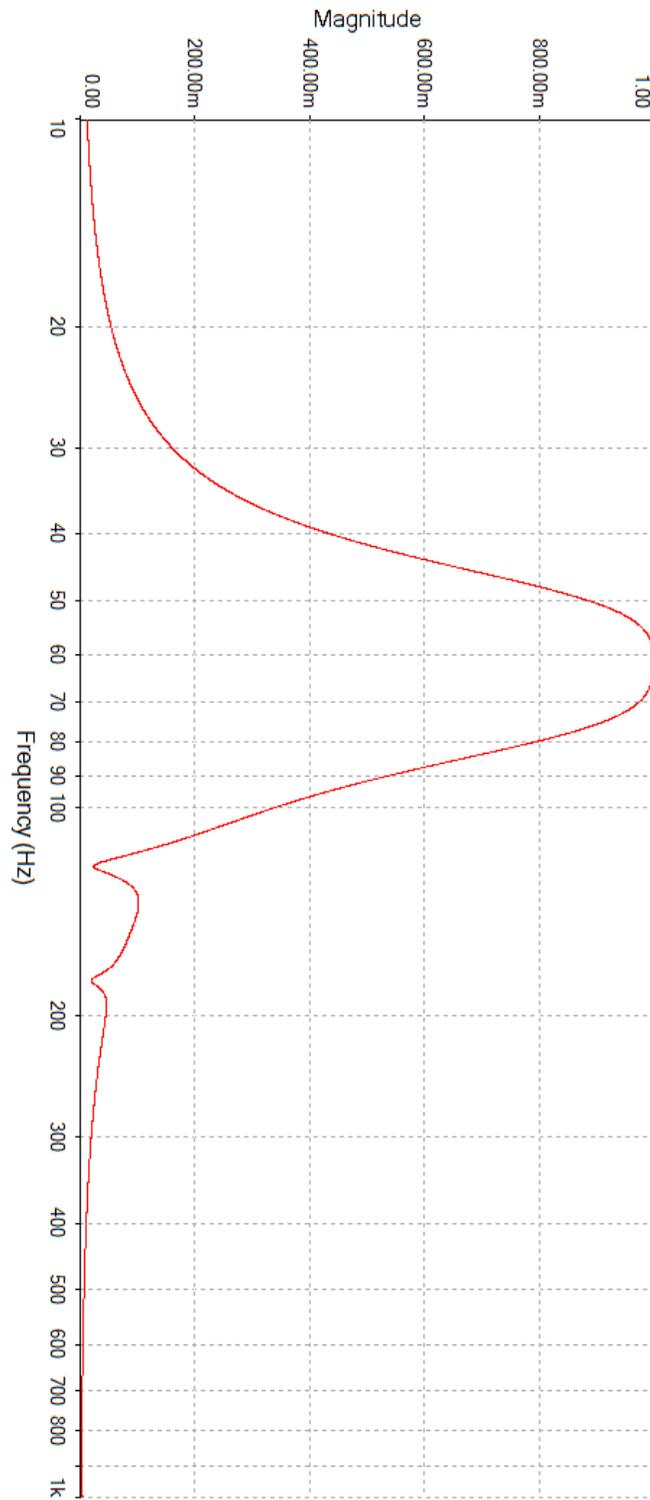
        case CAP_POS:
            printf(glcd_putc,"Fp:    %1.2g CAP+\r",fpf[i]);
            break;

        case CAP_NEG:
            printf(glcd_putc,"Fp:    %1.2g CAP-\r",fpf[i]);
            break;
    }
    delay_ms((long int)(333.333*t_correcion));
}
}
)

```

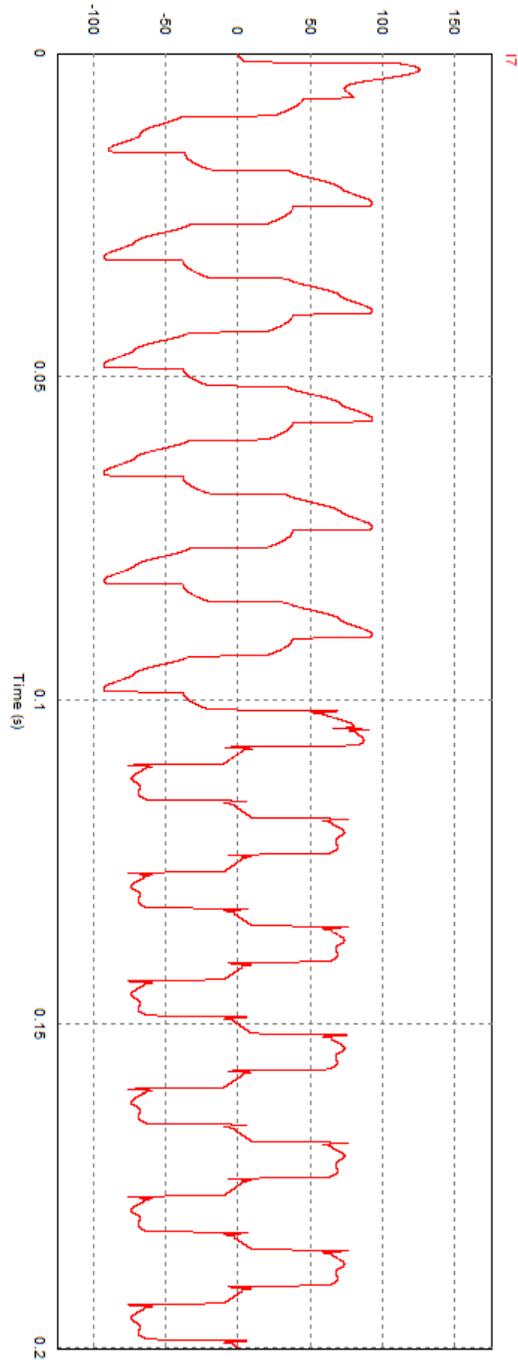
[ANEXO N° 3]

[Respuesta en frecuencia del filtro activo de cada sub-módulo del MMVE]



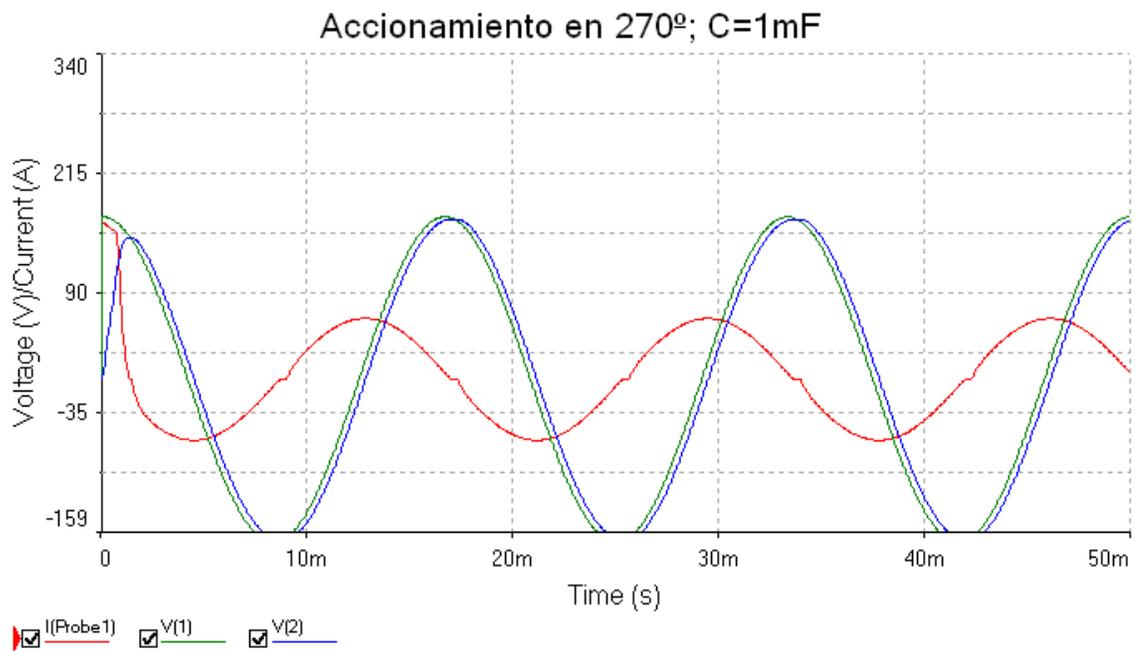
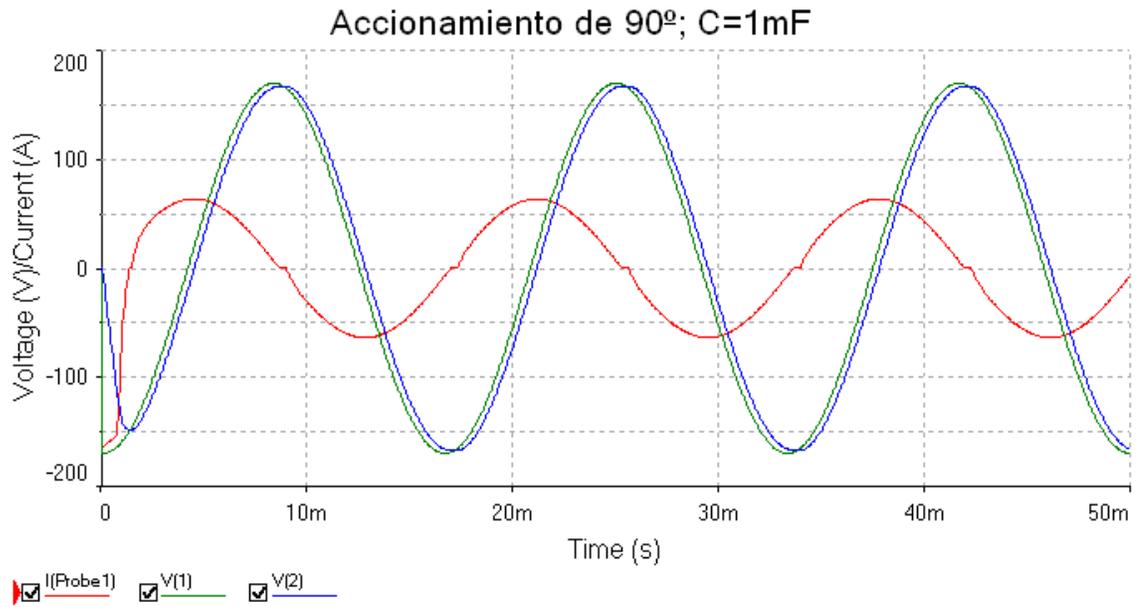
[ANEXO N° 4]

[Simulación de la compensación para una carga no lineal (la compensación ocurre en $t=0.1s$)]

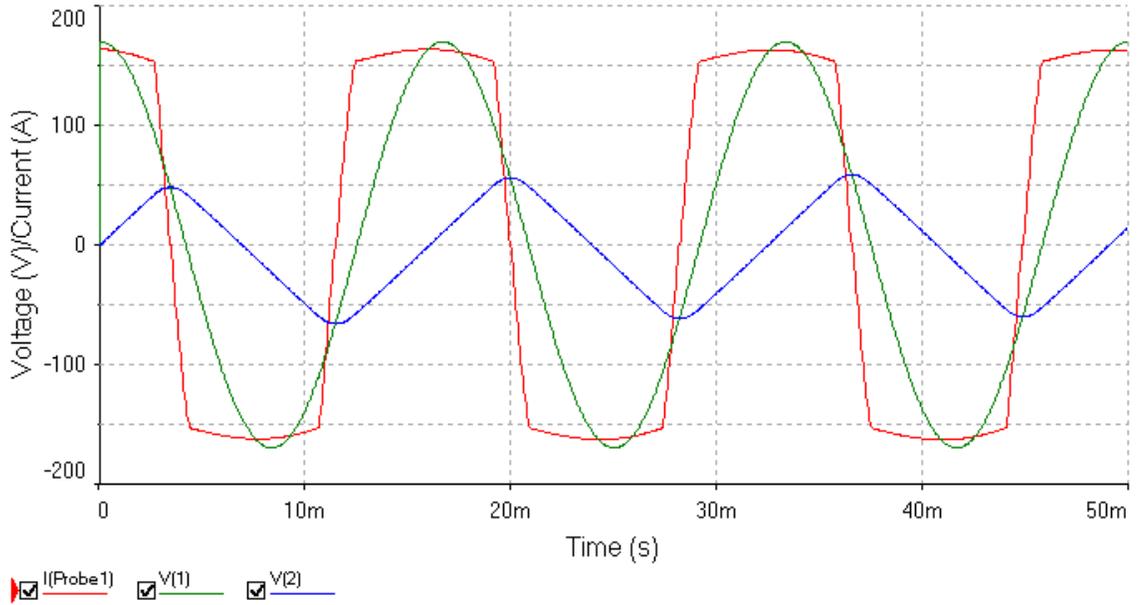


[ANEXO N° 5]

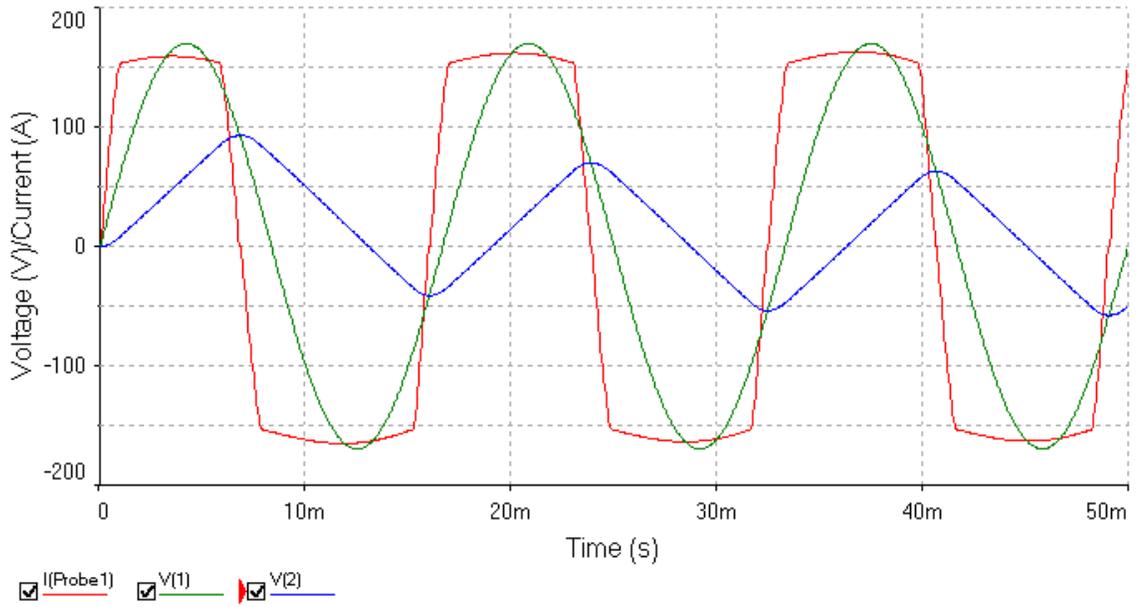
[Simulación de conexión de condensadores a un voltaje de 120V mediante IGBT]



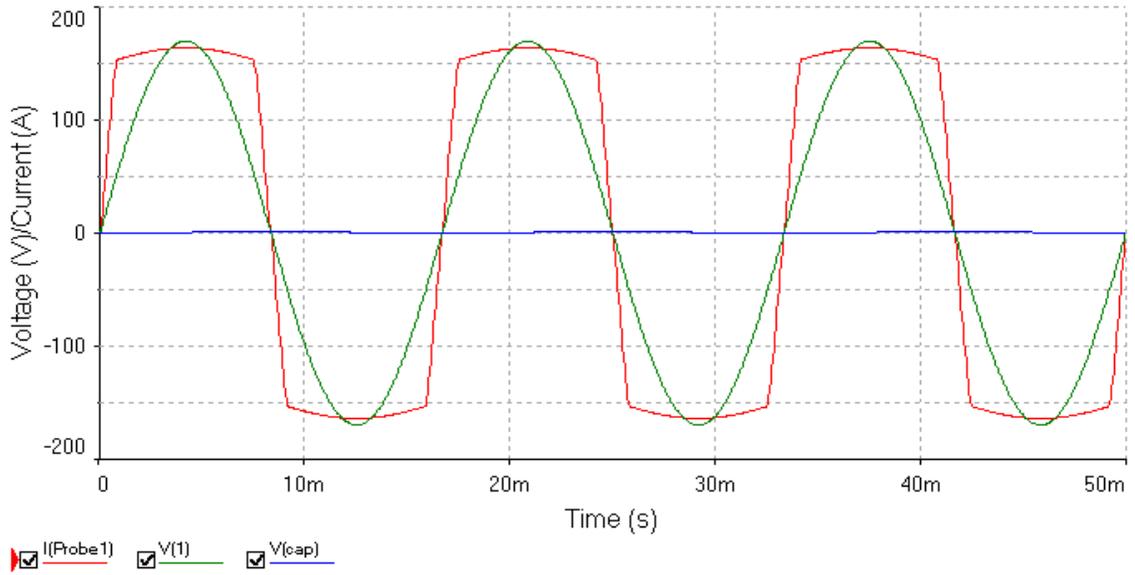
Accionamiento en 270º; C=10mF



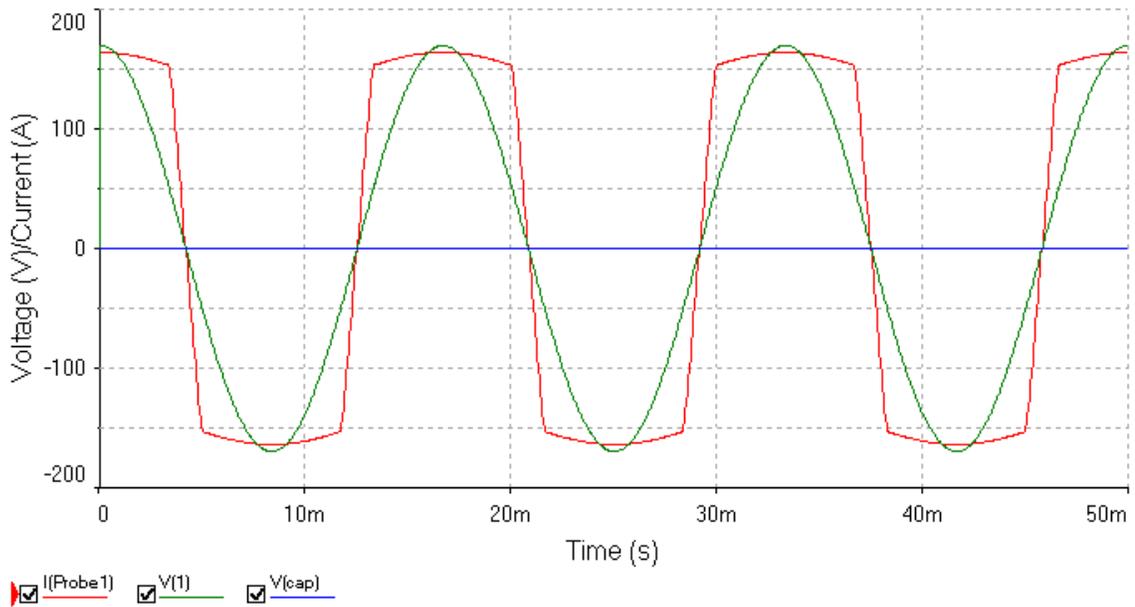
Accionamiento en 0º; C=10mF



Accionamiento en 0°; C=1F

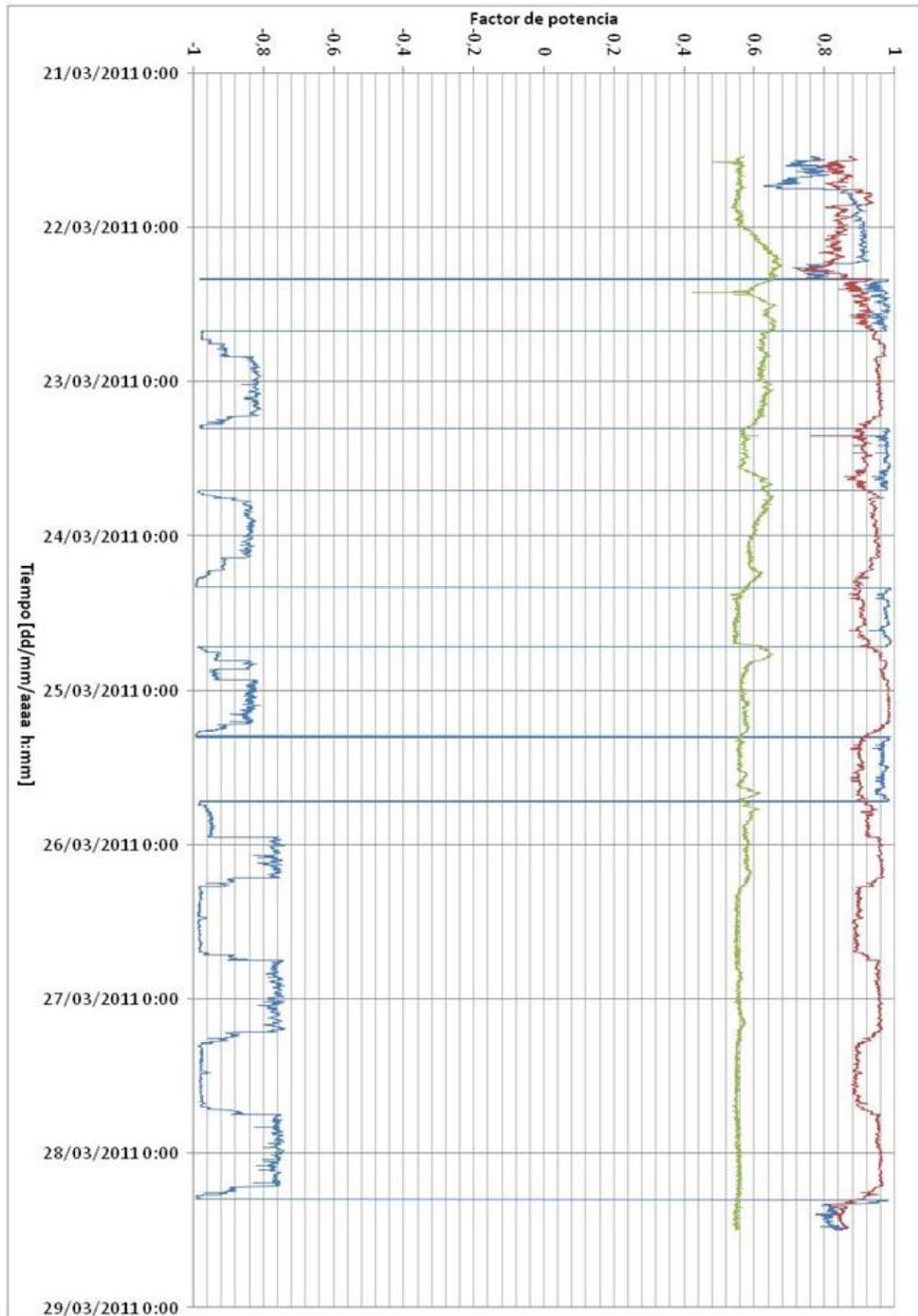


Accionamiento en 270°; C=1F



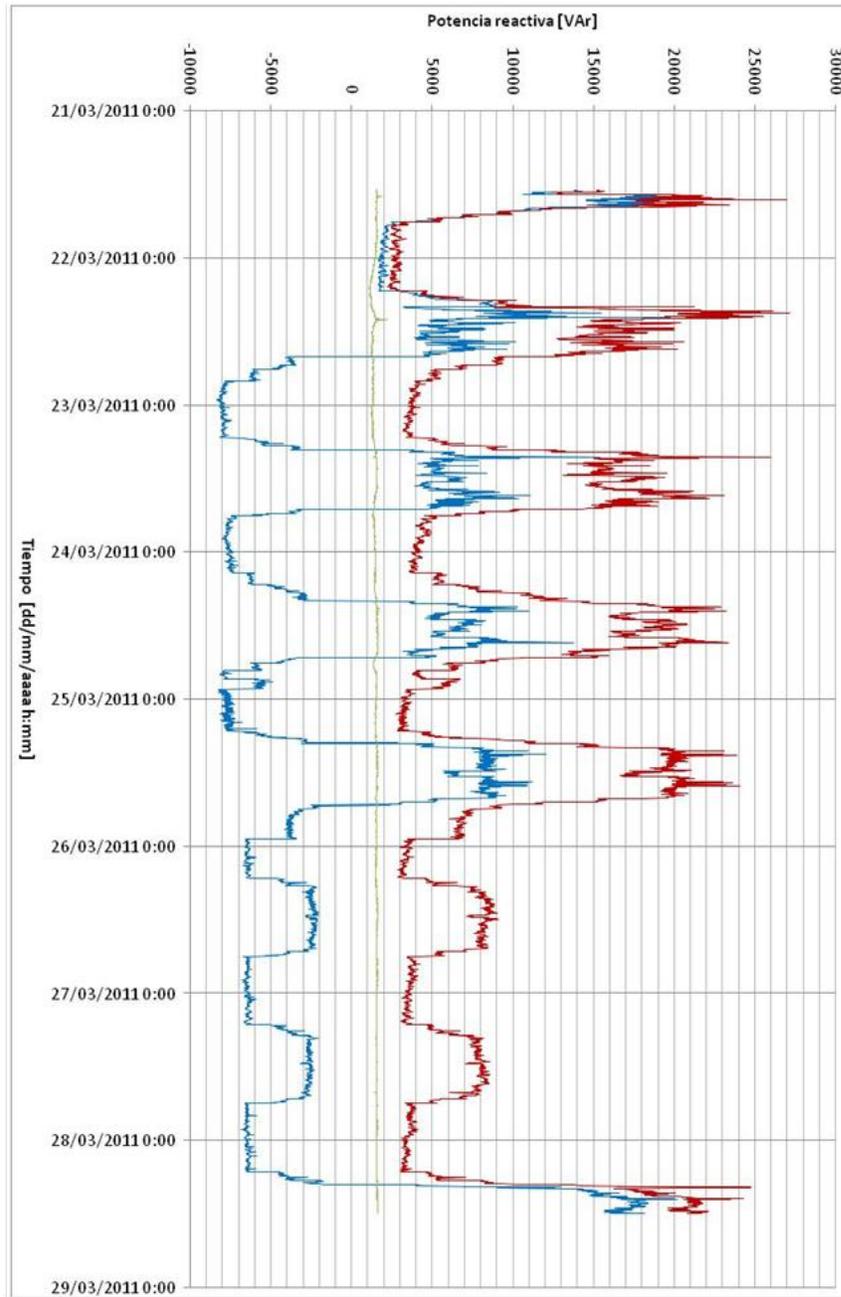
[ANEXO N° 6]

[Registro del factor de potencia en el CP1 de la SEA 7 del Patio 1 de la CA Metro de Caracas durante una semana completa]



[ANEXO N° 7]

[Registro de la potencia reactiva en el CP 1 de la SEA 7 del Patio 1 de la CA Metro de Caracas durante una semana completa]



[ANEXO N° 8]

[Extracto de la hoja de datos del PIC16F88]



PIC16F87/88

Data Sheet

18/20/28-Pin Enhanced FLASH
Microcontrollers with
nanoWatt Technology

18/20/28-Pin Enhanced FLASH MCUs with nanoWatt Technology

Low-Power Features:

- Power Managed modes:
 - Primary RUN: RC oscillator, 76 μ A, 1 MHz, 2V
 - RC_RUN: 7 μ A, 31.25 kHz, 2V
 - SEC_RUN: 9 μ A, 32 kHz, 2V
 - SLEEP: 0.1 μ A, 2V
- Timer1 Oscillator: 1.8 μ A, 32 kHz, 2V
- Watchdog Timer: 2.2 μ A, 2V
- Two-Speed Oscillator Start-up

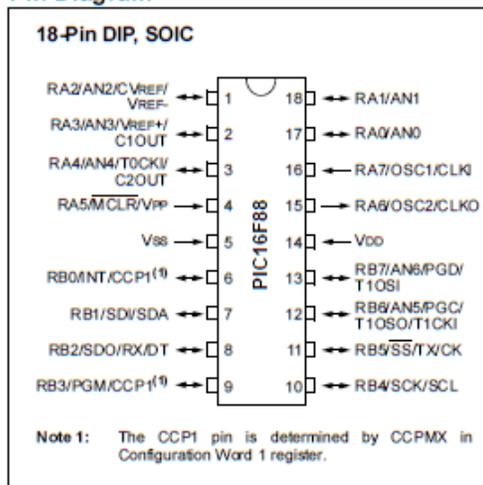
Oscillators:

- Three Crystal modes:
 - LP, XT, HS: up to 20 MHz
- Two External RC modes
- One External Clock mode:
 - ECIO: up to 20 MHz
- Internal oscillator block:
 - 8 user selectable frequencies: 31 kHz, 125 kHz, 250 kHz, 500 kHz, 1 MHz, 2 MHz, 4 MHz, 8 MHz

Peripheral Features:

- Capture, Compare, PWM (CCP) module:
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- 10-bit, 7-channel Analog-to-Digital Converter
- Synchronous Serial Port (SSP) with SPI™ (Master/Slave) and I²C™ (Slave)
- Addressable Universal Synchronous Asynchronous Receiver Transmitter (USART/SCI) with 9-bit address detection:
 - RS-232 operation using internal oscillator (no external crystal required)
- Dual Analog Comparator module:
 - Programmable on-chip voltage reference
 - Programmable input multiplexing from device inputs and internal voltage reference
 - Comparator outputs are externally accessible

Pin Diagram



Special Microcontroller Features:

- 100,000 erase/write cycles Enhanced FLASH program memory typical
- 1,000,000 typical erase/write cycles EEPROM data memory typical
- EEPROM Data Retention: > 40 years
- In-Circuit Serial Programming™ (ICSP™) - via two pins
- Processor read/write access to program memory
- Low-Voltage Programming
- In-Circuit Debugging via two pins
- Extended Watchdog Timer (WDT):
 - Programmable period from 1 ms to 268s
- Wide operating voltage range: 2.0V to 5.5V

Device	Program Memory		Data Memory		I/O Pins	10-bit A/D (ch)	CCP (PWM)	USART	Comparators	SSP	Timers 8/16-bit
	FLASH (bytes)	# Single Word Instructions	SRAM (bytes)	EEPROM (bytes)							
PIC16F87	7168	4096	368	256	16	n/a	1	Y	2	Y	2/1
PIC16F88	7168	4096	368	256	16	1	1	Y	2	Y	2/1

[ANEXO N° 9]

[Extracto de la hoja de datos del PIC18F4520]



PIC18F2420/2520/4420/4520

Data Sheet

28/40/44-Pin Enhanced Flash
Microcontrollers with 10-Bit A/D
and nanoWatt Technology



MICROCHIP

PIC18F2420/2520/4420/4520

**28/40/44-Pin Enhanced Flash Microcontrollers with
10-Bit A/D and nanoWatt Technology**

Power Management Features:

- Run: CPU on, Peripherals on
- Idle: CPU off, Peripherals on
- Sleep: CPU off, Peripherals off
- Ultra Low 50nA Input Leakage
- Run mode Currents Down to 11 μ A Typical
- Idle mode Currents Down to 2.5 μ A Typical
- Sleep mode Current Down to 100 nA Typical
- Timer1 Oscillator: 900 nA, 32 kHz, 2V
- Watchdog Timer: 1.4 μ A, 2V Typical
- Two-Speed Oscillator Start-up

Flexible Oscillator Structure:

- Four Crystal modes, up to 40 MHz
- 4x Phase Lock Loop (PLL) – Available for Crystal and Internal Oscillators
- Two External RC modes, up to 4 MHz
- Two External Clock modes, up to 40 MHz
- Internal Oscillator Block:
 - Fast wake from Sleep and Idle, 1 μ s typical
 - 8 use-selectable frequencies, from 31 kHz to 8 MHz
 - Provides a complete range of clock speeds from 31 kHz to 32 MHz when used with PLL
 - User-tunable to compensate for frequency drift
- Secondary Oscillator using Timer1 @ 32 kHz
- Fail-Safe Clock Monitor:
 - Allows for safe shutdown if peripheral clock stops

Peripheral Highlights:

- High-Current Sink/Source 25 mA/25 mA
- Three Programmable External Interrupts
- Four Input Change Interrupts
- Up to 2 Capture/Compare/PWM (CCP) modules, one with Auto-Shutdown (28-pin devices)
- Enhanced Capture/Compare/PWM (ECCP) module (40/44-pin devices only):
 - One, two or four PWM outputs
 - Selectable polarity
 - Programmable dead time
 - Auto-shutdown and auto-restart

Peripheral Highlights (Continued):

- Master Synchronous Serial Port (MSSP) module Supporting 3-Wire SPI (all 4 modes) and I²C™ Master and Slave modes
- Enhanced Addressable USART module:
 - Supports RS-485, RS-232 and LIN/J2602
 - RS-232 operation using internal oscillator block (no external crystal required)
 - Auto-wake-up on Start bit
 - Auto-Baud Detect
- 10-Bit, up to 13-Channel Analog-to-Digital (A/D) Converter module:
 - Auto-acquisition capability
 - Conversion available during Sleep
- Dual Analog Comparators with Input Multiplexing
- Programmable 16-Level High/Low-Voltage Detection (HLVD) module:
 - Supports interrupt on High/Low-Voltage Detection

Special Microcontroller Features:

- C Compiler Optimized Architecture:
 - Optional extended instruction set designed to optimize re-entrant code
- 100,000 Erase/Write Cycle Enhanced Flash Program Memory Typical
- 1,000,000 Erase/Write Cycle Data EEPROM Memory Typical
- Flash/Data EEPROM Retention: 100 Years Typical
- Self-Programmable under Software Control
- Priority Levels for Interrupts
- 8 x 8 Single-Cycle Hardware Multiplier
- Extended Watchdog Timer (WDT):
 - Programmable period from 4 ms to 131 s
- Single-Supply 5V In-Circuit Serial Programming™ (ICSP™) via Two Pins
- In-Circuit Debug (ICD) via Two Pins
- Wide Operating Voltage Range: 2.0V to 5.5V
- Programmable Brown-out Reset (BOR) with Software Enable Option

Device	Program Memory		Data Memory		I/O	10-Bit A/D (ch)	CCP/ ECCP (PWM)	MSSP		EUSART	Comp.	Timers 8/16-Bit
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)				SPI	Master I ² C™			
PIC18F2420	16K	8192	768	256	25	10	2/0	Y	Y	1	2	1/3
PIC18F2520	32K	16384	1536	256	25	10	2/0	Y	Y	1	2	1/3
PIC18F4420	16K	8192	768	256	36	13	1/1	Y	Y	1	2	1/3
PIC18F4520	32K	16384	1536	256	36	13	1/1	Y	Y	1	2	1/3

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

Order this document
by 4N25/D



**6-Pin DIP Optoisolators
Transistor Output**

The 4N25/A, 4N26, 4N27 and 4N28 devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Most Economical Optoisolator Choice for Medium Speed, Switching Applications
- Meets or Exceeds All JEDEC Registered Specifications
- *To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option.*

Applications

- General Purpose Switching Circuits
- Interfacing and coupling systems of different potentials and impedances
- I/O Interfacing
- Solid State Relays

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

INPUT LED

Reverse Voltage	V_R	3	Volts
Forward Current — Continuous	I_F	60	mA
LED Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector Derate above 25°C	P_D	120	mW
		1.41	mW/°C

OUTPUT TRANSISTOR

Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Collector Voltage	V_{ECO}	7	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Collector Current — Continuous	I_C	150	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED Derate above 25°C	P_D	150	mW
		1.76	mW/°C

TOTAL DEVICE

Isolation Surge Voltage ⁽¹⁾ (Peak ac Voltage, 60 Hz, 1 sec Duration)	V_{ISO}	7500	Vac(pk)
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	250	mW
		2.94	mW/°C
Ambient Operating Temperature Range ⁽²⁾	T_A	-55 to +100	°C
Storage Temperature Range ⁽²⁾	T_{stg}	-55 to +150	°C
Soldering Temperature (10 sec, 1/16" from case)	T_L	260	°C

1. Isolation surge voltage is an internal device dielectric breakdown rating. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.
2. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.

Preferred devices are Motorola recommended choices for future use and best overall value.
Global Optoisolator is a trademark of Motorola, Inc.

REV 5

© Motorola, Inc. 1995

4N25*
4N25A*
4N26*
[CTR = 20% Min]
4N27
4N28
[CTR = 10% Min]
*Motorola Preferred Devices

STYLE 1 PLASTIC

STANDARD THRU HOLE
CASE 730A-04

SCHEMATIC

PIN 1. LED ANODE
2. LED CATHODE
3. N.C.
4. EMITTER
5. COLLECTOR
6. BASE





August 1986
Revised March 2000

DM74LS00 Quad 2-Input NAND Gate

General Description

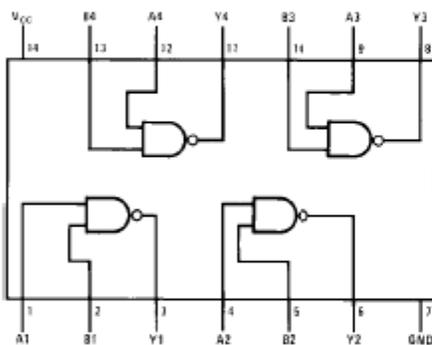
This device contains four independent gates each of which performs the logic NAND function.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS00M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS00SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS00N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

$$Y = \overline{AB}$$

Inputs		Output
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

H = HIGH Logic Level
L = LOW Logic Level

DM74LS00 Quad 2-Input NAND Gate

[Extracto de la hoja de datos del buffer octal 74LS244]

SN74LS240 SN74LS244

Octal Buffer/Line Driver with 3-State Outputs

The SN74LS240 and SN74LS244 are Octal Buffers and Line Drivers designed to be employed as memory address drivers, clock drivers and bus-oriented transmitters/receivers which provide improved PC board density.

- Hysteresis at Inputs to Improve Noise Margins
- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- Input Clamp Diodes Limit High-Speed Termination Effects

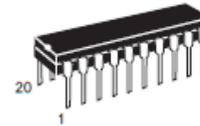
GUARANTEED OPERATING RANGES

Symbol	Parameter	Min	Typ	Max	Unit
V_{CC}	Supply Voltage	4.75	5.0	5.25	V
T_A	Operating Ambient Temperature Range	0	25	70	°C
I_{OH}	Output Current – High			-3.0	mA
				-15	mA
I_{OL}	Output Current – Low			24	mA

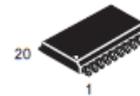


ON Semiconductor
Formerly a Division of Motorola
<http://onsemi.com>

**LOW
POWER
SCHOTTKY**



PLASTIC
N SUFFIX
CASE 738



SOIC
DW SUFFIX
CASE 751D

ORDERING INFORMATION

Device	Package	Shipping
SN74LS240N	16 Pin DIP	1440 Units/Box
SN74LS240DW	16 Pin	2500/Tape & Reel
SN74LS244N	16 Pin DIP	1440 Units/Box
SN74LS244DW	16 Pin	2500/Tape & Reel



OCTAL TRANSPARENT LATCH WITH 3-STATE OUTPUTS; OCTAL D-TYPE FLIP-FLOP WITH 3-STATE OUTPUT

The SN54/74LS373 consists of eight latches with 3-state outputs for bus organized system applications. The flip-flops appear transparent to the data (data changes asynchronously) when Latch Enable (LE) is HIGH. When LE is LOW, the data that meets the setup times is latched. Data appears on the bus when the Output Enable (OE) is LOW. When OE is HIGH the bus output is in the high impedance state.

The SN54/74LS374 is a high-speed, low-power Octal D-type Flip-Flop featuring separate D-type inputs for each flip-flop and 3-state outputs for bus oriented applications. A buffered Clock (CP) and Output Enable (OE) is common to all flip-flops. The SN54/74LS374 is manufactured using advanced Low Power Schottky technology and is compatible with all Motorola TTL families.

- Eight Latches in a Single Package
- 3-State Outputs for Bus Interfacing
- Hysteresis on Latch Enable
- Edge-Triggered D-Type Inputs
- Buffered Positive Edge-Triggered Clock
- Hysteresis on Clock Input to Improve Noise Margin
- Input Clamp Diodes Limit High Speed Termination Effects

PIN NAMES

D ₀ –D ₇	Data Inputs
LE	Latch Enable (Active HIGH) Input
CP	Clock (Active HIGH going edge) Input
OE	Output Enable (Active LOW) Input
O ₀ –O ₇	Outputs (Note b)

LOADING (Note a)	
HIGH	LOW
0.5 U.L.	0.25 U.L.
65 (25) U.L.	15 (7.5) U.L.

NOTES:

- a) 1 TTL Units Load (U.L.) = 40 μ A HIGH/1.6 mA LOW.
 b) The Output LOW drive factor is 7.5 U.L. for Military (54) and 25 U.L. for Commercial (74) Temperature Ranges. The Output HIGH drive factor is 25 U.L. for Military (54) and 65 U.L. for Commercial (74) Temperature Ranges.

SN54/74LS373
SN54/74LS374

OCTAL TRANSPARENT LATCH WITH 3-STATE OUTPUTS;
OCTAL D-TYPE FLIP-FLOP WITH 3-STATE OUTPUT

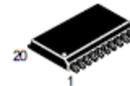
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 732-03



N SUFFIX
PLASTIC
CASE 738-03

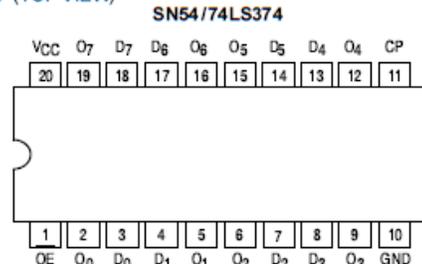
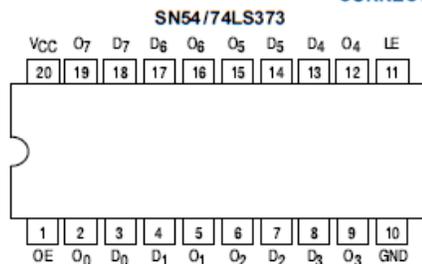


DW SUFFIX
SOIC
CASE 751D-03

ORDERING INFORMATION

SN54LSXXXJ Ceramic
 SN74LSXXXN Plastic
 SN74LSXXXDW SOIC

CONNECTION DIAGRAM DIP (TOP VIEW)



NOTE:
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

[ANEXO N° 14]

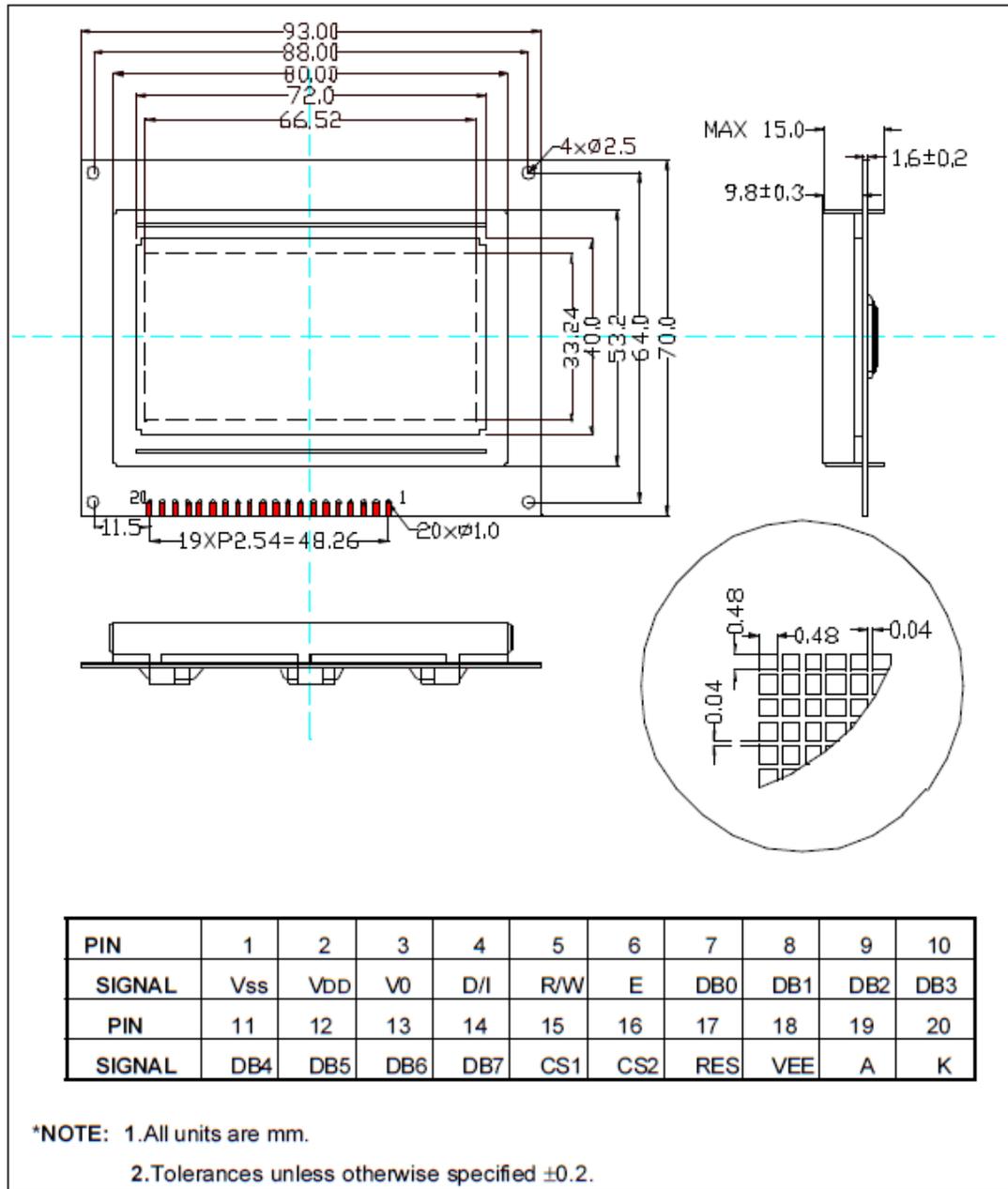
[Extracto de la hoja de datos del “display” LCD gráfico ATM12864D]

User’s Guide

ATM12864D

Liquid Crystal Display Module

Figure 1. External Dimensions



[ANEXO N° 15]

[Extracto de la hoja de datos de los reguladores de voltaje 7805 y 7815]



www.fairchildsemi.com

MC78XX/LM78XX/MC78XXA

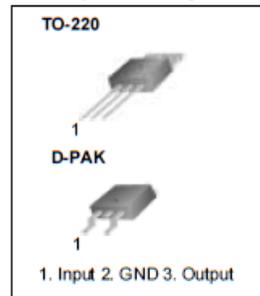
3-Terminal 1A Positive Voltage Regulator

Features

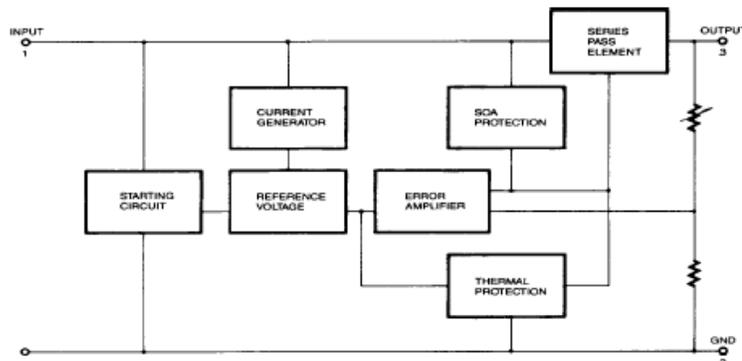
- Output Current up to 1A
- Output Voltages of 5, 6, 8, 9, 10, 12, 15, 18, 24V
- Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Protection

Description

The MC78XX/LM78XX/MC78XXA series of three terminal positive regulators are available in the TO-220/D-PAK package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut down and safe operating area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.



Internal Block Diagram



Rev. 1.0.1

©2001 Fairchild Semiconductor Corporation

[Extracto de la hoja de datos de los reguladores de voltaje 7905 y 7915]



www.fairchildsemi.com

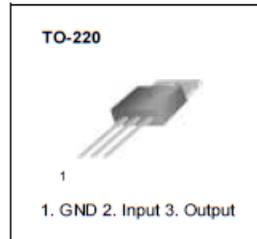
MC79XX/MC79XXA/LM79XX 3-Terminal 1A Negative Voltage Regulator

Features

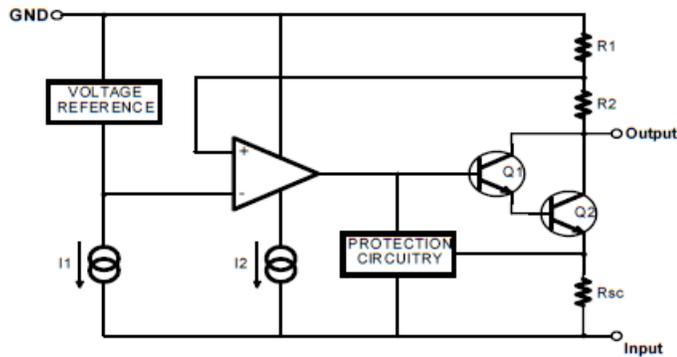
- Output Current in Excess of 1A
- Output Voltages of -5, -6, -8, -9, -10, -12, -15, -18 and -24V
- Internal Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Compensation

Description

The MC79XX / MC79XXA / LM79XX series of three terminal negative regulators are available in TO-220 package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut down and safe operating area protection, making it essentially indestructible.



Internal Block Diagram



Rev. 1.0.0

©2001 Fairchild Semiconductor Corporation

[ANEXO N° 17

[Hoja de datos del transductor de corriente TI-FLEX]



TI-FLEX

Transductor de corriente flexible



- Medición de Corriente en aplicaciones industriales.
- Medición de corriente en espacios muy reducidos.
- Medición de corriente sobre barras o conductores de gran sección.
- Medición de energía con gran rango dinámico
- Análisis armónico de corriente hasta frecuencias elevadas.

Rangos Disponibles: 100A, 200A, 400A, 1000A, 3000A, 5000 A Fondo Escala.
Otros rangos disponibles por requerimiento (entre 10A y 10kA).

Dimensiones:

Longitud de bobina: 430, 860 mm.
Diámetro de Ventana: 120, 240 mm.
Diámetro del núcleo 13mm - Peso: 175 g.

General:

Tecnología: Núcleo Flexible (bobina Rogowski)
Exactitud: $\pm 1\%$ entre 0.4 % y 100% de FE. $\pm 2\%$ entre 0.1 % y 0.4 % de FE
Sensibilidad: 5 mV/A (otros valores por requerimiento).
Ángulo de Fase: $\theta < 0.1^\circ$
Respuesta en frecuencia a 10Amp: 10Hz a 2500Hz. Opcional: hasta 5000 Hz.
Estabilidad Térmica: 0.03 %/°C
Tensión de Trabajo: 600 Vac. 50/60 Hz.
Alimentación: ± 5 vdc. Consumo: 2 mA
Conector de Salida: Circular Conector AMP-4vias. Opcional: otros conectores.
Mecanismo de Cierre: 2 piezas rígidas, tipo bayoneta.

Solicitaciones Contempladas:

Rigidez dieléctrica según IEC255-4: 2kV-50Hz y 5kV- 5/20uSeg
Aislamiento según IEC61010-1: (tabla 9) onda de impulso 6,1kV / frecuencia industrial 3,3kV, 50Hz
Caída: MIL STD 331 – caída libre 4 m.
Temperatura Máxima y Mínima según IEC68.2.1: +65°C y -10°C, 4hs.
Nivel de protección: IP65 según EN 60529/92.

La política de ECAMEC SRL de evolución tecnológica continúa puede dar lugar a que el producto suministrado difiera ligeramente con las especificaciones e imágenes presentadas.

Revisión 0311

[ANEXO N° 18]

[Extracto de la hoja de datos de los amplificadores operacionales TL084]

**TL081, TL081A, TL081B, TL082, TL082A, TL082B
TL082Y, TL084, TL084A, TL084B, TL084Y**
JFET-INPUT OPERATIONAL AMPLIFIERS
SLOS081E – FEBRUARY 1977 – REVISED FEBRUARY 1999

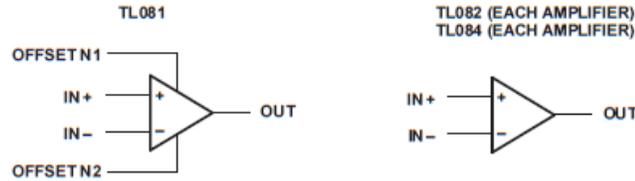
- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- Low Total Harmonic Distortion . . . 0.003% Typ
- High Input Impedance . . . JFET-Input Stage
- Latch-Up-Free Operation
- High Slew Rate . . . 13 V/ μ s Typ
- Common-Mode Input Voltage Range Includes V_{CC+}

description

The TL08x JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient. Offset adjustment and external compensation options are available within the TL08x family.

The C-suffix devices are characterized for operation from 0°C to 70°C. The I-suffix devices are characterized for operation from –40°C to 85°C. The Q-suffix devices are characterized for operation from –40°C to 125°C. The M-suffix devices are characterized for operation over the full military temperature range of –55°C to 125°C.

symbols



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1999, Texas Instruments Incorporated. On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

[ANEXO N° 19]

[Extracto de la hoja de datos del “driver” Semikron SKHI22B]

SKHI 22 A / B (R) ...



SEMIDRIVER™

Hybrid Dual IGBT Driver

SKHI 22 A / B (R)

Features

- Double driver for halfbridge IGBT modules
- SKHI 22A is compatible to old SKHI 22
- SKHI 22B has additional functionality
- CMOS compatible inputs
- Short circuit protection by V_{CE} monitoring and switch off
- Drive interlock top / bottom
- Isolation by transformers
- Supply undervoltage protection (13 V)
- Error latch / output

Typical Applications

- Driver for IGBT modules in bridge circuits in industrial applications

1) see fig. 6

2) At $R_{CE} = 18 \text{ k}\Omega$, $C_{CE} = 330 \text{ pF}$

Absolute Maximum Ratings			
Symbol	Conditions	Values	Units
V_S	Supply voltage prim.	18	V
V_{IH}	Input signal volt. (High) SKHI 22A	$V_S + 0,3$	V
	SKHI 22B	$5 + 0,3$	V
$I_{outPEAK}$	Output peak current	8	A
$I_{outAVmax}$	Output average current	40	mA
f_{max}	max. switching frequency	50	kHz
V_{CE}	Collector emitter voltage sense across the IGBT	1200	V
dv/dt	Rate of rise and fall of voltage secondary to primary side	50	kV/ μ s
V_{isolIO}	Isolation test voltage input - output (2 sec. AC)	2500	Vac
V_{isol12}	Isolation test voltage output 1 - output 2 (2 sec. AC)	1500	V
R_{Gonmin}	Minimum rating for R_{Gon}	3	Ω
$R_{Goffmin}$	Minimum rating for R_{Goff}	3	Ω
$Q_{out/pulse}$	Max. rating for output charge per pulse	4 ¹⁾	μ C
T_{op}	Operating temperature	- 40 ... + 85	$^{\circ}$ C
T_{stg}	Storage temperature	- 40 ... + 85	$^{\circ}$ C

Characteristics		$T_a = 25^{\circ}\text{C}$, unless otherwise specified			
Symbol	Conditions	min.	typ.	max.	Units
V_S	Supply voltage primary side	14,4	15	15,6	V
I_{SO}	Supply current primary side (no load)		80		mA
	Supply current primary side (max.)			290	mA
V_i	Input signal voltage SKHI 22A on/off		15 / 0		V
	SKHI 22B on/off		5 / 0		V
V_{IT+}	Input threshold voltage (High) SKHI 22A			12,5	V
	SKHI 22B			3,9	V
V_{IT-}	Input threshold voltage (Low) SKHI 22A	4,5			V
	SKHI 22B	1,5			V
R_{in}	Input resistance SKHI 22A		10		k Ω
	SKHI 22B		3,3		k Ω
$V_{G(on)}$	Turn on gate voltage output		+ 15		V
$V_{G(off)}$	Turn off gate voltage output		- 7		V
R_{GE}	Internal gate-emitter resistance		22		k Ω
f_{ASIC}	Asic system switching frequency		8		MHz
$t_{d(on)IO}$	Input-output turn-on propagation time	0,85	1	1,15	μ s
$t_{d(off)IO}$	Input-output turn-off propagation time	0,85	1	1,15	μ s
$t_{d(err)}$	Error input-output propagation time		0,6		μ s
$t_{DERRRESET}$	Error reset time		9		μ s
t_{TD}	Top-Bot Interlock Dead Time SKHI 22A		4,3		μ s
	SKHI 22B	no interlock		4,7	μ s
V_{CEsat}	Reference voltage for V_{CE} -monitoring		5 ²⁾	10	V
C_{ps}	Coupling capacitance primary secondary		12		pF
MTBF	Mean Time Between Failure $T_a = 40^{\circ}\text{C}$		2,0		10^6 h
w	weight		45		g

This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.

[ANEXO N° 20]

[Extracto de la hoja de datos del módulo IGBT de Semikron SK60GM123]

SK 60GM123



SEMITOR® 2

IGBT Module

SK 60GM123

Preliminary Data

Features

- Compact design
- One screw mounting
- Heat transfer and isolation through direct copper bonding aluminium oxide ceramic (DBC)
- High short circuit capability
- Low tail current with low temperature dependence

Typical Applications*

- Switching (not for linear use)
- Inverter
- Switched mode power supplies
- UPS



GM

Absolute Maximum Ratings		T _s = 25 °C, unless otherwise specified	
Symbol	Conditions	Values	Units
IGBT			
V _{CES}	T _J = 25 °C	1200	V
I _C	T _J = 125 °C	60	A
	T _s = 25 °C	40	A
	T _s = 80 °C		
I _{CRM}	I _{CRM} = 2 × I _{Cnom}	100	A
V _{GES}		± 20	V
t _{psc}	V _{CC} = 600 V; V _{GE} ≤ 20 V; T _J = 125 °C V _{CES} < 1200 V	10	µs
Inverse Diode			
I _F	T _J = 150 °C	60	A
	T _s = 25 °C	40	A
	T _s = 80 °C		
I _{FRM}	I _{FRM} = 2 × I _{Fnom}	100	A
Module			
I _{VRMS}			A
T _{vj}		-40 ... +150	°C
T _{sig}		-40 ... +125	°C
V _{bol}	AC, 1 min.	2500	V

Characteristics		T _s = 25 °C, unless otherwise specified			Units
Symbol	Conditions	min.	typ.	max.	Units
IGBT					
V _{GE(th)}	V _{GE} = V _{CE} , I _C = 2 mA	4,5	5,5	6,5	V
I _{CES}	V _{GE} = V, V _{CE} = V _{CES} T _J = °C				mA
V _{CEO}	T _J = °C				V
r _{CE}	V _{GE} = V T _J = °C				mΩ
V _{CE(sat)}	I _{Cnom} = 50 A, V _{GE} = 15 V T _J = 25 °C _{chiplev.}		2,5	3	V
	T _J = 125 °C _{chiplev.}		3,1	3,7	V
C _{res}	V _{CE} = 25, V _{GE} = 0 V f = 1 MHz		3,3		nF
C _{oes}					nF
C _{res}					nF
t _{don}	R _{Qon} = 23 Ω	V _{CC} = 600V I _C = 50A	40		ns
t _r			45		ns
E _{on}	R _{Qoff} = 23 Ω	T _J = 125 °C V _{GE} = ±15V	7		mJ
t _{doff}			300		ns
t _f			45		ns
E _{off}			5,2		mJ
R _{th(j-s)}	per IGBT			0,6	K/W

[Extracto de la hoja de datos del módulo IGBT de Semikron SKM200GM1T4]

SKM200GM12T4



SEMITRANS® 3

Fast IGBT4 Modules

SKM200GM12T4

Features

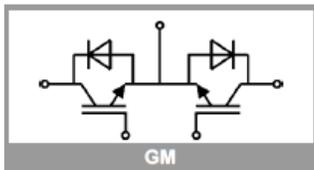
- $V_{CE(sat)}$ with positive temperature coefficient
- High short circuit capability, self limiting to 6 x I_{Cnom}
- Fast & soft inverse CAL diodes
- Large clearance (10 mm) and creepage distances (20 mm)
- Isolated copper baseplate using DBC Technology (Direct Copper Bonding)

Typical Applications

- Matrix Inverter

Remarks

- Case temperature limited to $T_c = 125^\circ\text{C}$ max, recomm.
- $T_{op} = -40 \dots +150^\circ\text{C}$, product rel. results valid for $T_j = 150^\circ$



GM

Absolute Maximum Ratings				
Symbol	Conditions	Values	Unit	
IGBT				
V_{CES}		1200	V	
I_C	$T_j = 175^\circ\text{C}$	$T_c = 25^\circ\text{C}$	314	A
		$T_c = 80^\circ\text{C}$	242	A
I_{Cnom}		200	A	
I_{CRM}	$I_{CRM} = 3 \times I_{Cnom}$	600	A	
V_{GES}		-20 ... 20	V	
t_{pac}	$V_{CC} = 800\text{ V}$ $V_{GE} \leq 15\text{ V}$ $V_{CES} \leq 1200\text{ V}$	$T_j = 150^\circ\text{C}$	10	μs
T_j		-40 ... 175	$^\circ\text{C}$	
Inverse diode				
I_F	$T_j = 175^\circ\text{C}$	$T_c = 25^\circ\text{C}$	229	A
		$T_c = 80^\circ\text{C}$	172	A
I_{Fnom}		200	A	
I_{FRM}	$I_{FRM} = 3 \times I_{Fnom}$	600	A	
I_{FSM}	$t_p = 10\text{ ms, sin } 180^\circ, T_j = 25^\circ\text{C}$	990	A	
T_j		-40 ... 175	$^\circ\text{C}$	
Module				
$I_{l(RMS)}$		500	A	
T_{stg}		-40 ... 125	$^\circ\text{C}$	
V_{eol}	AC sinus 50Hz, $t = 1\text{ min}$	4000	V	

Characteristics					
Symbol	Conditions	min.	typ.	max.	Unit
IGBT					
$V_{CE(sat)}$	$I_C = 200\text{ A}$ $V_{GE} = 15\text{ V}$ chiplevel	$T_j = 25^\circ\text{C}$	1.8	2.05	V
		$T_j = 150^\circ\text{C}$	2.2	2.4	V
V_{CE0}		$T_j = 25^\circ\text{C}$	0.8	0.9	V
		$T_j = 150^\circ\text{C}$	0.7	0.8	V
r_{CE}	$V_{GE} = 15\text{ V}$	$T_j = 25^\circ\text{C}$	5.0	5.8	$\text{m}\Omega$
		$T_j = 150^\circ\text{C}$	7.5	8.0	$\text{m}\Omega$
$V_{GE(th)}$	$V_{GE} = V_{CE}, I_C = 7.6\text{ mA}$	5	5.8	6.5	V
I_{CES}	$V_{GE} = 0\text{ V}$ $V_{CE} = 1200\text{ V}$	$T_j = 25^\circ\text{C}$	0.1	0.3	mA
		$T_j = 150^\circ\text{C}$			mA
C_{res}	$V_{CE} = 25\text{ V}$	$f = 1\text{ MHz}$	12.3		nF
C_{oes}	$V_{GE} = 0\text{ V}$	$f = 1\text{ MHz}$	0.81		nF
C_{res}		$f = 1\text{ MHz}$	0.69		nF
Q_G	$V_{GE} = -8\text{ V} \dots +15\text{ V}$		1130		nC
R_{Gint}	$T_j = 25^\circ\text{C}$		3.8		Ω
$t_{d(on)}$	$V_{CC} = 600\text{ V}$	$T_j = 150^\circ\text{C}$	185		ns
t_r	$I_C = 200\text{ A}$ $V_{GE} = \pm 15\text{ V}$	$T_j = 150^\circ\text{C}$	40		ns
		$T_j = 150^\circ\text{C}$	21		mJ
E_{on}	$R_{Gon} = 1\ \Omega$	$T_j = 150^\circ\text{C}$	425		ns
$t_{d(off)}$	$R_{Goff} = 1\ \Omega$	$T_j = 150^\circ\text{C}$	82		ns
t_f	$di/dt_{on} = 5500\text{ A}/\mu\text{s}$	$T_j = 150^\circ\text{C}$	20		mJ
E_{off}	$di/dt_{off} = 2300\text{ A}/\mu\text{s}$	$T_j = 150^\circ\text{C}$		0.14	KW
$R_{th(j-c)}$	per IGBT				

[ANEXO N° 22]

[Características del relé temporizado 87.11]

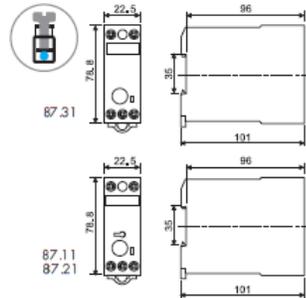


Serie 87 - Temporizadores modulares 5 - 8 A

Características

- Temporizadores mono o multifunción, anchura 22.5 mm
- 87.11 - Retardo a la conexión, multitensión
87.21 - Conexión y retardo a la desconexión, multitensión
87.31 - Intermittencia simétrica, multitensión
- 1 contacto de salida
 - Amplio rango de tensión: (24...240)V AC / (24...48)V DC
 - Indicador LED
 - Escala de tiempo: Tipos 87.11/21 - 0.05s a 60h
Tipo 87.31 - 0.5s a 10s
 - Montaje en carril de 35 mm (EN 60715)

87.11 / 87.21 / 87.31
Borne de jaula



- Monofunción
- Montaje en carril de 35 mm (EN 60715)

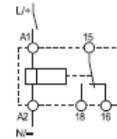


- Monofunción
- Montaje en carril de 35 mm (EN 60715)



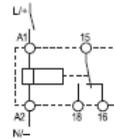
- Monofunción
- Montaje en carril de 35 mm (EN 60715)

A1: Retardo a la conexión



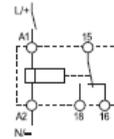
Esquema de conexión (sin START externo)

D1: Conexión y retardo a la desconexión (flanco de subida de la alimentación)



Esquema de conexión (sin START externo)

SW: Intermittencia simétrica (inicio ON)



Esquema de conexión (sin START externo)

Características de los contactos

Configuración de contactos	1 contacto conmutado	1 contacto conmutado	1 contacto conmutado
Corriente nominal/Máx. corriente instantánea A	8/30	8/30	8/30
Tensión nominal/Máx. tensión de conmutación V AC	250/400	250/400	250/400
Carga nominal en AC1 VA	2000	2000	2000
Carga nominal en AC15 (230 V AC) VA	400	400	400
Motor monofásico (230 V AC) kW	0.185	0.185	0.185
Capacidad de ruptura en DC1: 30/110/220 V A	8/0.5/0.2	8/0.5/0.2	8/0.5/0.2
Carga mínima conmutable mW (V/mA)	300 (10/5)	300 (10/5)	300 (10/5)
Material estándar de los contactos	AgCdO	AgCdO	AgCdO

Características de la alimentación

Tensión nominal de alimentación (U _N) V AC (50/60 Hz)	24...240	24...240	24...240
V DC	24...48	24...48	24...48
Potencia nominal en AC/DC VA (50 Hz)/W	5/0.5	5/0.5	5/0.5
Régimen de funcionamiento AC	(0.85...1.1)U _N	(0.85...1.1)U _N	(0.85...1.1)U _N
DC	(0.85...1.2)U _N	(0.85...1.2)U _N	(0.85...1.2)U _N

Características generales

Ajuste de la temporización	Ver página 6	Ver página 6	Ver página 6
Repetitividad %	± 0.2	± 0.2	± 0.2
Tiempo de restablecimiento ms	50	50	50
Duración mínima del impulso ms	—	—	—
Precisión de regulación - al final de escala %	± 5	± 5	± 5
Vida útil eléctrica con carga nominal en AC1 ciclos	100 · 10 ³	100 · 10 ³	100 · 10 ³
Temperatura ambiente °C	-20...+70	-20...+70	-20...+70
Grado de protección	IP 20	IP 20	IP 20

Homologaciones (según los tipos)



PICKERING SERIES 104

High Voltage SIL reed relays for up to 3 kilovolts

**New
3 Volt
Version**

FEATURES

- SoftCenter™ construction (see below)
- Highest quality instrumentation grade switches
- Small size
- Internal mu-metal magnetic screen
- One or two switches in a single package
- Form A (energize to make) or Form B (energize to break) configurations
- Dry and mercury wetted switches available
- 3, 5, 12 and 24 Volt coils are standard, with or without internal diode
- 100% tested for dynamic contact resistance

The Series 104 is a range of Single-In-Line reed relays intended for voltages that are beyond the capabilities of conventional SIL reed relays. They are ideal for such applications as transformer or cable testing or any other automatic test equipment where high voltages are involved. Where mains voltages are switched, for example to control and isolate S.C.R. or triac gates, they are an ideal choice.

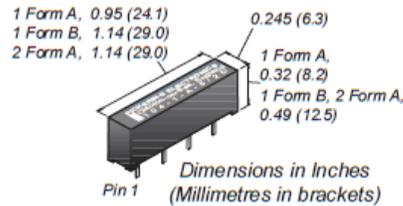
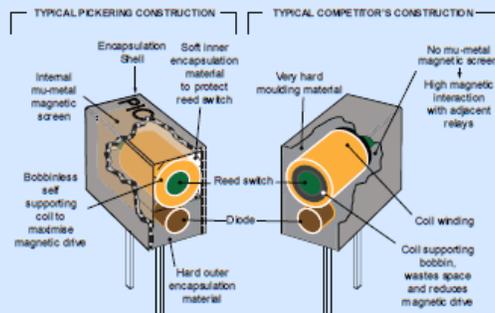
One or two Form A (energize to make) or one Form B (energize to break) configurations are available.

The range features an internal mu-metal screen to eliminate problems that would otherwise be experienced due to magnetic interaction when they are closely stacked.

Three types of dry switches are available, capable of stand-off 1, 1.5 or 3kV d.c. The 3kV version has an increased clearance between the switch and coil pins to accommodate the higher voltage. Even higher voltage ratings are available to special order, please contact our sales office for further information.

Mercury wetted devices are also available for applications where bounce free switching is required. These are rated at 1500 volts d.c. stand-off, 500 volts d.c. switching at up to 50 watts.

Pickering SoftCenter™ Construction



Switch Ratings - Dry switches

- **1 or 2 Form A (energize to make)**
1000 Volts d.c. stand-off
500 Volts d.c. switching at 10 Watts
- **1 or 2 Form A (energize to make)**
1500 Volts d.c. stand-off
1000 Volts d.c. switching at 10 Watts
- **1 Form A (energize to make)**
3000 Volts d.c. stand-off
1000 Volts d.c. switching at 25 Watts
- **1 Form B (energize to break)**
1000 Volts d.c. stand-off
500 Volts d.c. switching at 10 Watts
- **1 Form B (energize to break)**
1500 Volts d.c. stand-off
1000 Volts d.c. switching at 10 Watts

Switch Ratings - Mercury switches

- **1 or 2 Form A (energize to make)**
1500 Volts d.c. stand-off
500 Volts d.c. switching at 50 Watts

www.pickeringrelay.com

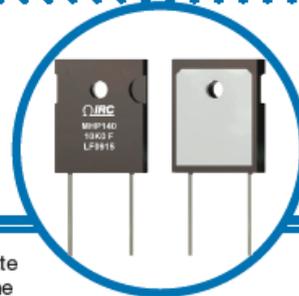
[Características de las resistencias de descarga de los bancos de condensadores]

MHP TO-247 Series Power Resistor



MHP TO-247 Series

- TO-247 housing
- Low inductance and capacitance for high frequency circuits
- Available in 100W or 140W
- High stability film resistance elements
- RoHS compliant terminations
- Insulated metal back plate
- Approved to DSCC drawing 07019



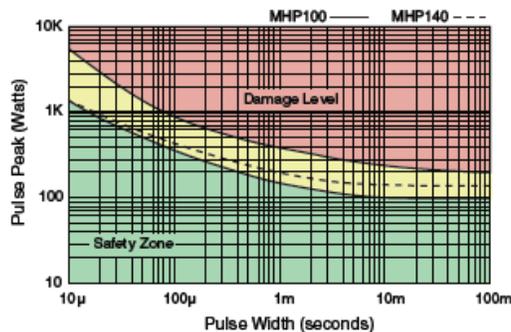
IRC's MHP series resistors satisfy demanding applications for accurate and stable power resistors housed in the convenient TO-247 case. The resistance element is isolated from the mounting tab by an alumina ceramic layer, providing very low thermal resistance and ensuring high insulation resistance between terminals and metal back plate. The non-inductive design makes these products especially useful in high frequency and high speed pulse applications.

Electrical Data

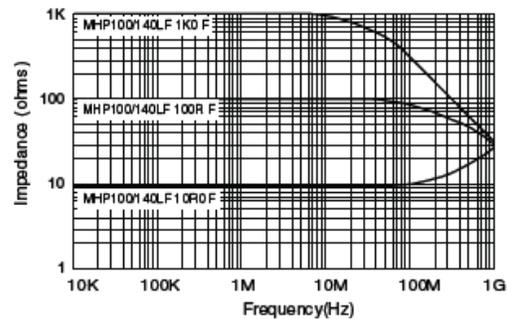
Type	Power Rating ¹		Voltage Rating ⁴	Thermal Resistance	Resistance Range		Tolerances	Nominal Resistance Series ⁵	Typ. TCR (ppm/°C)	Inductance	Capacitance
	Heatsink ²	Free Air ³			Min	Max					
MHP100	100W	3W	700V	1.3°C/W	0.01Ω 0.1Ω 10Ω	0.09Ω 9.1Ω 51KΩ	±1%, ±5%	E24 Includes 2.5 & 5.0 multiplier	See Chart	<12nH	<3pF
MHP140	140W	3W	700 V	0.9°C/W	0.01Ω 0.1Ω 10Ω	0.09Ω 9.1Ω 51KΩ	±1%, ±5%	E24 Includes 2.5 & 5.0 multiplier	See Chart	<13nH	<4pF

¹Maximum current 25 amps
²Power rating based on 25°C case temperature
³Power rating based on 25°C ambient temperature
⁴Maximum voltage 700V or $\sqrt{V \times R}$
⁵Contact factory for availability of resistance or tolerance values outside this range

Pulse Energy Durability



Frequency Characteristics



General Note
 IRC reserves the right to make changes in product specification without notice or liability.
 All information is subject to IRC's own data and is considered accurate at time of going to print.
Advanced Film Division • 4222 South Staples Street • Corpus Christi Texas 78411 USA
 Telephone: 361 992 7900 • Facsimile: 361 992 3377 • Website: www.irctt.com

IRC
 A subsidiary of
 TT electronics plc
 MHP TO-247 Series Issue May 2010

[ANEXO N° 25]

[Montaje en “protoboard” de un “mini-prototipo” del HMI]

